

Vinícius Secchin de Melo

**Análise, projeto e implementação de um inversor
trifásico não convencional baseado no conversor CC-CC
*Buck-Boost***

Vitória-ES

2020

Vinícius Secchin de Melo

Análise, projeto e implementação de um inversor trifásico não convencional baseado no conversor CC-CC *Buck-Boost*

Tese submetida ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Federal do Espírito Santo, como quesito parcial para a obtenção do título de Doutor em Engenharia Elétrica

Universidade do Espírito Santo - UFES
Programa de Pós-Graduação em Engenharia Elétrica

Orientadora: Profa. Dr. Jussara Farias Fardin
Coorientadores: Prof. Dr. Lucas Frizzera Encarnação e
Prof. Dr. Walbermark Marques dos Santos

Vitória-ES
2020

Vinícius Secchin de Melo

Análise, projeto e implementação de um inversor trifásico não convencional baseado no conversor CC-CC *Buck-Boost*/ Vinícius Secchin de Melo. – Vitória-ES, 2020-239 p. : il. (algumas color.) ; 30 cm.

Orientadora: Profa. Dr. Jussara Farias Fardin

Tese de Doutorado – Universidade do Espírito Santo - UFES
Programa de Pós-Graduação em Engenharia Elétrica, 2020.

1. Palavra-chave1. 2. Palavra-chave2. I. Orientador. II. Universidade xxx. III. Faculdade de xxx. IV. Título

CDU 02:141:005.7

Vinícius Secchin de Melo

Análise, projeto e implementação de um inversor trifásico não convencional baseado no conversor CC-CC *Buck-Boost*

Tese submetida ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Federal do Espírito Santo, como quesito parcial para a obtenção do título de Doutor em Engenharia Elétrica

Trabalho aprovado. Vitória-ES, 27 de agosto de 2020:

Profa. Dr. Jussara Farias Fardin
Orientadora (PPGEE/UFES)

Prof. Dr. Lucas Frizzera Encarnação
Coorientador (PPGEE/UFES)

Prof. Dr. Walbermark Marques dos Santos
Coorientador (PPGEE/UFES)

Prof. Dr. Domingos Simonetti
PPGEE/UFES

Prof. Dr. Cassiano Rech
UFSM

Prof. Dr. Denizar Cruz Martins
INEP/UFSC

Prof. Dr. Gilberto Souza Drumond
UVV

Prof. Dr. José Luiz de Freitas
UFES-Aposentado

Vitória-ES
2020

*Dedico este trabalho
à minha amada esposa Luize
e aos meus queridos filhos,
Davi, Laura e Lorenzo.*

AGRADECIMENTOS

Agradeço acima de tudo a Deus, por ter me abençoado e colocado pessoas em minha jornada que foram importantíssimas para o desenvolvimento e conclusão deste trabalho.

Agradeço aos meus familiares que sempre me apoiaram durante a jornada.

Agradeço aos meus orientadores. À professora Jussara que acreditou em mim, e proporcionou o sucesso deste trabalho. Aos professores Lucas e Walbermark que sempre estiveram dispostos e se empenharam em ajudar no planejamento, análise e discussão do tema abordado.

Agradeço aos professores Domingos Simonetti, Denizar Cruz Martins, Gilberto Souza Drumond e José Luiz de Freitas que aceitaram participar da banca de minha defesa.

Agradeço à Coordenadoria do Curso Técnico em Automação Industrial do IFES - *Campus Serra*, que autorizou a licença para realizar esta pesquisa de doutorado em regime integral.

Agradeço ao senhor Cristiano Pless, que nos doou em nome da Hércules Motores um motor de indução trifásico nas especificações particulares à pesquisa de doutorado. Ao senhor Roman Troesch, gerente de marketing e vendas da Plexim, que cedeu a UFES uma licença de servidor para até 50 usuários por um ano de forma gratuita o simulador de circuitos eletrônicos PLECS[®] que foi fundamental para as análises do inversor investigado na pesquisa de doutorado, e também à Brenda Barbosa e ao Magno Fernandes da STMicroelectronics, que nos cederam gentilmente os módulos IGBTs para a construção do protótipo.

Agradeço também aos colegas do LEPAC que sempre me deram força e apoio nos momentos em que precisei, e a todos aqueles que direta ou indiretamente contribuíram para a conclusão deste trabalho.

*"Não fui eu que lhe ordenei?
Seja forte e corajoso!
Não se apavore, nem se desanime,
pois o Senhor, o seu Deus, estará
com você por onde você andar."
Josué 1:9*

Resumo

No cenário energético atual torna-se cada vez mais importante a utilização de fontes auxiliares de energia que contribuam para o sistema elétrico. A pesquisa e o aperfeiçoamento de novos inversores de potência são essenciais para garantir a viabilidade da utilização de fontes renováveis de energia em sistemas de geração distribuída, bem como no emprego destas em locais remotos como sistemas isolados. Neste ensejo, a eletrônica de potência é fundamental, pois normalmente no caso de sistemas fotovoltaicos e isolados, as fontes de energia elétrica fornecem tensões contínuas de valores baixos, que necessitam elevação para assim poderem ser convertidas em corrente alternada para conexão à rede elétrica ou acionar uma carga isolada com baixas distorções harmônicas. Muitas destas aplicações utilizam dois conversores, um CC-CC elevador e outro CC-CA, ou seja o inversor propriamente dito. A topologia apresentada neste trabalho tem como objetivo fazer o interfaceamento entre fonte e carga com apenas um único estágio, onde serão realizadas as operações de elevação e a inversão da tensão contínua em alternada nas amplitudes e frequências desejadas. O inversor utiliza três células do tipo *Buck-Boost*, com referenciais senoidais defasados de 120° um do outro. As tensões trifásicas estarão disponíveis tomando-se as saídas dos três conversores em forma diferencial. Todo o modelamento do inversor é realizado utilizando-se o Modelo Médio Quase Instantâneo em Espaço de Estados, e por meio deste analisado o comportamento dinâmico do inversor operando em diferentes cenários através de simulações computacionais numéricas, e através de *software* dedicado à simulação de circuitos em eletrônica de potência. Através do modelo monofásico proposto, foi apresentada uma metodologia para o cálculo dos indutores e capacitores do inversor com base no comportamentos dinâmico. Para validação de toda análise teórica a as simulações eletrônicas, um protótipo de potência de 250 W é construído e experimentado alimentando cargas R, RL e RC.

Palavras-chaves: Inversor Buck-Boost, modelamento, painéis fotovoltaicos, sistemas isolados, veículos elétricos, *Python*, PLECS[®].

Abstract

In the current power scenario it has becoming increasingly important to use alternative energy sources in order to contribute to the electrical system. Research and improvement of new power inverters topologies are essential to ensure the viability of renewable sources of energy in distributed generation systems, as well as in the use in remote locations such as isolated systems. In this occasion, power electronics is essential. In cases such as of photovoltaic systems, normally they produce low DC output voltages levels that need boost them to be converted into AC for conect to the grid or an isolated load. Many of these applications use two converters, the first stage uses a DC-DC boost converter and the second stage, a DC-AC converter. The topology presented in this paper became possible to conect source and load with a single stage, where the boost and inversion operations will be performed AC output voltages in the desired amplitudes and frequencies. The inverter will use three Buck-Boost DC-DC converters cells, where each one will follow specific references. The three-phase voltages will be available taking the outputs of the DC-DC Buck-Boost converters diferencialy. State space averaging model will be used to modeling the proposed inverter. In order to validate the dynamic behavior of the inverter operating in different scenarios, numerical computer and dedicated power electronics software simulations will be performed. A monophase model will be proposed, and from this, a methodology for the calculation of the inductors and capacitors of the will be presented based on the dynamic behavior of the inverter. Experimental results will be shown to validate the theoretical analises and electronic simulations by a 250 W power prototype feeding an RL load with a power factor of 0.86.

Key-words: Buck-Boost inverter, modeling, PV panels, isolated systems, electric vehicles, Python, PLECS[®].

Sumário

1	INTRODUÇÃO	33
1.1	Tipos de conexão de conversores à carga	33
1.1.1	Com isolamento galvânica	33
1.1.2	Sem isolamento galvânica	34
1.2	A proposta	38
2	INVERSOR BUCK-BOOST DE ÚNICO ESTÁGIO	41
2.1	Modelamento por Equação de Espaço Estados - sem perdas e carga RL	45
2.1.1	Etapas de operação	45
2.1.2	Equação em espaço de estados do inversor <i>Buck-Boost</i> com carga RL	46
2.2	Modelamento por Equação de Espaço Estados - sem perdas e carga R	57
2.3	Conclusão	59
3	MODELO MONOFÁSICO EQUIVALENTE	61
3.1	Modelo monofásico em Equação de Espaço Estados com perdas	64
3.1.1	Etapas de operação durante o semiciclo positivo da tensão de saída	64
3.1.2	Etapas de operação durante o semiciclo negativo da tensão de saída	69
3.1.3	Modelo monofásico sem perdas	73
3.2	Cálculo da razão cíclica do inversor - modelo monofásico com perdas	73
3.3	Influências do nível de <i>offset</i> de tensão nos capacitores do inversor	76
3.3.1	Razão cíclica	78
3.3.2	Tensão de comutação nas chaves	79
3.3.3	Valores médio e eficaz da corrente no indutor	80
3.3.4	Conclusões	83
3.4	Cálculo do ganho do inversor - modelo monofásico com perdas	84
3.5	Cálculo dos indutores e capacitores do inversor	89
3.5.1	Indutores	91
3.5.2	Capacitores	93
3.6	Conclusão	96
4	SIMULAÇÕES COMPUTACIONAIS COM CARGAS RESISTIVA E RL	97
4.1	Modelo matemático para simulação	98
4.2	Simulação do modelo sem perdas nas chaves e indutores com carga R	100
4.2.1	Metodologia para o cálculo das indutâncias e capacitâncias do inversor em função da resposta em frequência	105
4.2.2	Validação do modelo por fase simplificado sem perdas	118
4.2.2.1	Comparação das formas de onda das variáveis de estados e correntes de linha dos modelos monofásico e trifásico	122
4.2.3	Simulação sem perdas e carga R utilizando PLECS [®]	125
4.3	Simulação do modelo com perdas nas chaves e indutores com carga RL	130

4.3.1	Função razão cíclica	135
4.3.2	Tensão nos capacitores e corrente nos indutores do conversor	135
4.3.3	Tensão e corrente de fase na carga	136
4.3.4	Tensão e corrente nas chaves do inversor	138
4.3.5	Determinação das perdas nas chaves e indutores do conversor	144
4.3.5.1	Eficiência	147
	5 PROTÓTIPO	149
	6 RESULTADOS EXPERIMENTAIS	155
6.1	Carga RL tipo 1	155
6.1.1	Tensões e correntes na carga	156
6.1.2	Formas de onda nos capacitores e indutores do inversor	157
6.1.3	Tensões e correntes nas chaves	160
6.1.4	Eficiência	162
6.2	Resultados experimentais com outros tipos de cargas	162
6.2.1	Carga R	163
6.2.2	Carga RL tipo 2	166
6.2.3	Carga RC	169
6.3	Conclusão	172
	7 CONSIDERAÇÕES E CONCLUSÕES FINAIS	173
7.1	Trabalhos futuros	175
	REFERÊNCIAS	177
	APÊNDICES	181
	A1 DETERMINAÇÃO DAS PERDAS	183
A1.1	Perdas por condução nas chaves	183
A1.2	Perdas por chaveamento	184
A1.2.1	Perdas nos IGBTs	184
A1.2.2	Perdas nos Diodos	185
	A2 MODELAMENTO DO CONVERSOR BUCK-BOOST IDEAL	187
A2.1	Ganho do Conversor	193
A2.2	Razão Cíclica	193
	A3 PROJETO DOS INDUTORES	195
A3.1	Projeto físico	195
A3.2	Determinação das perdas no indutor	198
	A4 VALORES MÉDIO E EFICAZ DA CORRENTE NOS INDUTORES	201
	ANEXOS	207
	A1 DATASHEET IGBT	209
	A2 DATASHEET IR2110D	221

Lista de ilustrações

Figura 1 – Topologias típicas de conexão à rede com isolamento galvânica.	34
Figura 2 – Conexão sem transformador a uma carga isolada ou rede elétrica, utilizando apenas o inversor.	34
Figura 3 – Conversor CC-CA não isolado com estágio elevador de tensão.	35
Figura 4 – Conversor CC-CA típico para aplicações em tração elétrica veicular.	36
Figura 5 – Inversor <i>Boost</i> monofásico.	36
Figura 6 – Inversor <i>Buck-Boost</i> monofásico.	37
Figura 7 – Inversores elevadores trifásicos baseados em topologias CC-CC básicas.	37
Figura 8 – Esquema elétrico do inversor <i>Buck-Boost</i> trifásico proposto em [30].	38
Figura 9 – Esquema elétrico do inversor <i>Buck-Boost</i> trifásico proposto.	39
Figura 10 – Diagrama esquemático do conversor <i>Buck-Boost</i>	41
Figura 11 – Tensão de saída do conversor CC-CC <i>Buck-Boost</i> para um referencial variável.	41
Figura 12 – Interligação entre duas células <i>Buck-Boost</i> com saída diferencial.	42
Figura 13 – Interligação entre três células <i>Buck-Boost</i> com saídas diferenciais.	43
Figura 14 – Diagrama esquemático do inversor <i>Buck-Boost</i>	44
Figura 15 – Razão cíclica para um dos braços do inversor <i>Buck-Boost</i> para se produzir uma tensão senoidal em sua saída.	44
Figura 16 – Diagrama esquemático do inversor <i>Buck-Boost</i>	45
Figura 17 – Diagrama esquemático de um braço do inversor <i>Buck-Boost</i>	45
Figura 18 – Regiões de operação do braço 1 do inversor com suas respectivas etapas.	46
Figura 19 – Regiões de operação do braço 2 do inversor com suas respectivas etapas.	46
Figura 20 – Regiões de operação do braço 3 do inversor com suas respectivas etapas.	46
Figura 21 – Diagrama esquemático de um braço do inversor <i>Buck-Boost</i>	47
Figura 22 – Diagrama esquemático do braço 1 do inversor <i>Buck-Boost</i> na primeira etapa de operação no intervalo do semiciclo positivo da tensão de saída.	47
Figura 23 – Diagrama esquemático do braço 1 do inversor <i>Buck-Boost</i> na segunda etapa de operação no intervalo do semiciclo positivo da tensão de saída.	50
Figura 24 – Diagrama esquemático do braço 1 do inversor <i>Buck-Boost</i> na primeira etapa de operação no intervalo do semiciclo negativo da tensão de saída.	52
Figura 25 – Diagrama esquemático do braço 1 do inversor <i>Buck-Boost</i> na segunda etapa de operação no intervalo do semiciclo negativo da tensão de saída.	53
Figura 26 – Circuito de carga visto pelo braço 1 do inversor <i>Buck-Boost</i>	57
Figura 27 – Diagrama esquemático do inversor <i>Buck-Boost</i> com carga em estrela.	61
Figura 28 – Circuito equivalente para obtenção do modelo monofásico.	63
Figura 29 – Circuito equivalente monofásico.	64
Figura 30 – Diagrama esquemático do modelo simplificado na primeira etapa de operação no intervalo do semiciclo positivo da tensão de saída.	64
Figura 31 – Diagrama esquemático do modelo simplificado na segunda etapa de operação no intervalo do semiciclo positivo da tensão de saída.	66
Figura 32 – Diagrama esquemático do modelo simplificado na primeira etapa de operação no intervalo do semiciclo negativo da tensão de saída.	69
Figura 33 – Diagrama esquemático do modelo simplificado na segunda etapa de operação no intervalo do semiciclo negativo da tensão de saída.	70

Figura 34 – Esboço da tensão de saída com V_{DC} fixo e variável.	78
Figura 35 – Tensão de saída com nível de <i>offset</i> fixo e variável.	78
Figura 36 – Razão Cíclica para V_{DC} constante e variável (caso ideal) com $V_g = 1,17 pu$	79
Figura 37 – Esquema elétrico das etapas de operação do modelo simplificado.	79
Figura 38 – Comparação entre as tensões de bloqueio nas chaves com nível de <i>offset</i> constante e variável com $V_g = 1,17 pu$	80
Figura 39 – Comparação entre os valores médios máximos das correntes nos indutores com nível de <i>offset</i> constante e variável.	82
Figura 40 – Comparação entre os valores eficazes máximos das correntes nos indutores com nível de <i>offset</i> constante e variável.	83
Figura 41 – Ganho em função da razão cíclica (caso ideal).	85
Figura 42 – Ganho em função da razão cíclica para valores discretos de $\frac{V_{CE}}{V_g}$	86
Figura 43 – Ganho em função da razão cíclica para valores discretos de $\frac{V_D}{V_g}$	87
Figura 44 – Ganho em função da razão cíclica para valores discretos de $\frac{r_L}{R_Y}$ e $\frac{r_D}{R_Y}$	88
Figura 45 – Ganho em função da razão cíclica para valores discretos de $\frac{r_L}{R_Y}$ e $\frac{r_D}{R_Y}$	89
Figura 46 – Diagrama esquemático equivalente da primeira etapa de operação do circuito equivalente monofásico sem perdas.	90
Figura 47 – Diagrama esquemático equivalente da segunda etapa de operação do circuito equivalente monofásico sem perdas.	90
Figura 48 – Formas de onda da tensão e corrente nos indutores do conversor.	91
Figura 49 – Máximos valores de Δi_{Lpar} em função de $\frac{V_{max}}{V_g}$ variando de 0 a 2.	93
Figura 50 – Formas de onda da tensão e corrente nos capacitores do conversor.	94
Figura 51 – Máximo valor de Δv_{Cpar} para valores de $\frac{V_{max}}{V_g}$ variando de 0 a 2.	96
Figura 52 – Exemplo de um diagrama esquemático no PLECS®.	98
Figura 53 – Máximo valor para Δi_{Lpar}	99
Figura 54 – Máximo valor para Δv_{Cpar}	100
Figura 55 – Gráficos das razões cíclicas utilizadas nas simulações computacionais.	101
Figura 56 – Tensões e correntes de linha para $L_{1,2,3} = 769,27 \mu H$ e $C_{1,2,3} = 326,05 \mu F$	101
Figura 57 – Tensão de linha do conversor e sua referência.	102
Figura 58 – Tensão no capacitor C_1 e sua referência.	102
Figura 59 – Diagrama de Bode para razão cíclica máxima.	104
Figura 60 – Diagrama de Bode para razão cíclica mínima.	104
Figura 61 – Diagrama de Bode para o módulo da função de transferência Tf_1	111
Figura 62 – Diagrama de Bode para o módulo da função de transferência Tf_2	112
Figura 63 – Diagrama de Bode para fase da função de transferência Tf_3	114
Figura 64 – Detalhe do valor da fase para a $f = 60$ Hz da função de transferência Tf_3	114
Figura 65 – Tensão v_{C1} no modelo monofásico com carga resistiva para os valores de indutância e capacitância propostos.	116
Figura 66 – Tensões v_{C2} e v_{C3} no modelo monofásico com carga resistiva para os valores de indutância e capacitância propostos.	117
Figura 67 – Tensões v_{C1} , v_{C2} e v_{C3} para o modelo trifásico com carga resistiva.	118
Figura 68 – Diagrama de Bode para o modelo monofásico com carga resistiva e $D_1 = 0,648$	119
Figura 69 – Diagrama de Bode para o modelo trifásico com carga resistiva e $D_1 = 0,648$	120
Figura 70 – Diagrama de Bode para o modelos monofásico e trifásico com carga resistiva e $D_1 = 0,648$, sobrepostos.	120

Figura 71 – Diagrama de Bode para o modelo monofásico com carga resistiva e $D_1 = 0,078$.	121
Figura 72 – Diagrama de Bode para o modelo trifásico com carga resistiva e $D_1 = 0,078$.	121
Figura 73 – Diagrama de Bode para o modelos monofásico e trifásico com carga resistiva e $D_1 = 0,078$ sobrepostos.	122
Figura 74 – Correntes de linha sobrepostas dos modelos monofásico e trifásico sem perdas com carga resistiva.	122
Figura 75 – Formas de onda das variáveis de estado sobrepostas dos modelos monofásico e trifásico sem perdas com carga resistiva.	123
Figura 76 – Variação das tensões e frequências de referências das tensões nos capacitores para os modelos monofásico e trifásico sem perdas com carga resistiva.	123
Figura 77 – Razões cíclicas com referenciais de tensão variáveis aplicadas aos modelos monofásico e trifásico sem perdas com carga resistiva.	124
Figura 78 – Forma de onda das variáveis de estado com referenciais de tensão variáveis dos modelos monofásico e trifásico sem perdas com carga resistiva.	124
Figura 79 – Correntes de linha com referenciais variáveis dos modelos monofásico e trifásico sem perdas com carga resistiva.	124
Figura 80 – Diagrama elétrico do modelo trifásico com carga resistiva simulado no PLECS [®] .	125
Figura 81 – Diagrama elétrico do módulo <i>PWM Generator</i> do modelo trifásico sem perdas com carga resistiva simulado no PLECS [®] .	126
Figura 82 – Razões cíclicas geradas pelo módulo <i>PWM Generator</i> do modelo trifásico sem perdas com carga resistiva simulado no PLECS [®] .	126
Figura 83 – Tensões e correntes de linha do modelo trifásico sem perdas com carga resistiva simulado no PLECS [®] .	127
Figura 84 – Correntes nos indutores e tensões nos capacitores do modelo trifásico simulado no PLECS [®] .	128
Figura 85 – Detalhe das correntes nos indutores e tensões nos capacitores do modelo trifásico simulado no PLECS [®] .	129
Figura 86 – Modelos do Indutor, IGBT e Diodo utilizados no circuito do conversor com perdas e carga R no PLECS [®] .	130
Figura 87 – Blocos do conversor simulado no PLECS [®] .	131
Figura 88 – Diagrama interno do bloco <i>PWM Generator</i> do modelo trifásico com perdas e carga RL simulado no PLECS [®] .	132
Figura 89 – Diagrama interno do bloco de cálculo da razão cíclica D_1 do modelo trifásico com perdas e carga RL simulado no PLECS [®] .	133
Figura 90 – Diagrama interno do bloco inversor	134
Figura 91 – Diagrama interno do bloco Carga RL	134
Figura 92 – Função razão cíclica	135
Figura 93 – Correntes nos indutores e tensões nos capacitores do conversor do modelo trifásico com perdas e carga RL simulado no PLECS [®] .	135
Figura 94 – Correntes e tensões de fase na carga - Modelo trifásico com perdas e carga RL simulado no PLECS [®] .	136
Figura 95 – Serie de Fourier para as tensões de fase - Modelo com perdas e carga RL simulado no PLECS [®] .	137

Figura 96 – Serie de Fourier extendida à frequência de chaveamento para as tensões de linha na saída do conversor com perdas e carga R simulado no PLECS®	137
Figura 97 – Tensão e corrente no IGBT chave T_1 e Diodo chave T_2	138
Figura 98 – Tensão e corrente no IGBT chave T_3 e Diodo chave T_4	139
Figura 99 – Tensão e corrente no IGBT chave T_5 e Diodo chave T_6	140
Figura 100–Tensão e corrente no IGBT chave T_2 e Diodo chave T_1	141
Figura 101–Tensão e corrente no IGBT chave T_4 e Diodo chave T_3	142
Figura 102–Tensão e corrente no IGBT chave T_6 e Diodo chave T_5	143
Figura 103–Diagrama interno do bloco "Calcula Perdas"	145
Figura 104–Funções utilizadas no PLECS para determinação das perdas nos IGBTs	146
Figura 105–Funções utilizadas no PLECS para determinação das perdas nos diodos	146
Figura 106–Diagrama em blocos do protótipo.	149
Figura 107–Placa de desenvolvimento TIVA-C.	150
Figura 108–Fluxograma da rotinal principal.	151
Figura 109–Diagrama elétrico do circuito de gate-driver.	152
Figura 110–Foto da placa de circuito impresso do <i>gate-driver</i> para um braço do inversor.	152
Figura 111–Foto da placa de circuito impresso de um dos braços que compõe o inversor.	153
Figura 112–Foto da carga utilizada no protótipo.	153
Figura 113–Foto do protótipo.	154
Figura 114–Tensões de fase na carga	156
Figura 115–Tensão e corrente na fase 1 da carga	156
Figura 116–Tensão e corrente na fase 2 da carga	157
Figura 117–Tensão e corrente na fase 3 da carga	157
Figura 118–Tensão nos capacitores do inversor	158
Figura 119–Corrente nos indutores do inversor	158
Figura 120–Detalhe da tensão e corrente nos indutores do inversor	159
Figura 121–Tensões nas junções base-emissor dos IGBTs do inversor	160
Figura 122–Tensões e correntes nas chaves que compõe o inversor	161
Figura 123–Correntes nos indutores: Carga R.	163
Figura 124–Tensão nos capacitores: Carga R.	164
Figura 125–Tensões de fase na carga: Carga R.	164
Figura 126–Forma de onda das correntes nos indutores: caso R.	165
Figura 127–Forma de onda das tensões de fase na carga e nos capacitores: caso R.	165
Figura 128–Correntes nos indutores: Carga RL.	166
Figura 129–Tensão nos capacitores: Carga RL.	167
Figura 130–Tensões de fase na carga: Carga RL.	167
Figura 131–Forma de onda das correntes nos indutores: caso RL.	168
Figura 132–Forma de onda das tensões de fase na carga e nos capacitores: caso RL.	168
Figura 133–Correntes nos indutores: Carga RC.	169
Figura 134–Tensão nos capacitores: Carga RC.	170
Figura 135–Tensões de fase na carga: Carga RC.	170
Figura 136–Forma de onda das correntes nos indutores: caso RC.	171
Figura 137–Forma de onda das tensões de fase na carga e nos capacitores: caso RC.	171
Figura 138–Modelo do componente.	183
Figura 139–Formas de onda da tensão e corrente no IGBT durante a entrada em condução e corte.	185
Figura 140–Formas de onda da corrente no diodo durante a entrada em corte.	186

Figura 141–Diagrama esquemático do conversor Buck-Boost.	187
Figura 142–Diagrama esquemático do conversor Buck-Boost na primeira etapa de operação.	188
Figura 143–Diagrama esquemático do conversor Buck-Boost na segunda etapa de operação.	189
Figura 144–Núcleo de ferrite do tipo E-E.	195
Figura 145–Especificações do núcleo utilizado.	196
Figura 146–Especificações das perdas do núcleo utilizado.	199
Figura 147–Formas de onda da tensão e corrente nos indutores do conversor.	201

Lista de tabelas

Tabela 1 – Valores médios, eficazes e THD das correntes e tensões de fase na carga - Modelo trifásico com perdas e carga RL simulado no PLECS®.	136
Tabela 2 – Valores médios e eficazes das correntes em cada elemento das chaves . . .	144
Tabela 3 – Perdas no indutor e chaves do braço 1 do inversor	147
Tabela 4 – Principais características do microcontrolador TM4C123GH6PM	150
Tabela 5 – Principais parâmetros do inversor: situação 1	155
Tabela 6 – Valores absolutos de corrente nos indutores	158
Tabela 7 – Tensões e correntes de fase na carga e de entrada do inversor	162
Tabela 8 – Eficiência obtida nas simulações e nos resultados experimentais	162
Tabela 9 – Principais parâmetros do inversor: situação 2	163
Tabela 10 – Valores eficazes, médios e de pico-a-pico simulados para as tensões na carga, nos capacitores e para as correntes nos indutores: carga R.	164
Tabela 11 – Comparações entre os resultados de simulação do modelo monofásico e resultados experimentais do modelo trifásico: carga R.	166
Tabela 12 – Valores eficazes, médios e de pico-a-pico simulados para as tensões na carga, nos capacitores e para as correntes nos indutores e na carga: carga RL.	167
Tabela 13 – Comparações entre os resultados de simulação do modelo monofásico e resultados experimentais do modelo trifásico: carga RL.	169
Tabela 14 – Valores eficazes, médios e de pico-a-pico simulados para as tensões na carga, nos capacitores e para as correntes nos indutores e na carga: carga RC.	170
Tabela 15 – Comparações entre os resultados de simulação do modelo monofásico e resultados experimentais do modelo trifásico: carga RC.	172

LISTA DE ABREVIATURAS E SIGLAS

CA	Corrente Alternada
CC	Corrente Contínua
IGBT	Insulate Gate Bipolar Transistor
MPPT	<i>Maximmum Power Point Tracking</i>
PI	Proporcional-Integral
pu	Por unidade
PWM	<i>Pulse Width Modulation</i>
R	Carga puramente resistiva
RC	Carga parcialmente capacitiva
RL	Carga parcialmente indutiva
$T_1 - T_6$	Chaves do inversor
VE	Veículo Elétrico

LISTA DE SÍMBOLOS

A_1^+	Matriz de coeficientes do equivalente monofásico do inversor para o semiciclo positivo da tensão de saída
A_1^-	Matriz de coeficientes do equivalente monofásico do inversor para o semiciclo negativo da tensão de saída
A_1	Matriz de coeficientes do braço 1 do inversor
A_2	Matriz de coeficientes do braço 2 do inversor
A_3	Matriz de coeficientes do braço 3 do inversor
A_{11}	Matriz de coeficientes do braço 1 do inversor para a primeira etapa de operação
A_{21}	Matriz de coeficientes do braço 2 do inversor para a primeira etapa de operação
A_{31}	Matriz de coeficientes do braço 3 do inversor para a primeira etapa de operação
A_{12}	Matriz de coeficientes do braço 1 do inversor para a segunda etapa de operação
A_{22}	Matriz de coeficientes do braço 2 do inversor para a segunda etapa de operação
A_{32}	Matriz de coeficientes do braço 3 do inversor para a segunda etapa de operação
A	Matriz de coeficientes do inversor
A_k^+	Matriz de coeficientes do braço k do inversor para o semiciclo positivo da tensão de saída
A_k^-	Matriz de coeficientes do braço k do inversor para o semiciclo negativo da tensão de saída
A_T	Matriz transposta dos coeficientes do inversor

B_1^+	Matriz de entrada do equivalente monofásico do inversor para o semiciclo positivo da tensão de saída
B_1^-	Matriz de entrada do equivalente monofásico do inversor para o semiciclo negativo da tensão de saída
B_1	Matriz de entrada do braço 1 do inversor
B_2	Matriz de entrada do braço 2 do inversor
B_3	Matriz de entrada do braço 3 do inversor
B_{11}	Matriz de entrada do braço 1 do inversor para a primeira etapa de operação
B_{21}	Matriz de entrada do braço 2 do inversor para a primeira etapa de operação
B_{31}	Matriz de entrada do braço 3 do inversor para a primeira etapa de operação
B_{12}	Matriz de entrada do braço 1 do inversor para a segunda etapa de operação
B_{22}	Matriz de entrada do braço 2 do inversor para a segunda etapa de operação
B_{32}	Matriz de entrada do braço 3 do inversor para a segunda etapa de operação
B	Matriz de entrada do inversor
B_k^+	Matriz de entrada do braço k do inversor para o semiciclo positivo da tensão de saída
B_k^-	Matriz de entrada do braço k do inversor para o semiciclo negativo da tensão de saída
B_T	Matriz de entrada transposta do inversor
C_1	Capacitância do conversor <i>Buck-Boost</i> do braço 1 do inversor
C_2	Capacitância do conversor <i>Buck-Boost</i> do braço 2 do inversor
C_3	Capacitância do conversor <i>Buck-Boost</i> do braço 3 do inversor
C_k	Capacitância do conversor <i>Buck-Boost</i> do braço k do inversor
D	Razão cíclica
D_1	Razão cíclica do braço 1 do inversor
D_2	Razão cíclica do braço 2 do inversor
D_3	Razão cíclica do braço 3 do inversor
D_F	Razão cíclica para o caso de V_{DC} constante
D_{max}	Razão cíclica máxima
D_{min}	Razão cíclica mínima
D_V	Razão cíclica para o caso de V_{DC} variável
D_{Vdc}	Razão cíclica para se produzir o nível CC de tensão nos capacitores do inversor

f	Frequência de uma função cíclica
$G(j\omega)$	Ganho da função de transferência
i_{C1}	Corrente no capacitor do conversor <i>Buck-Boost</i> do braço 1 do inversor
i_{C2}	Corrente no capacitor do conversor <i>Buck-Boost</i> do braço 2 do inversor
i_{C3}	Corrente no capacitor do conversor <i>Buck-Boost</i> do braço 3 do inversor
i_{Ck}	Corrente no capacitor k do inversor
i_{L1}	Corrente no indutor do conversor <i>Buck-Boost</i> do braço 1 do inversor
i_{L2}	Corrente no indutor do conversor <i>Buck-Boost</i> do braço 2 do inversor
i_{L3}	Corrente no indutor do conversor <i>Buck-Boost</i> do braço 3 do inversor
i_{Lk}	Corrente no indutor k do inversor
i_{LR1}	Corrente no indutor da carga trifásica RL
i_{LR2}	Corrente no indutor da carga trifásica RL
i_{LR3}	Corrente no indutor da carga trifásica RL
i_{R1}	Corrente no resistor da carga trifásica RL
i_{R2}	Corrente no resistor da carga trifásica RL
i_{R3}	Corrente no resistor da carga trifásica RL
j	Número imaginário
k	Braço do inversor
L_1	Indutância do conversor <i>Buck-Boost</i> do braço 1 do inversor
L_2	Indutância do conversor <i>Buck-Boost</i> do braço 2 do inversor
L_3	Indutância do conversor <i>Buck-Boost</i> do braço 3 do inversor
L_k	Indutância do conversor <i>Buck-Boost</i> do braço k do inversor
L_{R1}	Indutância da carga trifásica RL
L_{R2}	Indutância da carga trifásica RL
L_{R3}	Indutância da carga trifásica RL
R_1	Resistência da carga trifásica RL
R_2	Resistência da carga trifásica RL
R_3	Resistência da carga trifásica RL
r_D	Resistência direta dos diodos
r_L	Resistência dos enrolamentos dos indutores do inversor
R_Y	Resistência em estrela

R_{Δ}	Resistência em triângulo
t	Grandeza temporal
T	Período de uma função cíclica
T_f	Função de transferência
U	Vetor de entrada
v_1	Tensão de fase da fase 1 na carga trifásica
v_2	Tensão de fase da fase 2 na carga trifásica
v_3	Tensão de fase da fase 3 na carga trifásica
v_{12}	Tensões de linha entre as fase 1 e 2 na carga trifásica
v_{23}	Tensões de linha entre as fase 2 e 3 na carga trifásica
v_{31}	Tensões de linha entre as fase 3 e 1 na carga trifásica
v_{1N}	Tensão de fase na carga 1 da carga trifásica
v_{2N}	Tensão de fase na carga 2 da carga trifásica
v_{3N}	Tensão de fase na carga 3 da carga trifásica
v_{C1}	Tensão no capacitor do conversor <i>Buck-Boost</i> do braço 1 do inversor
v_{C2}	Tensão no capacitor do conversor <i>Buck-Boost</i> do braço 1 do inversor
v_{C3}	Tensão no capacitor do conversor <i>Buck-Boost</i> do braço 1 do inversor
v_{Ck}	Tensão no capacitor k do inversor
v_{Ckmax}	Tensão máxima no capacitor do conversor <i>Buck-Boost</i> do braço k do inversor
v_{Ckmin}	Tensão mínima no capacitor do conversor <i>Buck-Boost</i> do braço k do inversor
v_{CE}	Tensão coletor-emissor dos IGBTs
v_D	Tensão direta dos diodos
v_{DC}	Componente de tensão CC nos capacitores do inversor
V_g	Tensão de entrada do inversor
v_{L1}	Tensão no indutor da carga trifásica RL
v_{L2}	Tensão no indutor da carga trifásica RL
v_{L3}	Tensão no indutor da carga trifásica RL
v_{Lk}	Tensão no indutor k do inversor
V_P	Tensão de pico da componente senoidal da tensão nos capacitores do inversor
V_{Pmax}	Tensão de pico máxima da componente senoidal da tensão nos capacitores do inversor

V_{max}	Tensão máxima da componente senoidal da tensão nos capacitores do inversor
V_{NG}	Tensão entre o ponto comum da carga em estrela e o referencial do inversor
V_{R1}	Tensão no resistor da carga trifásica RL
V_{R2}	Tensão no resistor da carga trifásica RL
V_{R3}	Tensão no resistor da carga trifásica RL
V_{RD}	Tensão na resistência direta dos diodos
V_{RL}	Tensão na resistência do indutor
\dot{X}	Vetor das derivadas das variáveis de estado
X	Vetor das variáveis de estado
Z	Impedância
Z_1	Impedância da fase 1 da carga trifásica
Z_Y	Impedância em estrela
Z_Δ	Impedância em triângulo
ω	Frequência angular
ξ	Fator de amortecimento
λ	Relação L sobre C

CAPÍTULO 1

INTRODUÇÃO

Com o crescimento da tecnologia para utilização de novas fontes de energias, e principalmente renováveis, os conversores CC-CA tem desempenhado um papel importante na concretização destes projetos. Suas aplicações são as mais diversas possíveis, tais como o controle de velocidade e torque de motores elétricos em aplicações industriais e veiculares, UPS (*Uninterrupted Power Supplies*) e geração distribuída. Entretanto, em algumas aplicações um estágio elevador de tensão é necessário, podendo ser divididos em dois grupos: conexão com isolação galvânica ou sem isolação galvânica.

1.1 Tipos de conexão de conversores à carga

1.1.1 Com isolação galvânica

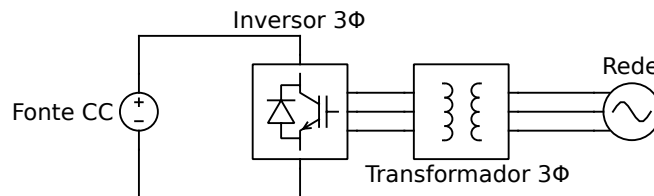
Neste tipo de conexão[1], o elemento utilizado para fazer a isolação é um transformador, podendo operar em baixa ou alta frequência. Na conexão com transformador em baixa frequência é empregado um inversor trifásico de 3 braços [2] cuja entrada é conectada à saída da fonte CC, e sua saída conectada a um transformador elevador de tensão projetado para operar na frequência da rede elétrica ou carga isolada, e adequar os níveis de tensão da saída do inversor à rede, conforme mostrado na figura 1a. Nota-se que a tensão de saída do inversor deve ser na frequência do barramento de conexão.

Esta topologia possui a vantagem de ser simples e utilizar apenas dois componentes tradicionais (inversor e transformador trifásico), todavia, por ser utilizar um transformador de baixa frequência, o custo e o peso do sistema são elevados.

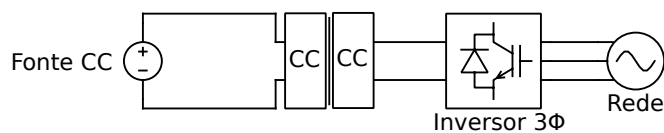
A conexão com transformador em alta frequência, utiliza um conversor CC-CC elevador isolado, operando com frequências na ordem de kHz. A saída do conversor é conectada a um inversor, que por sua vez é conectado uma carga CA ou rede elétrica conforme apre-

sentado na figura 1b. Nesta topologia, tem-se a vantagem de se utilizar um transformador em alta frequência, o que diminui consideravelmente o tamanho e o peso do mesmo. Porém, observa-se a utilização de mais semicondutores devido à presença do conversor CC-CC.

Figura 1 – Topologias típicas de conexão à rede com isolamento galvânica.



(a) Utilizando transformador em baixa frequência.



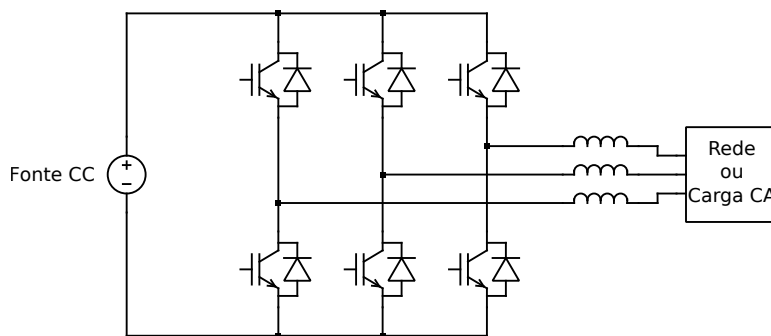
(b) Utilizando transformador em alta frequência.

Fonte: Autor.

1.1.2 Sem isolamento galvânica

Neste tipo de conexão, não existe mais o elemento para se prover a isolamento, ou seja, o transformador. Uma simples topologia deste tipo de conexão pode ser obtida somente com o interfaceamento da fonte CC com a carga CA ou rede utilizando um inversor de três braços, conforme mostrado na figura 2. Esta topologia tem sido muito utilizada onde não se requer um estágio elevador intermediário, ou seja, a tensão no barramento de entrada do inversor é suficiente para produzir em sua saída a tensão senoidal requerida.

Figura 2 – Conexão sem transformador a uma carga isolada ou rede elétrica, utilizando apenas o inversor.

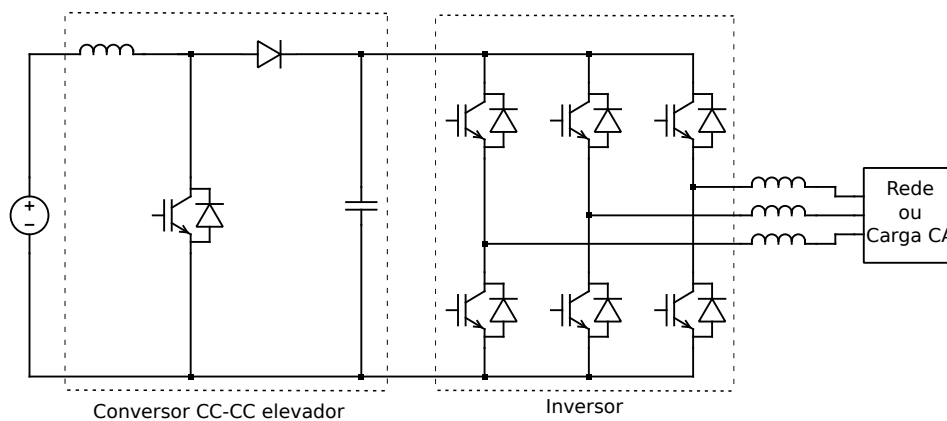


Fonte: Autor.

As aplicações mais comuns em que se necessitam um estágio elevador [3] são as

UPS, geração distribuída e veiculares [4]. A topologia de inversor utilizada nestas aplicações tem sido o Inversor como Fonte de Tensão ou VSI, do inglês *Voltage Source Inverter*. Entre suas características, está o fato de que a amplitude da tensão alternada em sua saída ser sempre menor que a tensão de entrada CC [5], por isso a necessidade de um estágio elevador o preceder para utilização nas aplicações citadas. Na figura 3 está ilustrado o esquema elétrico desta topologia.

Figura 3 – Conversor CC-CA não isolado com estágio elevador de tensão.



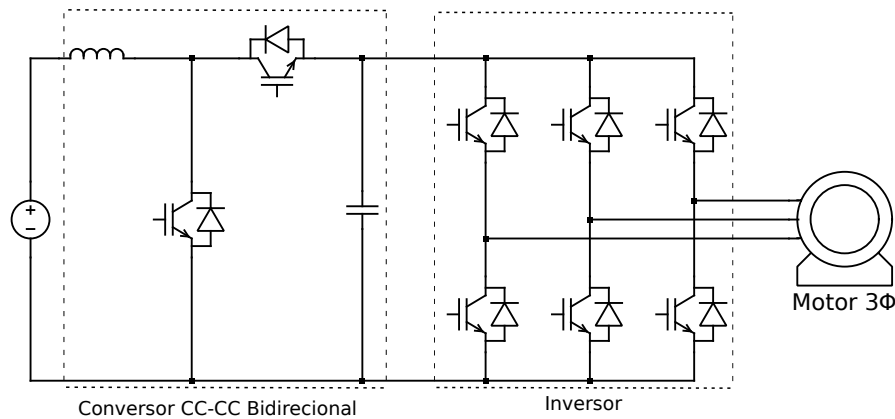
Fonte: Autor.

Na geração distribuída destacam-se os sistemas fotovoltaicos. Nestes sistemas os inversores possuem a função de conectar os painéis fotovoltaicos à rede elétrica. Uma segunda forma de utilização é como um sistema isolado, ou seja, conectado diretamente a uma carga CA, como exemplo a alimentação de motores ou equipamentos eletrônicos em locais em que a rede elétrica não está disponível.

Nas aplicações veiculares os inversores são utilizados desde a sintetização de tensões alternadas comerciais para alimentação de dispositivos eletroeletrônicos, tais como equipamentos médicos em ambulâncias ou equipamentos de uso doméstico como televisores, reprodutores de mídia, e eletrodomésticos em *motorhomes*, até motores de tração em veículos elétricos que utilizam tensão alternada em sua alimentação.

De forma semelhante aos painéis fotovoltaicos e UPS, os conversores veiculares necessitam de um estágio elevador CC-CC, mais o estágio inversor pelo fato de a tensão disponível nos veículos ser padronizada em 12 ou 24 V contínua que devem ser convertidos em valores de tensões alternadas comerciais, tipicamente 127/220V. Para a utilização em tração elétrica também faz-se necessária a utilização de um estágio elevador antes do inversor [4] podendo ser este bidirecional, funcionando como um conversor elevador durante a tração, e abaixador durante a frenagem permitindo a recuperação de energia para recarga dos elementos armazenadores. Na figura 4 está ilustrado um diagrama elétrico típico deste conversor em tração elétrica veicular.

Figura 4 – Conversor CC-CA típico para aplicações em tração elétrica veicular.

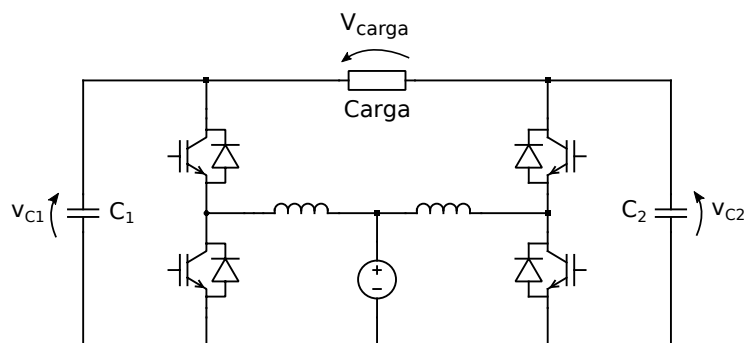


Fonte: Autor.

Algumas variações de conversores CC-CA veiculares de dois estágios são apresentadas em [6], [7] e [8], porém ainda utilizando-se um estágio elevador. Em [9] é apresentado um conversor de apenas um estágio, porém utilizando um inversor de quatro braços.

Algumas topologias têm sido propostas com o objetivo de se reduzir o número de semicondutores, por conseguinte o volume e peso do conversor que são cruciais em aplicações veiculares ou onde o volume/peso do equipamento é uma restrição física. Também deseja-se que com apenas um estágio seja possível a operação de elevação da tensão CC e a conversão CC-CA. Várias propostas na versão monofásicas são apresentadas, dentre elas uma das primeiras contribuições foram introduzidas na década de 90 em [10] e [11], onde são utilizados dois conversores CC-CC na topologia *Boost* [12] com saída diferencial para se produzir um inversor monofásico conforme mostrado no esquema elétrico da figura 5. Na mesma década em [13] foi feito um estudo e análise experimental de conversores CC-CA elevadores monofásicos utilizando-se as topologias *Boost* e *Buck-Boost* [12]. Em [14] foi proposto um controlador robusto para a topologia *Buck-Boost* inversor, porém foram feitas apenas simulações computacionais para testar o desempenho do inversor com mudanças abruptas de carga.

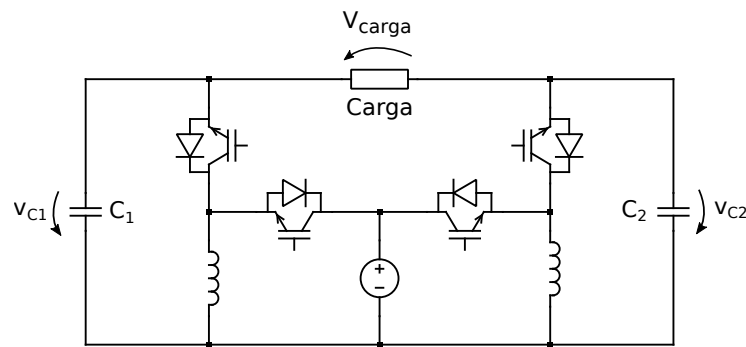
Figura 5 – Inversor *Boost* monofásico.



Fonte: Autor.

Na primeira década do ano 2000, em [15] foi apresentada uma nova estratégia de controle, utilizando-se duas malhas linearizantes, uma interna de corrente e outra externa de tensão, controlando-se assim a corrente no indutor e a tensão no capacitor do conversor de um inversor *Boost*. Anos mais tarde, esta técnica foi reproduzida em uma topologia inversora *Buck-Boost*, apresentada em [16] e em [17] sua versão experimental. O esquema elétrico desta topologia é apresentado na figura 6.

Figura 6 – Inversor *Buck-Boost* monofásico.



Fonte: Autor.

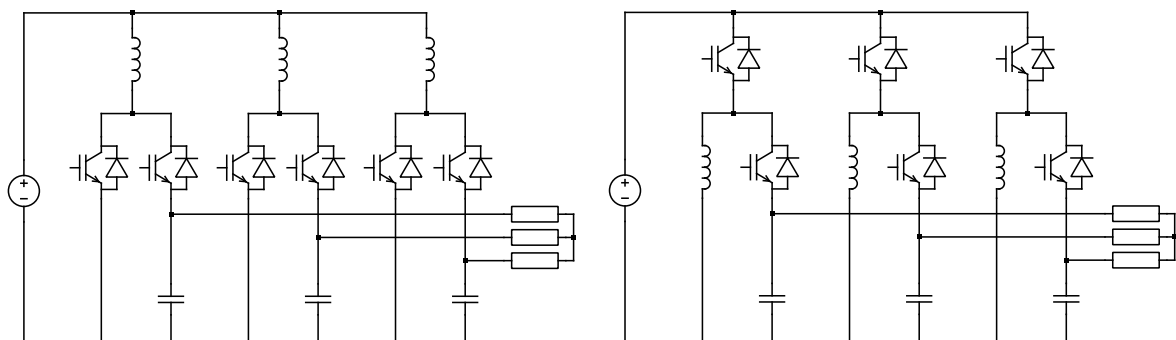
Somente a partir da segunda década do ano 2000 os inversores monofásicos de um estágio baseados nas topologias *Boost* e *Buck-Boost* começaram a ser relevantes nas aplicações com energias renováveis [18], e em aplicações com painéis fotovoltaicos [19–24].

As aplicações trifásicas aparecem de forma mais tímida tomando como base 3 células *Boost* ou *Buck-Boost* conforme mostrado na figura 7 para se produzir uma saída trifásica. Cada célula sintetiza em sua saída uma tensão alternada de mesma amplitude e frequência deslocada de um nível CC e defasadas de 120° . Como as saídas são tomadas de forma diferencial, os níveis CC são cancelados, obtendo-se assim na carga tensões trifásicas.

Figura 7 – Inversores elevadores trifásicos baseados em topologias CC-CC básicas.

(a) Inversor *Boost*.

(b) Inversor *Buck-Boost*.



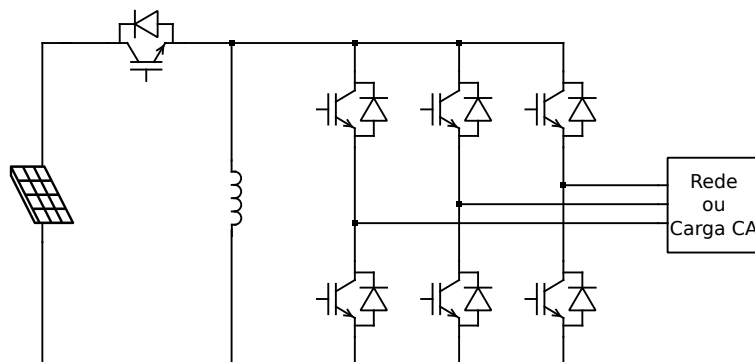
Fonte: Autor.

Uma das primeiras análises feitas para uma versão trifásica do inversor *Boost* utilizando a topologia mostrada na figura 7a foi abordada em [25] no início da primeira década de 2000, onde foi apresentado o modelo do conversor em espaço estados, e uma análise para determinação dos valores das indutâncias e capacitâncias do conversor. Ainda no final desta década em [26], foram apresentadas simulações para cargas resistivas, e em [27], com resultados experimentais acionando um motor CA. Concomitantemente, foram implementados para a versão *Boost* trifásica a técnica de controle *Slide Mode Control* apresentada pela primeira vez em [11] no caso monofásico. Anos mais tarde em [28] foram feitas análises por simulações sobre a viabilidade de acionamento de um motor de indução utilizando a topologia *Boost* inversora.

Ainda na segunda década de 2000 em [29] foram apresentadas simulações das topologias apresentadas na figura 7, *Boost* inversora, utilizando a técnica de controle proposta em [15], e *Buck-Boost* inversora utilizando a técnica de controle *Slide Mode Control*.

Uma pequena variante da topologia mostrada na figura 7b, é proposta em [30]. Foi utilizada uma modulação por vetores espaciais adaptada, e o controle foi realizado via transformada $dq0$ utilizando-se controladores do tipo PI. O conversor foi utilizado para alimentar uma carga a partir de um painel fotovoltaico. Foi também implementado um algoritmo de MPPT (*Maximum Power Point Tracking*). O esquema elétrico da topologia *Buck-Boost* proposta em [30] é mostrada na figura 8.

Figura 8 – Esquema elétrico do inversor *Buck-Boost* trifásico proposto em [30].



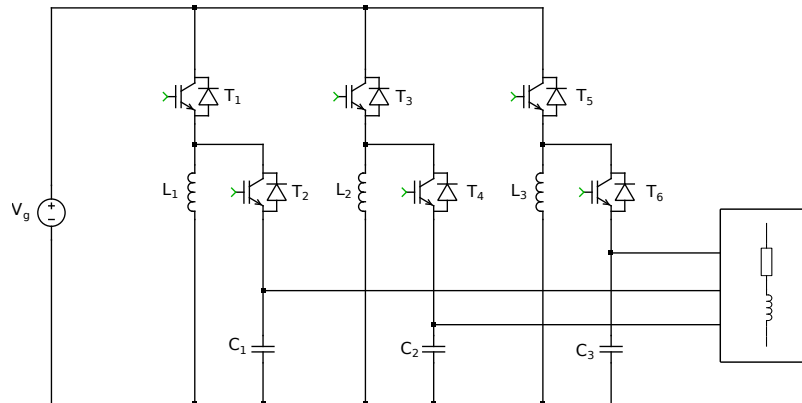
Fonte: Autor.

1.2 A proposta

Devido o notável crescimento das análises e aplicações de conversores CC-CA de único estágio e com número de chaves reduzidas, é proposto então no presente trabalho, a análise, projeto, simulação e prototipagem de um inversor utilizando células básicas da topologia *Buck-Boost*. O inversor operará em malha aberta, e serão propostos referenciais específicos defasados de 120° como objetivo de se produzir tensões senoidais em sua saída, visto que nesta topologia não apresenta uma relação linear entre razão cíclica e saída [12].

O inversor será experimentado com cargas R, RL e RC com potência máxima de 250 W. O esquema elétrico do inversor proposto conectado a uma carga RL trifásica equilibrada é apresentado na figura 9.

Figura 9 – Esquema elétrico do inversor *Buck-Boost* trifásico proposto.



Fonte: Autor.

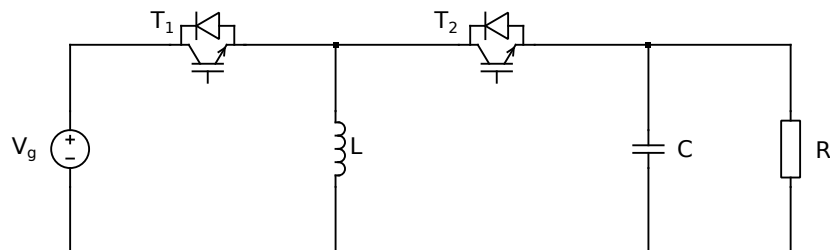
Para se detalhar a apresentação da proposta, bem como o funcionamento de cada bloco da topologia, este trabalho será apresentado em mais sete capítulos. No capítulo dois será apresentado o modelo trifásico em espaço de estados sem perdas nas chaves conectado em sua saída uma carga RL série, e também o modelamento para carga R. No capítulo três, será proposto o modelo monofásico do inversor conectado a uma carga resistiva e a metodologia de cálculo para os indutores e os capacitores do inversor. No capítulo quatro serão apresentadas as simulações numéricas baseadas nos modelos trifásico e monofásicos propostos conectados a cargas R e RL, utilizando-se o pacote científico *Scipy* da linguagem de programação interpretada *Python*, e também o simulador de circuitos eletrônicos PLECS voltado para aplicações em eletrônica de potência. No capítulo cinco serão feitas simulações utilizando o PLECS com o inversor alimentando uma carga RL série. No capítulo seis será abordado o projeto e construção do protótipo do inversor. Finalmente no capítulo sete serão apresentados os resultados experimentais com cargas R, RL e RC, e no capítulo oito a conclusão do trabalho, propostas de futuros trabalhos e temas para pesquisa.

CAPÍTULO 2

INVERSOR *BUCK-BOOST* DE ÚNICO ESTÁGIO

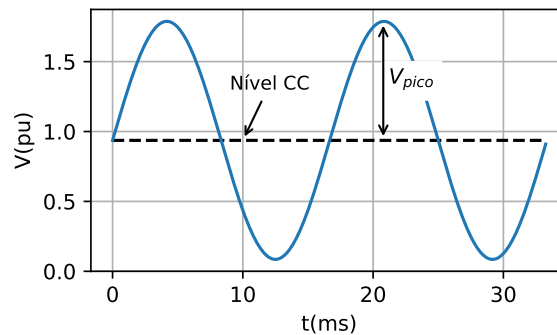
O conversor *Buck-Boost*, cujo diagrama esquemático está ilustrado na figura 10, por ser um conversor CC-CC, não é capaz produzir em sua saída uma tensão alternada. Porém, definindo-se um ponto específico de operação e modulando-se a razão cíclica em torno deste ponto através de uma função modulação específica, a saída (carga R) pode apresentar um comportamento senoidal deslocada de um nível CC, como apresentado na figura 11.

Figura 10 – Diagrama esquemático do conversor *Buck-Boost*.



Fonte: Autor.

Figura 11 – Tensão de saída do conversor CC-CC *Buck-Boost* para um referencial variável.

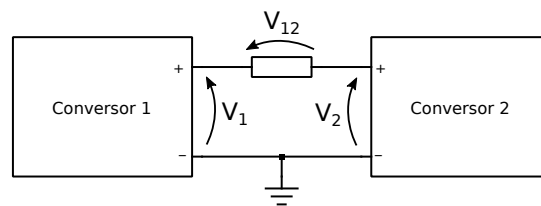


Fonte: Autor.

Caso seja tomada a tensão diferencial entre dois conversores, cujo esquema elétrico da interligação é mostrado na figura 12, a tensão de saída será a diferença entre as tensões produzidas por cada conversor, dada por:

$$V_{12} = V_1 - V_2$$

Figura 12 – Interligação entre duas células *Buck-Boost* com saída diferencial.



Fonte: Autor.

Supondo-se que as tensões produzidas na saídas do conversor sejam:

$$V_1 = V_{DC} + V_{max} \text{sen}(\omega t + \theta_1)$$

$$V_2 = V_{DC} + V_{max} \text{sen}(\omega t + \theta_2)$$

Sendo V_{DC} um nível CC constante e maior que V_{max} , a tensão de saída V_{12} será puramente senoidal, pois

$$V_{12} = V_1 - V_2$$

$$V_{12} = V_{DC} + V_{max} \text{sen}(\omega t + \theta_1) - V_{DC} - V_{max} \text{sen}(\omega t + \theta_2)$$

$$V_{12} = \cancel{V_{DC}} + V_{max} \text{sen}(\omega t + \theta_1) - \cancel{V_{DC}} - V_{max} \text{sen}(\omega t + \theta_2)$$

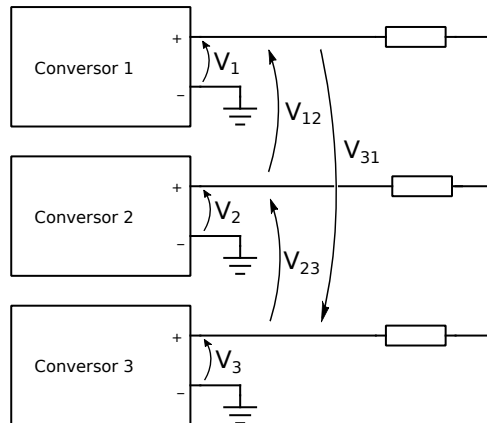
$$V_{12} = V_{max} \text{sen}(\omega t + \theta_1) - V_{max} \text{sen}(\omega t + \theta_2)$$

Para $\theta_1 = 0^\circ$ e $\theta_2 = 180^\circ$, tem-se o Inversor *Buck-Boost* Monofásico, cuja tensão de saída será dada por:

$$V_{12} = 2V_{max} \text{sen}(\omega t)$$

Utilizando-se agora três conversores *Buck-Boost* conectados de acordo com a figura 13, pode-se obter uma versão trifásica do inversor.

Figura 13 – Interligação entre três células *Buck-Boost* com saídas diferenciais.



Fonte: Autor.

Supondo que os conversores que compõem o inversor da figura 13 sigam referências de tensão dadas por $v_{refn} = V_{DC} + V_{max} \sin(\omega t + \theta_n)$, defasadas de 120° com $V_{max} < V_{DC}$ para se garantir que a tensão na saída seja contínua, as tensões resultantes na carga serão senoidais tal qual em um sistema trifásico, sendo dadas por:

$$V_{12} = V_1 - V_2$$

$$V_{23} = V_2 - V_3$$

$$V_{31} = V_3 - V_1$$

Sendo $V_1 = V_{DC} + V_{max} \sin(\omega t + 0^\circ)$, $V_2 = V_{DC} + V_{max} \sin(\omega t + 120^\circ)$ e $V_3 = V_{DC} + V_{max} \sin(\omega t + 240^\circ)$, as tensões de linha serão dadas por:

$$V_{12} = V_1 - V_2$$

$$V_{12} = V_{DC} + V_{max} \sin(\omega t + 0^\circ) - V_{DC} - V_{max} \sin(\omega t + 120^\circ)$$

$$V_{12} = \cancel{V_{DC}} + V_{max} \sin(\omega t + 0^\circ) - \cancel{V_{DC}} - V_{max} \sin(\omega t + 120^\circ)$$

$$V_{12} = V_{max} \sin(\omega t + 0^\circ) - V_{max} \sin(\omega t + 120^\circ)$$

$$V_{12} = V_{max} \sin(\omega t - 30^\circ) \quad (2.1)$$

Fazendo-se o mesmo para as tensões V_{23} e V_{31} , obtém-se:

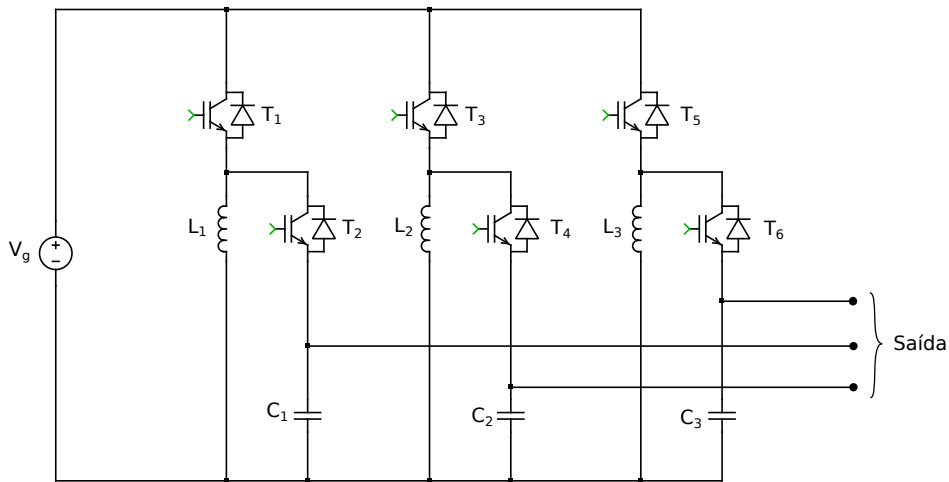
$$V_{23} = V_{max} \sin(\omega t + 90^\circ) \quad (2.2)$$

$$V_{31} = V_{max} \sin(\omega t - 150^\circ) \quad (2.3)$$

De acordo com as equações 2.1, 2.2 e 2.3 chega-se a conclusão que de fato as tensões de linha V_{12} , V_{23} e V_{31} são tensões senoidais trifásicas com *offset* nulo.

O esquema elétrico do inversor Buck-Boost estudado é mostrado na figura 14.

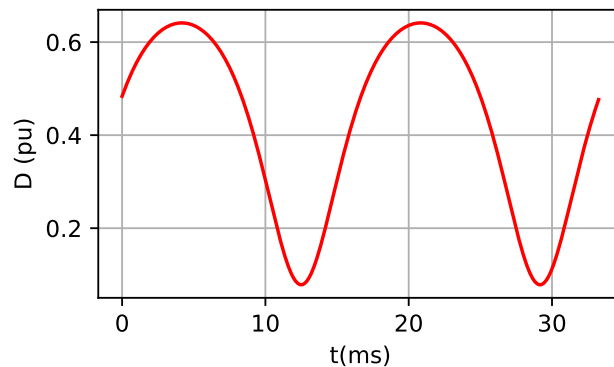
Figura 14 – Diagrama esquemático do inversor Buck-Boost.



Fonte: Autor.

Devido a relação entre tensão de saída e entrada no conversor *Buck-Boost* não ser linear, conforme equação A2.14 apresentada no Apêndice A2, a saída não será capaz de seguir um referencial senoidal para a razão cíclica para amplitudes elevadas, tal qual em um inversor convencional. Desta forma, para se obter a tensão de saída desejada, primeiramente determinou-se a função razão cíclica com o objetivo de se produzir uma modulação senoidal na saída do inversor em torno de um ponto de equilíbrio para cada braço do inversor *Buck-Boost*.

Utilizando-se a solução numérica para a determinação da função razão cíclica a partir da equação A2.15, e impondo-se uma saída do tipo $V_{DC} + V_{max}\text{sen}(\omega t)$ com $V_{DC} > V_{max}$, chega-se ao seguinte perfil mostrado na figura 15 para dois ciclos da tensão de saída.

Figura 15 – Razão cíclica para um dos braços do inversor *Buck-Boost* para se produzir uma tensão senoidal em sua saída.

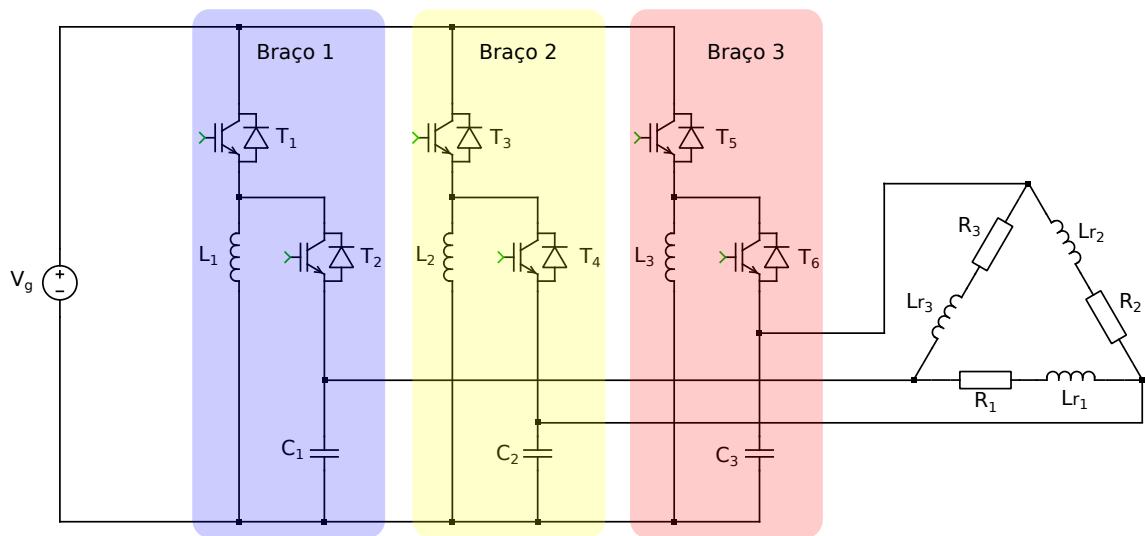
Fonte: Autor.

Para se determinar a referência dos outros braços do inversor, basta modificar o defasamento da tensão de saída desejada para se obter o sistema trifásico.

2.1 Modelamento por Equação de Espaço Estados - sem perdas e carga RL

Nesta seção será apresentado o equacionamento em Espaço de Estados do inversor *Buck-Boost* utilizando elementos ideais. O modelo a ser obtido utilizará como base o circuito da figura 16.

Figura 16 – Diagrama esquemático do inversor *Buck-Boost*.

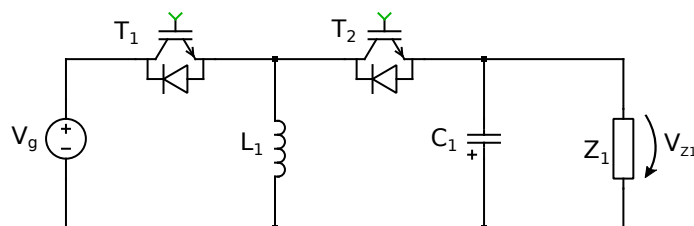


Fonte: Autor.

2.1.1 Etapas de operação

Analisando-se apenas um dos braços do inversor, apresentado na figura 17 onde Z_1 representa a impedância vista pelo braço, tem-se ao todo 4 etapas de operação, onde as duas primeiras, A_k^+ e B_k^+ correspondem ao intervalo do semiciclo positivo da tensão de saída, e as outras duas A_k^- e B_k^- , relativas ao intervalo do semiciclo negativo da tensão de saída. O índice $k = 1, 2, 3$, refere-se ao braço do inversor utilizado. Desta forma são definidas duas regiões de operação para cada braço do inversor, em particular o braço 1, conforme mostrado na figura 18.

Figura 17 – Diagrama esquemático de um braço do inversor *Buck-Boost*.



Fonte: Autor.

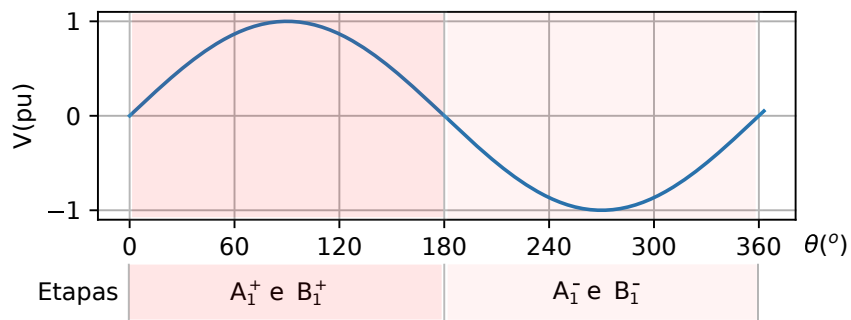


Figura 18 – Regiões de operação do braço 1 do inversor com suas respectivas etapas.

Os demais braços obedecem a mesma lógica, conforme apresentado nas figuras 19 e 20.

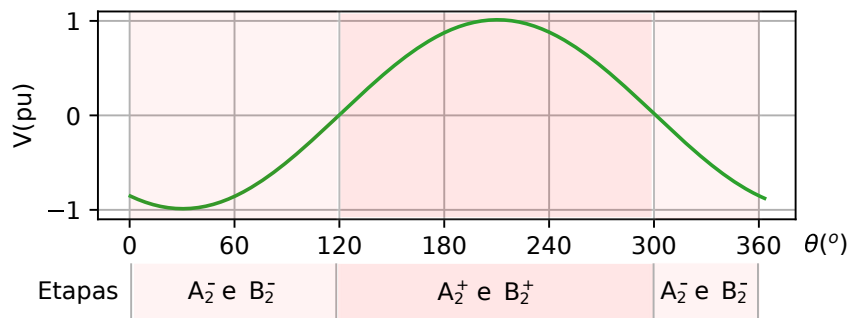


Figura 19 – Regiões de operação do braço 2 do inversor com suas respectivas etapas.

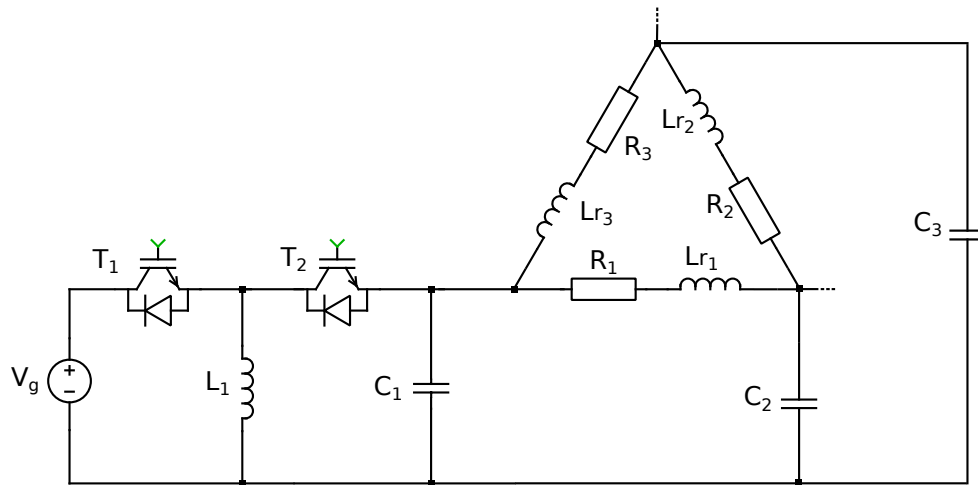


Figura 20 – Regiões de operação do braço 3 do inversor com suas respectivas etapas.

2.1.2 Equação em espaço de estados do inversor *Buck-Boost* com carga RL

A determinação da equação em espaço de estados do modelo referido será realizada utilizando o circuito por fase apresentado na figura 17, sendo a impedância Z_1 substituída pelo circuito que a representa, conforme figura 21. Desta forma, serão analisadas as 4 etapas de operações conforme apresentadas na figura 18.

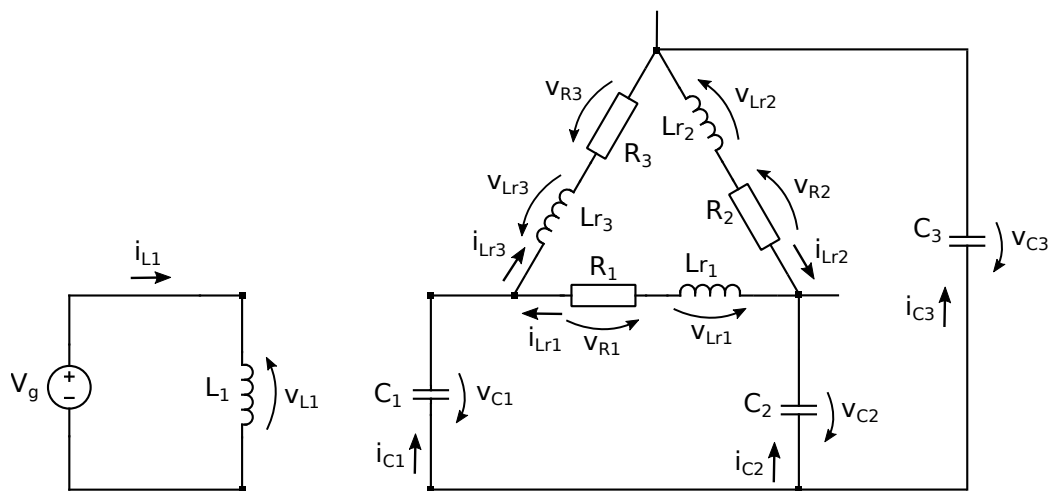
Figura 21 – Diagrama esquemático de um braço do inversor *Buck-Boost*.



Fonte: Autor.

1. Etapa A_1^+ : O diagrama elétrico desta etapa de operação é mostrado na figura 22. Nesta etapa considera-se apenas o IGBT da chave T_1 conduzindo, enquanto os semicondutores da chave T_2 permanecem em corte.

Figura 22 – Diagrama esquemático do braço 1 do inversor *Buck-Boost* na primeira etapa de operação no intervalo do semiciclo positivo da tensão de saída.



Fonte: Autor.

- Indutor L_1 :

$$v_{L1} = V_g$$

$$L_1 \frac{di_{L1}}{dt} = V_g$$

$$\frac{di_{L1}}{dt} = \frac{1}{L_1} V_g$$

(2.4)

- Capacitor C_1 :

$$i_{Lr3} = i_{C1} + i_{R1}$$

$$i_{C1} = i_{Lr3} - i_{Lr1}$$

$$C_1 \frac{dv_{C1}}{dt} = i_{Lr3} - i_{Lr1}$$

$$\frac{dv_{C1}}{dt} = -\frac{1}{C_1} i_{Lr1} + \frac{1}{C_1} i_{Lr3} \quad (2.5)$$

- Indutor L_{r1} :

$$+v_{Lr1} + v_{C2} - v_{C1} + v_{R1} = 0$$

$$v_{Lr1} = v_{C1} - v_{C2} - v_{R1}$$

substituindo v_{R1} por $R_1 i_{Lr1}$:

$$v_{Lr1} = v_{C1} - v_{C2} - R_1 i_{Lr1}$$

$$L_{r1} \frac{di_{Lr1}}{dt} = v_{C1} - v_{C2} - R_1 i_{Lr1}$$

$$\frac{di_{Lr1}}{dt} = -\frac{R_1}{L_{r1}} i_{Lr1} + \frac{1}{L_{r1}} v_{C1} - \frac{1}{L_{r1}} v_{C2} \quad (2.6)$$

Com as equações 2.4, 2.5 e 2.6, chega-se ao seguinte sistema de equações:

$$\begin{cases} \frac{di_{L1}}{dt} = \frac{1}{L_1} V_g \\ \frac{di_{Lr1}}{dt} = -\frac{R_1}{L_{r1}} i_{Lr1} + \frac{1}{L_{r1}} v_{C1} - \frac{1}{L_{r1}} v_{C2} \\ \frac{dv_{C1}}{dt} = -\frac{1}{C_1} i_{Lr1} + \frac{1}{C_1} i_{Lr3} \end{cases} \quad (2.7)$$

De forma análoga pode-se determinar os sistemas de equações que regem os braços 2 e 3 do inversor:

$$\begin{cases} \frac{di_{L2}}{dt} = \frac{1}{L_2} V_g \\ \frac{di_{Lr2}}{dt} = -\frac{R_2}{L_{r2}} i_{Lr2} + \frac{1}{L_{r2}} v_{C2} - \frac{1}{L_{r2}} v_{C3} \\ \frac{dv_{C2}}{dt} = \frac{1}{C_2} i_{Lr1} - \frac{1}{C_2} i_{Lr2} \end{cases} \quad (2.8)$$

$$\begin{cases} \frac{di_{L3}}{dt} = \frac{1}{L_3} V_g \\ \frac{di_{Lr3}}{dt} = -\frac{R_3}{L_{r3}} i_{Lr3} + \frac{1}{L_{r3}} v_{C3} - \frac{1}{L_{r3}} v_{C1} \\ \frac{dv_{C3}}{dt} = \frac{1}{C_3} i_{Lr2} - \frac{1}{C_3} i_{Lr3} \end{cases} \quad (2.9)$$

Com os sistemas de equações 2.7, 2.8 e 2.9, obtêm-se as equações matriciais para os braços 1, 2 e 3 do conversor respectivamente na primeira etapa de operação:

$$\dot{X} = A_{11}X + B_{11}U$$

$$\begin{bmatrix} \dot{i}_{L1} \\ \dot{i}_{Lr1} \\ \dot{v}_{C1} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & -\frac{R_1}{L_{r1}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} & 0 \\ 0 & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{Lr1} \\ i_{Lr2} \\ i_{Lr3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.10)$$

$$\dot{X} = A_{11}X + B_{11}U$$

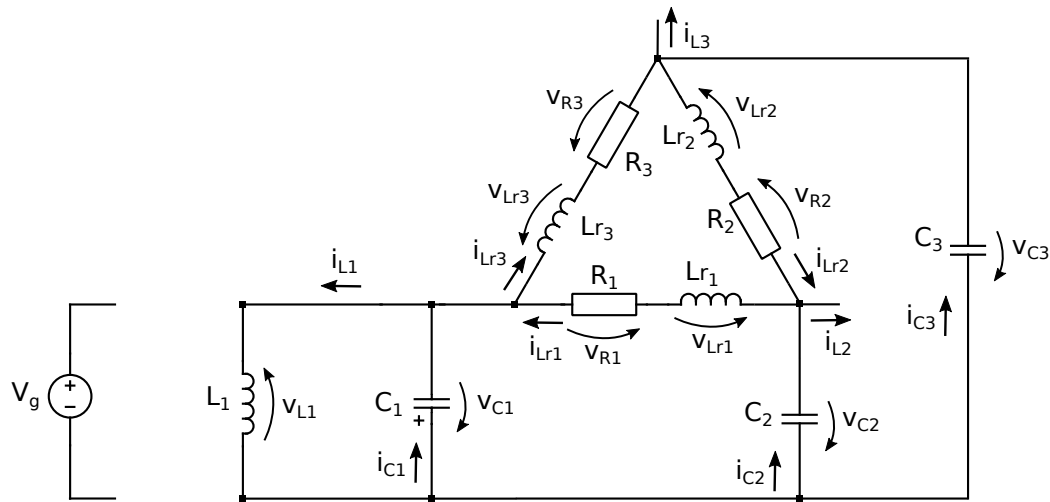
$$\begin{bmatrix} \dot{i}_{L2} \\ \dot{i}_{Lr2} \\ \dot{v}_{C2} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -\frac{R_2}{L_{r2}} & 0 & 0 & \frac{1}{L_{r2}} & -\frac{1}{L_{r2}} \\ 0 & 0 & 0 & \frac{1}{C_2} & -\frac{1}{C_2} & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{Lr1} \\ i_{Lr2} \\ i_{Lr3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} \frac{1}{L_2} \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.11)$$

$$\dot{X} = A_{11}X + B_{11}U$$

$$\begin{bmatrix} \dot{i}_{L3} \\ \dot{i}_{Lr3} \\ \dot{v}_{C3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & -\frac{R_3}{L_{r3}} & -\frac{1}{L_{r3}} & 0 & \frac{1}{L_{r3}} \\ 0 & 0 & 0 & 0 & \frac{1}{C_3} & -\frac{1}{C_3} & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{Lr1} \\ i_{Lr2} \\ i_{Lr3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} \frac{1}{L_3} \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.12)$$

2. Etapa B_1^+ : O diagrama elétrico desta etapa de operação para o braço 1 do inversor é mostrado na figura 23. Nesta etapa considera-se apenas o diodo da chave T_2 conduzindo, enquanto os semicondutores da chave e chave T_1 permanecem em corte.

Figura 23 – Diagrama esquemático do braço 1 do inversor *Buck-Boost* na segunda etapa de operação no intervalo do semiciclo positivo da tensão de saída.



Fonte: Autor.

- Indutor L_1 :

$$+ v_{L1} + v_{C1} = 0$$

$$v_{L1} = -v_{C1}$$

$$L_1 \frac{di_{L1}}{dt} = -v_{C1}$$

$$\frac{di_{L1}}{dt} = -\frac{1}{L_1} v_{C1} \quad (2.13)$$

- Capacitor C_1 :

$$i_{Lr3} + i_{L1} = i_{C1} + i_{R1}$$

$$i_{C1} = i_{Lr3} + i_{L1} - i_{Lr1}$$

$$C_1 \frac{dv_{C1}}{dt} = i_{L1} + i_{Lr3} - i_{Lr1}$$

$$\frac{dv_{C1}}{dt} = \frac{1}{C_1} i_{L1} - \frac{1}{C_1} i_{Lr1} + \frac{1}{C_1} i_{Lr3} \quad (2.14)$$

- Indutor L_{r1} :

$$+ v_{Lr1} + v_{C2} - v_{C1} + v_{R1} = 0$$

$$v_{Lr1} = v_{C1} - v_{C2} - v_{R1}$$

substituindo v_{R1} por $R_1 i_{Lr1}$:

$$v_{Lr1} = v_{C1} - v_{C2} - R_1 i_{Lr1}$$

$$L_{r1} \frac{di_{Lr1}}{dt} = v_{C1} - v_{C2} - R_1 i_{Lr1}$$

$$\frac{di_{Lr1}}{dt} = -\frac{R_1}{L_{r1}} i_{Lr1} + \frac{1}{L_{r1}} v_{C1} - \frac{1}{L_{r1}} v_{C2} \quad (2.15)$$

Com as equações 2.13, 2.14 e 2.15, chega-se ao seguinte sistema de equações:

$$\begin{cases} \frac{di_{L1}}{dt} = -\frac{1}{L_1}v_{C1} - \frac{1}{L_1}v_{D2} \\ \frac{di_{Lr1}}{dt} = -\frac{R_1}{L_{r1}}i_{Lr1} + \frac{1}{L_{r1}}v_{C1} - \frac{1}{L_{r1}}v_{C2} \\ \frac{dv_{C1}}{dt} = \frac{1}{C_1}i_{L1} - \frac{1}{C_1}i_{Lr1} + \frac{1}{C_1}i_{Lr3} \end{cases} \quad (2.16)$$

De forma análoga pode-se determinar os sistemas de equações que regem os braços 2 e 3 do inversor:

$$\begin{cases} \frac{di_{L2}}{dt} = -\frac{1}{L_2}v_{C2} - \frac{1}{L_2}v_{D4} \\ \frac{di_{Lr2}}{dt} = -\frac{R_2}{L_{r2}}i_{Lr2} + \frac{1}{L_{r2}}v_{C2} - \frac{1}{L_{r2}}v_{C3} \\ \frac{dv_{C2}}{dt} = \frac{1}{C_2}i_{L2} + \frac{1}{C_2}i_{Lr1} - \frac{1}{C_2}i_{Lr2} \end{cases} \quad (2.17)$$

$$\begin{cases} \frac{di_{L3}}{dt} = -\frac{1}{L_3}v_{C3} - \frac{1}{L_3}v_{D6} \\ \frac{di_{Lr3}}{dt} = -\frac{R_3}{L_{r3}}i_{Lr3} + \frac{1}{L_{r3}}v_{C3} - \frac{1}{L_{r1}}v_{C1} \\ \frac{dv_{C3}}{dt} = \frac{1}{C_3}i_{L3} + \frac{1}{C_3}i_{Lr2} - \frac{1}{C_3}i_{Lr3} \end{cases} \quad (2.18)$$

Com os sistemas de equações 2.16, 2.17 e 2.18, obtêm-se as equações matriciais para os braços 1, 2 e 3 do conversor respectivamente na segunda etapa de operação:

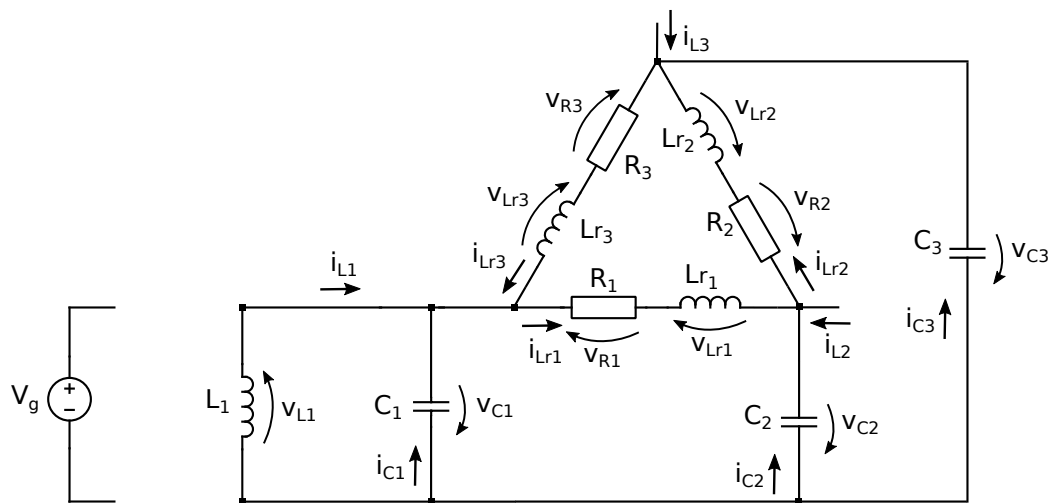
$$\dot{X} = A_{12}X + B_{12}U$$

$$\begin{bmatrix} \dot{i}_{L1} \\ \dot{i}_{Lr1} \\ \dot{v}_{C1} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & -\frac{1}{L_1} & 0 & 0 \\ 0 & 0 & 0 & -\frac{R_1}{L_{r1}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} & 0 \\ \frac{1}{C_1} & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{Lr1} \\ i_{Lr2} \\ i_{Lr3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.19)$$

$$\dot{X} = A_{22}X + B_{22}U$$

$$\begin{bmatrix} \dot{i}_{L2} \\ \dot{i}_{Lr2} \\ \dot{v}_{C2} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & -\frac{1}{L_2} & 0 & 0 \\ 0 & 0 & 0 & 0 & -\frac{R_2}{L_{r2}} & 0 & \frac{1}{L_{r2}} & -\frac{1}{L_{r2}} & 0 \\ 0 & -\frac{1}{L_2} & 0 & \frac{1}{C_2} & -\frac{1}{C_2} & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{Lr1} \\ i_{Lr2} \\ i_{Lr3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.20)$$

Figura 25 – Diagrama esquemático do braço 1 do inversor *Buck-Boost* na segunda etapa de operação no intervalo do semiciclo negativo da tensão de saída.



Fonte: Autor.

Comparando-se o circuito equivalente desta etapa com o da etapa B_1^+ apresentado na figura 23, percebe-se que também são idênticos. Desta forma as equações que o regem serão as mesmas, conforme apresentadas em 2.16. Esta conclusão também se estende para os demais braços do inversor.

Conclui-se que os parâmetros das equações que regem o comportamento do inversor em ambos semiciclos positivo e negativo da tensão de saída são idênticos para a análise considerada. Caso sejam consideradas as perdas nas chaves e nos elementos passivos do conversor, esta afirmação não será mais garantida, devido o fato de que as características de condução das chaves mudam em função do sentido da corrente nas mesmas, bem como a queda de tensão na resistência do indutor que tem sua polaridade invertida. Esta situação será analisada em detalhes futuramente.

Para se determinar a equação final de espaço estados que representa o inversor em todas as etapas de operação de um braço, deve-se encontrar as matrizes de espaço-estado A e B dadas pela média entre as matrizes $A_{11};A_{12}$, $A_{21};A_{22}$, $A_{31};A_{32}$, $B_{11};B_{12}$, $B_{21};B_{22}$ e $B_{31};B_{32}$ dentro do período de chaveamento T , ou seja:

$$\begin{aligned}
 A_1 &= \frac{A_{11}D_1T + A_{12}(1-D_1)T}{T} \\
 A_2 &= \frac{A_{21}D_2T + A_{22}(1-D_2)T}{T} \\
 A_3 &= \frac{A_{31}D_3T + A_{32}(1-D_3)T}{T} \\
 B_1 &= \frac{B_{11}D_1T + B_{12}(1-D_1)T}{T} \\
 B_2 &= \frac{B_{21}D_2T + B_{22}(1-D_2)T}{T} \\
 B_3 &= \frac{B_{31}D_3T + B_{32}(1-D_3)T}{T}
 \end{aligned}$$

Desta forma:

$$\begin{aligned}
 A_1 &= \frac{A_{11}D_1T + A_{12}(1-D_1)T}{T} \\
 A_1 &= A_{11}D_1 + A_{12}(1-D_1)
 \end{aligned}$$

$$\begin{aligned}
 A_1 &= \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & -\frac{R_1}{L_{r1}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} & 0 \\ 0 & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \end{bmatrix} D_1 \\
 &+ \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & -\frac{1}{L_1} & 0 & 0 \\ 0 & 0 & 0 & -\frac{R_1}{L_{r1}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} & 0 \\ \frac{1}{C_1} & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \end{bmatrix} (1-D_1)
 \end{aligned}$$

$$A_{11} \Rightarrow \begin{cases} A_{111} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{112} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{113} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{114} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{115} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{116} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{117} = 0 \times D_1 - \frac{1}{L_1}(1-D_1) = \frac{1}{L_1}(D_1 - 1) \\ A_{118} = 0 \times D_1 + 0 \times (1-D_1) = 0 \\ A_{119} = 0 \times D_1 + 0 \times (1-D_1) = 0 \end{cases}$$

$$A_{12} \Rightarrow \begin{cases} A_{121} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{122} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{123} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{124} = -\frac{R_1}{L_{r1}} \times D_1 - \frac{R_1}{L_{r1}} \times (1 - D_1) = -\frac{R_1}{L_{r1}} \\ A_{125} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{126} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{127} = \frac{1}{L_{r1}} D_1 + \frac{1}{L_{r1}} (1 - D_1) = \frac{1}{L_{r1}} \\ A_{128} = -\frac{1}{L_{r1}} D_1 - \frac{1}{L_{r1}} (1 - D_1) = -\frac{1}{L_{r1}} \\ A_{129} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \end{cases}$$

$$A_{13} \Rightarrow \begin{cases} A_{131} = 0 \times D_1 + \frac{1}{C_1} \times (1 - D_1) = \frac{1}{C_1} (1 - D_1) \\ A_{132} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{133} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{134} = -\frac{1}{C_1} \times D_1 - \frac{1}{C_1} \times (1 - D_1) = -\frac{1}{C_1} \\ A_{135} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{136} = \frac{1}{C_1} \times D_1 + \frac{1}{C_1} \times (1 - D_1) = \frac{1}{C_1} \\ A_{137} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{138} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \\ A_{139} = 0 \times D_1 + 0 \times (1 - D_1) = 0 \end{cases}$$

Obtendo-se então a matriz A_1 :

$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_1-1)}{L_1} & 0 & 0 \\ 0 & 0 & 0 & -\frac{R_1}{L_{r1}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} & 0 \\ \frac{(1-D_1)}{C_1} & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \end{bmatrix}$$

Para a determinação da matriz B_1 considera-se a utilização de chaves idênticas no inversor. Desta forma a tensão coletor-emissor de todas as chaves serão as mesmas dada apenas por v_{CE} , e as barreiras de potenciais e resistências dos diodos também serão consideradas iguais dadas respectivamente por v_D e r_D o que reduzirá tanto o número de colunas da matriz B final quanto o número de linhas da matriz de entrada U de sete para três.

Determina-se então a matriz B_1 da seguinte forma:

$$B_1 = \frac{B_{11}D_1\mathcal{I} + B_{12}(1-D)\mathcal{I}}{\mathcal{I}}$$

$$B_1 = B_{11}D_1 + B_{12}(1-D_1)$$

$$B_1 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \end{bmatrix} D_1 + \begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix} (1-D_1)$$

$$B_{11} = \frac{1}{L_1}D_1 + 0 \times (1-D_1) = \frac{D_1}{L_1}$$

$$B_{12} = 0 \times D_1 + 0 \times (1-D_1) = 0$$

$$B_{13} = 0 \times D_1 + 0 \times (1-D_1) = 0$$

Chegando-se a matriz B_1 como sendo:

$$B_1 = \begin{bmatrix} \frac{D_1}{L_1} \\ 0 \\ 0 \end{bmatrix}$$

De forma analoga pode-se encontrar as matrizes A_2 , B_2 , A_3 e B_3 :

$$A_2 = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_2-1)}{L_2} & 0 \\ 0 & 0 & 0 & 0 & -\frac{R_2}{L_{r2}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} \\ 0 & \frac{(1-D_2)}{C_2} & 0 & \frac{1}{C_2} & -\frac{1}{C_2} & 0 & 0 & 0 & 0 \end{bmatrix} \quad \text{e} \quad B_2 = \begin{bmatrix} \frac{D_2}{L_2} \\ 0 \\ 0 \end{bmatrix}$$

$$A_3 = \begin{bmatrix} 0 & 0 & -0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_3-1)}{L_3} \\ 0 & 0 & 0 & 0 & 0 & -\frac{R_3}{L_{r3}} & -\frac{1}{L_{r3}} & 0 & \frac{1}{L_{r3}} \\ 0 & 0 & \frac{(1-D_3)}{C_3} & 0 & \frac{1}{C_3} & -\frac{1}{C_3} & 0 & 0 & 0 \end{bmatrix} \quad \text{e} \quad B_3 = \begin{bmatrix} \frac{D_3}{L_3} \\ 0 \\ 0 \end{bmatrix}$$

Com as matrizes A_1 , A_2 , A_3 , B_1 , B_2 e B_3 determinadas, obtêm-se as matrizes A e B dadas por: $A^T = [A_{11} \ A_{21} \ A_{31} \ A_{12} \ A_{22} \ A_{32} \ A_{13} \ A_{23} \ A_{33}]$ e $B^T = [B_{11} \ B_{21} \ B_{31} \ B_{12} \ B_{22} \ B_{32} \ B_{13} \ B_{23} \ B_{33}]$.

Chegando-se assim a equação matricial final $\dot{X} = AX + BU$:

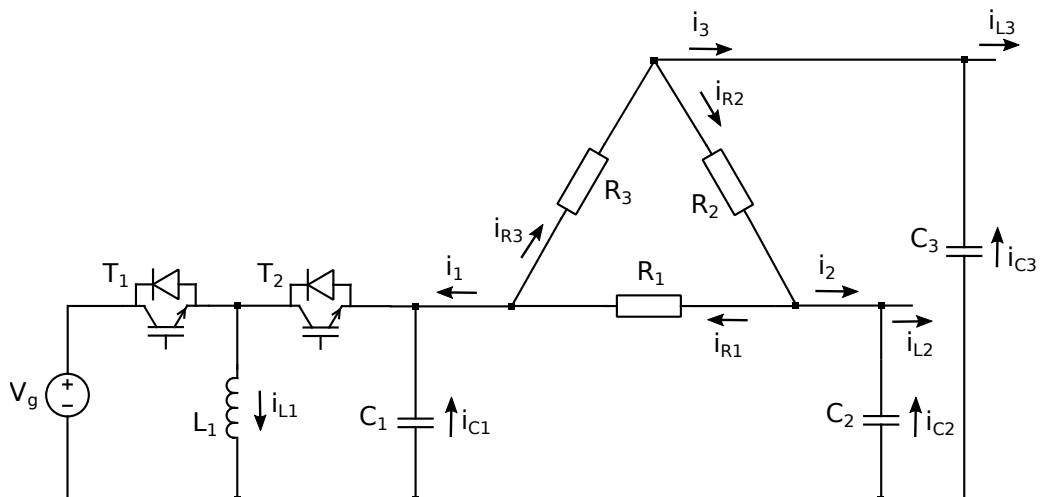
$$\begin{bmatrix} \dot{i}_{L1} \\ \dot{i}_{L2} \\ \dot{i}_{L3} \\ \dot{i}_{Lr1} \\ \dot{i}_{Lr2} \\ \dot{i}_{Lr3} \\ \dot{V}_{C1} \\ \dot{V}_{C2} \\ \dot{V}_{C3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_1-1)}{L_1} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_2-1)}{L_2} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_3-1)}{L_3} \\ 0 & 0 & 0 & -\frac{R_1}{L_{r1}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} & 0 \\ 0 & 0 & 0 & 0 & -\frac{R_2}{L_{r2}} & 0 & 0 & \frac{1}{L_{r1}} & -\frac{1}{L_{r1}} \\ 0 & 0 & 0 & 0 & 0 & -\frac{R_3}{L_{r3}} & -\frac{1}{L_{r3}} & 0 & \frac{1}{L_{r3}} \\ \frac{(1-D_1)}{C_1} & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \\ 0 & \frac{(1-D_2)}{C_2} & 0 & \frac{1}{C_2} & -\frac{1}{C_2} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{(1-D_3)}{C_3} & 0 & \frac{1}{C_3} & -\frac{1}{C_3} & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{Lr1} \\ i_{Lr2} \\ i_{Lr3} \\ V_{C1} \\ V_{C2} \\ V_{C3} \end{bmatrix} + \begin{bmatrix} \frac{D_1}{L_1} \\ \frac{D_2}{L_2} \\ \frac{D_3}{L_3} \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} [V_g] \tag{2.22}$$

2.2 Modelamento por Equação de Espaço Estados - sem perdas e carga R

Para se obter as equações do referido modelo, será tomado novamente como referência o braço 1 do inversor apresentado na figura 26. As seguintes simplificações serão realizadas na equação matricial 2.22:

- 1- Eliminar as linhas 4, 5 e 6 das matrizes A, B, e X.
- 2- Substituir i_{Lrn} na matriz X por i_{Rn} .

Figura 26 – Circuito de carga visto pelo braço 1 do inversor Buck-Boost.



Fonte: Autor.

Obtendo-se assim a seguinte equação matricial:

$$\begin{bmatrix} \dot{i}_{L1} \\ \dot{i}_{L2} \\ \dot{i}_{L3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_1-1)}{L_1} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_2-1)}{L_2} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_3-1)}{L_3} \\ \frac{(1-D_1)}{C_1} & 0 & 0 & -\frac{1}{C_1} & 0 & \frac{1}{C_1} & 0 & 0 & 0 \\ 0 & \frac{(1-D_2)}{C_2} & 0 & \frac{1}{C_2} & -\frac{1}{C_2} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{(1-D_3)}{C_3} & 0 & \frac{1}{C_3} & -\frac{1}{C_3} & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ i_{R1} \\ i_{R2} \\ i_{R3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} \frac{D_1}{L_1} \\ \frac{D_2}{L_2} \\ \frac{D_3}{L_3} \\ 0 \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.23)$$

Expandindo-se a linha 4 da equação matricial 2.23, tem-se:

$$v_{C1} = \frac{(1-D_1)}{C_1} i_{L1} - \frac{i_{R1}}{C_1} + \frac{i_{R3}}{C_1}$$

De acordo com a figura 26 pode-se definir $i_1 = i_{R1} - i_{R3}$. Desta forma tem-se:

$$v_{C1} = \frac{(1-D_1)}{C_1} i_{L1} - \frac{i_1}{C_1} \quad (2.24)$$

$$i_{R1} = \frac{v_{R1}}{R_1} = \frac{(v_{C1} - v_{C2})}{R_1} \quad (2.25)$$

$$i_{R3} = \frac{v_{R3}}{R_3} = \frac{(v_{C3} - v_{C1})}{R_3} \quad (2.26)$$

Obtendo-se:

$$i_1 = \frac{(v_{C1} - v_{C2})}{R_1} - \frac{(v_{C3} - v_{C1})}{R_3}$$

Por se tratar de uma carga equilibrada, $R_1 = R_2 = R_3 = R_\Delta$, então,

$$\begin{aligned} i_1 &= \frac{(v_{C1} - v_{C2})}{R_\Delta} - \frac{(v_{C3} - v_{C1})}{R_\Delta} \\ i_1 &= \frac{(v_{C1} - v_{C2} - v_{C3} + v_{C1})}{R_\Delta} \\ i_1 &= \frac{(2v_{C1} - v_{C2} - v_{C3})}{R_\Delta} \end{aligned} \quad (2.27)$$

Substituindo-se 2.27 em 2.24, obtém-se:

$$\begin{aligned} v_{C1} &= \frac{(1-D_1)}{C_1} i_{L1} - \frac{(2v_{C1} - v_{C2} - v_{C3})}{R_\Delta C_1} \\ v_{C1} &= \frac{(1-D_1)}{C_1} i_{L1} - \frac{1}{R_\Delta C_1} 2v_{C1} + \frac{1}{R_\Delta C_1} v_{C2} + \frac{1}{R_\Delta C_1} v_{C3} \end{aligned} \quad (2.28)$$

De forma análoga pode-se obter:

$$\dot{v}_{C2} = \frac{(1-D_2)}{C_2} \dot{i}_{L2} + \frac{1}{R_{\Delta}C_1} v_{C1} - \frac{1}{R_{\Delta}C_1} 2v_{C2} + \frac{1}{R_{\Delta}C_1} v_{C3} \quad (2.29)$$

$$\dot{v}_{C3} = \frac{(1-D_3)}{C_3} \dot{i}_{L3} + \frac{1}{R_{\Delta}C_1} v_{C1} + \frac{1}{R_{\Delta}C_1} v_{C2} - \frac{1}{R_{\Delta}C_1} 2v_{C3} \quad (2.30)$$

Incorporando-se as equações 2.28, 2.29 e 2.30 chega-se à seguinte equação matricial para o modelo proposto:

$$\dot{X} = AX + BU$$

$$\begin{bmatrix} \dot{i}_{L1} \\ \dot{i}_{L2} \\ \dot{i}_{L3} \\ \dot{v}_{C1} \\ \dot{v}_{C2} \\ \dot{v}_{C3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & \frac{(D_1-1)}{L_1} & 0 & 0 \\ 0 & 0 & 0 & 0 & \frac{(D_2-1)}{L_2} & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{(D_3-1)}{L_3} \\ \frac{(1-D_1)}{C_1} & 0 & 0 & -\frac{2}{R_{\Delta}C_1} & \frac{1}{R_{\Delta}C_1} & \frac{1}{R_{\Delta}C_1} \\ 0 & \frac{(1-D_2)}{C_2} & 0 & \frac{1}{R_{\Delta}C_2} & -\frac{2}{R_{\Delta}C_2} & \frac{1}{R_{\Delta}C_2} \\ 0 & 0 & \frac{(1-D_3)}{C_3} & \frac{1}{R_{\Delta}C_3} & \frac{1}{R_{\Delta}C_3} & -\frac{2}{R_{\Delta}C_3} \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ i_{L3} \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} + \begin{bmatrix} \frac{D_1}{L_1} \\ \frac{D_2}{L_2} \\ \frac{D_3}{L_3} \\ 0 \\ 0 \\ 0 \end{bmatrix} [V_g] \quad (2.31)$$

2.3 Conclusão

Neste capítulo foram apresentados os modelamentos em Espaço Estados do inversor *Buck-Boost* trifásico com carga RL série e puramente resistiva, não levando em consideração as perdas nos indutores e semicondutores. Observa-se que nos modelos apresentados existe um acoplamento entre as derivadas das tensões nos capacitores, o que indica que a mudança no comportamento dinâmico em uma das fases do inversor provoca distúrbios de tensão nas demais fases.

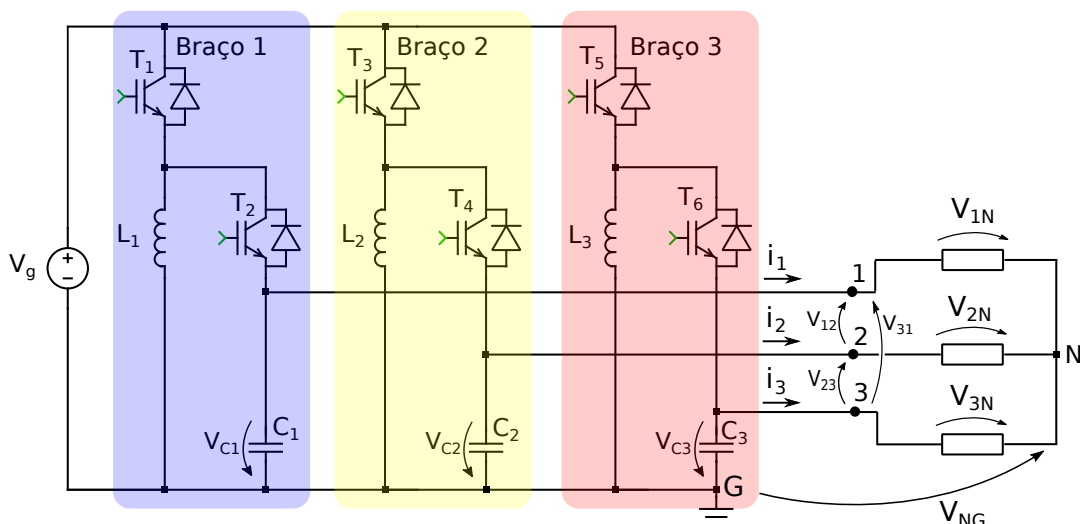
CAPÍTULO 3

MODELO MONOFÁSICO EQUIVALENTE

Normalmente os circuitos trifásicos equilibrados podem ter suas soluções mais simplificadas quando obtido o seu equivalente monofásico, porém isto somente é possível em ligações do tipo estrela (Y). Desta forma um circuito em triângulo (Δ) deve ser primeiramente transformado em seu equivalente estrela para assim obter-se o seu equivalente monofásico. Desta forma a partir do circuito da figura 16 pode ser obtido seu equivalente em estrela apresentado na figura 27, obedecendo a relação entre suas impedâncias dada por:

$$Z_y = \frac{Z_\Delta}{3} \quad (3.1)$$

Figura 27 – Diagrama esquemático do inversor *Buck-Boost* com carga em estrela.



Fonte: Autor.

Conforme apresentado no capítulo anterior, para que o inversor *Buck-Boost* sintetize tensões senoidais em sua saída, é necessário que cada braço seja chaveado de tal forma que as tensões nos capacitores C_1 , C_2 e C_3 possuam componentes CA superpostas a um nível de tensão CC, como se segue:

$$v_{C1} = V_{DC} + v_1 \quad (3.2)$$

$$v_{C2} = V_{DC} + v_2 \quad (3.3)$$

$$v_{C3} = V_{DC} + v_3 \quad (3.4)$$

Onde:

$$v_1 = V_{max} \sin(\omega t + 0^\circ) \quad (3.5)$$

$$v_2 = V_{max} \sin(\omega t + 120^\circ) \quad (3.6)$$

$$v_3 = V_{max} \sin(\omega t + 240^\circ) \quad (3.7)$$

Com base nas representações de tensões e correntes do circuito elétrico apresentado na figura 27, e considerando-se a carga trifásica equilibrada e puramente resistiva, tem-se que:

$$v_{NG} + v_{C1} - v_{1N} = 0 \quad (3.8)$$

$$v_{NG} + v_{C2} - v_{2N} = 0 \quad (3.9)$$

$$v_{NG} + v_{C3} - v_{3N} = 0 \quad (3.10)$$

Substituindo-se as equações 3.2, 3.3 e 3.4 respectivamente em 3.8, 3.9 e 3.10, obtém-se:

$$v_{NG} + V_{DC} + v_1 - v_{1N} = 0 \quad (3.11)$$

$$v_{NG} + V_{DC} + v_2 - v_{2N} = 0 \quad (3.12)$$

$$v_{NG} + V_{DC} + v_3 - v_{3N} = 0 \quad (3.13)$$

Somando-se as equações 3.11, 3.12 e 3.13, tem-se que:

$$3v_{NG} + 3V_{DC} + (v_1 + v_2 + v_3) - (v_{1N} + v_{2N} + v_{3N}) = 0$$

$$3v_{NG} + 3V_{DC} + 0 - 0 = 0$$

$$3v_{NG} + 3V_{DC} = 0$$

$$v_{NG} = -V_{DC} \quad (3.14)$$

Substituindo-se 3.14 em 3.11, 3.12 e 3.13, são determinadas as tensões de fase na carga, dadas por:

$$v_{1N} = v_1 \quad (3.15)$$

$$v_{2N} = v_2 \quad (3.16)$$

$$v_{3N} = v_3 \quad (3.17)$$

Nota-se que as tensões de fase na carga trifásica são exatamente as componentes senoidais das tensões nos capacitores do inversor *Buck-Boost*.

Para a obtenção do modelo monofásico será considerado o circuito equivalente da Figura 28, tomando-se como referência o braço 1 do inversor.

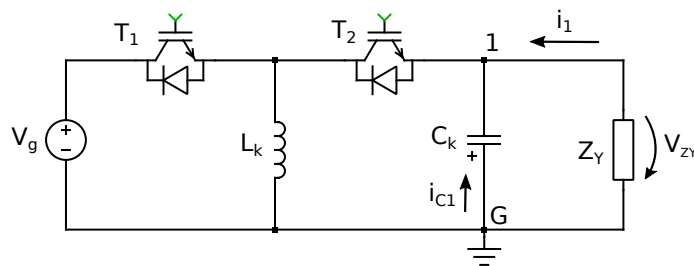


Figura 28 – Circuito equivalente para obtenção do modelo monofásico.

De acordo com a equação (3.8), pode-se escrever que:

$$\begin{aligned} V_{ZY} &= v_{G1} = v_{C1} \\ V_{ZY} &= v_{1N} - v_{NG} \\ V_{ZY} &= v_1 - (-V_{DC}) \\ V_{ZY} &= v_1 + V_{DC} \end{aligned} \quad (3.18)$$

De acordo com a equação (3.15) tem-se que:

$$v_1 = R_Y \cdot i_1 \quad (3.19)$$

Substituindo-se (3.19) em (3.18) obtém-se:

$$V_{ZY} = R_Y \cdot i_1 + V_{DC} \quad (3.20)$$

Conclui-se então, que a impedância Z pode ser substituída por um resistor em série com uma fonte CC, conforme apresentado no circuito da figura 29. Este circuito representa o circuito equivalente monofásico do inversor *Buck-Boost* trifásico.

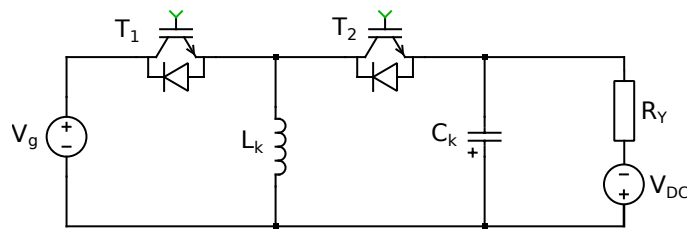


Figura 29 – Circuito equivalente monofásico.

Este modelo é de grande utilidade, pois através dele pode-se simular o inversor trifásico com apenas um inversor monofásico bastando-se alterar a fase das referências, e analisar assim as correntes e tensões em cada conversor, bem como as perdas nos semicondutores.

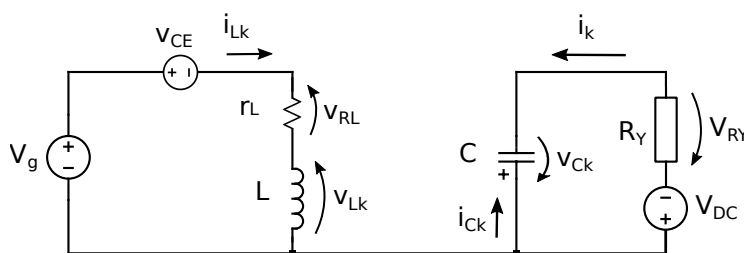
3.1 Modelo monofásico em Equação de Espaço Estados com perdas

O modelamento descrito terá como base o circuito elétrico apresentado na figura 29, levando em consideração as perdas nos semicondutores e indutor do circuito. Serão consideradas as etapas de operação do inversor tal qual apresentada para o braço 1 do inversor no capítulo anterior, e por conseguinte a determinação das equações diferenciais que regem a dinâmica do circuito. Também serão consideradas que todas as chaves possuem mesmas características elétricas, bem como os indutores e capacitores.

3.1.1 Etapas de operação durante o semiciclo positivo da tensão de saída

1. Etapa A_1^+ : O diagrama elétrico desta etapa de operação é mostrado na figura 30. Nesta etapa considera-se apenas o IGBT da chave T_1 conduzindo e os demais semicondutores da chave T_2 em corte. O índice $k = 1, 2, 3$, representa os braços do inversor.

Figura 30 – Diagrama esquemático do modelo simplificado na primeira etapa de operação no intervalo do semiciclo positivo da tensão de saída.



Fonte: Autor.

- Indutor:

$$\begin{aligned}
 +V_g - v_{CE} - r_L i_{Lk} - v_{Lk} &= 0 \\
 v_{Lk} &= V_g - v_{CE} - r_L i_{Lk} \\
 L \frac{di_{Lk}}{dt} &= -r_L i_{Lk} + V_g - v_{CE} \\
 \frac{di_{Lk}}{dt} &= -\frac{r_L}{L} i_{Lk} + \frac{1}{L} V_g - \frac{1}{L} v_{CE}
 \end{aligned} \tag{3.21}$$

- Capacitor:

$$\begin{aligned}
 i_{Ck} + i_k &= 0 \\
 i_{Ck} &= -i_k
 \end{aligned} \tag{3.22}$$

Da figura 30, conclui-se-se que $i_k = \frac{(v_{Ck} - V_{DC})}{R_Y}$. Substituindo-se então em 3.22 tem-se:

$$\begin{aligned}
 i_{Ck} &= -\frac{(v_{Ck} - V_{DC})}{R_Y} \\
 C \frac{dv_{Ck}}{dt} &= -\frac{v_{Ck}}{R_Y} + \frac{V_{DC}}{R_Y} \\
 \frac{dv_{Ck}}{dt} &= -\frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC}
 \end{aligned} \tag{3.23}$$

Com as equações 3.21 e 3.23, chega-se ao seguinte sistema de equações:

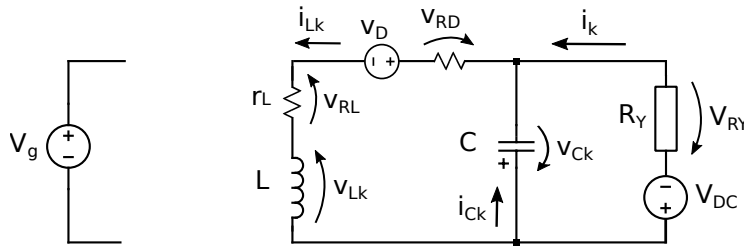
$$\left\{ \begin{aligned}
 \frac{di_{Lk}}{dt} &= -\frac{r_L}{L} i_{Lk} + \frac{1}{L} V_g - \frac{1}{L} v_{CE} \\
 \frac{dv_{Ck}}{dt} &= -\frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC}
 \end{aligned} \right. \tag{3.24}$$

Com o sistema de equações 3.24, obtém-se a equação matricial para o modelo simplificado do conversor na etapa de operação A_1^+ :

$$\begin{aligned}
 \dot{X} &= A_1^+ X + B_1^+ U \\
 \begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} &= \begin{bmatrix} -\frac{r_L}{L} & 0 \\ 0 & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & -\frac{1}{L} \\ 0 & \frac{1}{R_Y C} & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \end{bmatrix}
 \end{aligned} \tag{3.25}$$

2. Etapa B_1^+ : O diagrama elétrico desta etapa de operação é mostrado na figura 31. Nesta etapa considera-se apenas o diodo da chave T_2 conduzindo e os demais semicondutores da chave T_1 em corte.

Figura 31 – Diagrama esquemático do modelo simplificado na segunda etapa de operação no intervalo do semiciclo positivo da tensão de saída.



Fonte: Autor.

- Indutor:

$$+ v_{Lk} + r_L i_{Lk} + v_D + r_D i_{Lk} + v_{Ck} = 0$$

$$v_{Lk} = -r_L i_{Lk} - v_{Ck} - v_D - r_D i_{Lk}$$

$$L \frac{di_{Lk}}{dt} = -(r_L + r_D) i_{Lk} - v_{Ck} - v_D$$

$$\frac{di_{Lk}}{dt} = -\frac{(r_L + r_D)}{L} i_{Lk} - \frac{1}{L} v_{Ck} - \frac{1}{L} v_D \quad (3.26)$$

- Capacitor C₁:

$$i_{Lk} = i_{Ck} + i_k$$

Da equação 3.23 tem-se que $i_k = \frac{(v_{Ck} - V_{DC})}{R_Y}$

$$i_{Lk} = i_{Ck} + \frac{(v_{Ck} - V_{DC})}{R_Y}$$

$$i_{Ck} = i_{Lk} - \frac{(v_{Ck} - V_{DC})}{R_Y}$$

$$C \frac{dv_{Ck}}{dt} = i_{Lk} - \frac{v_{Ck}}{R_Y} + \frac{V_{DC}}{R_Y}$$

$$\frac{dv_{Ck}}{dt} = \frac{1}{C} i_{Lk} - \frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \quad (3.27)$$

Com as equações 3.26 e 3.27, chega-se ao seguinte sistema de equações:

$$\begin{cases} \frac{di_{Lk}}{dt} = -\frac{(r_L + r_D)}{L} i_{Lk} - \frac{1}{L} v_{Ck} - \frac{1}{L} v_D \\ \frac{dv_{Ck}}{dt} = \frac{1}{C} i_{Lk} - \frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \end{cases} \quad (3.28)$$

Com o sistema de equações 3.28, obtém-se a equação matricial para o modelo simplificado do conversor na etapa de operação B_1^+ :

$$\dot{X} = A_2^+ X + B_2^+ U$$

$$\begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} = \begin{bmatrix} -\frac{(r_L+r_D)}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{R_{\gamma C}} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} 0 & 0 & -\frac{1}{L} \\ 0 & \frac{1}{R_{\gamma C}} & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_D \end{bmatrix} \quad (3.29)$$

Nas etapas de operação descritas para o semiciclo positivo da tensão de saída, percebe-se elementos diferentes nas matrizes B_1^+ e B_2^+ , sendo assim necessário a adequação destas matrizes. As equações matriciais para a primeira e segunda etapas de operação podem ser reescritas respectivamente como:

$$\begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} = \begin{bmatrix} -\frac{r_L}{L} & 0 \\ 0 & -\frac{1}{R_{\gamma C}} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & -\frac{1}{L} & 0 \\ 0 & \frac{1}{R_{\gamma C}} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \\ v_D \end{bmatrix} \quad (3.30)$$

$$\begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} = \begin{bmatrix} -\frac{(r_L+r_D)}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{R_{\gamma C}} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & -\frac{1}{L} \\ 0 & \frac{1}{R_{\gamma C}} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \\ v_D \end{bmatrix} \quad (3.31)$$

Para se determinar a equação final de espaço estados que representa o inversor em suas duas etapas de operação durante o intervalo do semiciclo positivo da tensão de saída, deve-se encontrar as matrizes de espaço-estado A^+ e B^+ dadas pela média entre as matrizes $A_1^+; A_2^+$ e $B_1^+; B_2^+$ dentro do período de chaveamento T , ou seja:

$$A^+ = \frac{A_1^+ D_k T + A_2^+ (1 - D_k) T}{T}$$

Desta forma:

$$A^+ = \frac{A_1 D_k T + A_2 (1 - D_k) T}{T}$$

$$A^+ = A_1^+ D_k + A_2^+ (1 - D_k)$$

$$A^+ = \begin{bmatrix} -\frac{r_L}{L} & 0 \\ 0 & -\frac{1}{R_{\gamma C}} \end{bmatrix} D_k + \begin{bmatrix} -\frac{(r_L+r_D)}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{R_{\gamma C}} \end{bmatrix} (1 - D_k)$$

$$A^+ = \begin{bmatrix} -\frac{r_L}{L} D_k & 0 \\ 0 & -\frac{1}{R_{\gamma C}} D_k \end{bmatrix} + \begin{bmatrix} -\frac{(r_L+r_D)}{L} (1 - D_k) & -\frac{1}{L} (1 - D_k) \\ \frac{1}{C} (1 - D_k) & -\frac{1}{R_{\gamma C}} (1 - D_k) \end{bmatrix}$$

$$A^+ \Rightarrow \begin{cases} A_{11}^+ = -\frac{r_L}{L} \times D_k - \frac{(r_L + r_D)}{L_1} \times (1 - D_k) = -\frac{r_L + r_D(1 - D_k)}{L_1} \\ A_{12}^+ = 0 \times D_k + -\frac{1}{L} \times (1 - D_k) = -\frac{(D_k - 1)}{L_1} \\ A_{21}^+ = 0 \times D_k + \frac{1}{C} \times (1 - D_k) = \frac{(1 - D_k)}{C} \\ A_{22}^+ = -\frac{1}{R_Y C} \times D_k + -\frac{1}{R_Y C} \times (1 - D_k) = -\frac{1}{R_Y C} \end{cases}$$

Obtendo-se então a matriz A:

$$A^+ = \begin{bmatrix} -\frac{r_L + r_D(1 - D_k)}{L_1} & -\frac{(D_k - 1)}{L_1} \\ \frac{(1 - D_k)}{C} & -\frac{1}{R_Y C} \end{bmatrix}$$

De forma análoga determina-se a matriz B:

$$B^+ = \frac{B_1 D_k \mathcal{I} + B_2 (1 - D) \mathcal{I}}{\mathcal{I}}$$

$$B^+ = B_1 D_k + B_2 (1 - D_k)$$

$$B^+ = \begin{bmatrix} \frac{1}{L_1} & 0 & -\frac{1}{L} & 0 \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix} D_k + \begin{bmatrix} 0 & 0 & 0 & -\frac{1}{L} \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix} (1 - D_k)$$

$$B^+ = \begin{bmatrix} \frac{1}{L_1} D_k & 0 & -\frac{1}{L} D_k & 0 \\ 0 & \frac{1}{R_Y C} D_k & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & -\frac{1}{L} (1 - D_k) \\ 0 & \frac{1}{R_Y C} (1 - D_k) & 0 & 0 \end{bmatrix}$$

$$B^+ \Rightarrow \begin{cases} B_{11}^+ = \frac{1}{L_1} D_k + 0 \times (1 - D_k) = \frac{D_k}{L_1} \\ B_{12}^+ = 0 \times D_k + 0 \times (1 - D_k) = 0 \\ B_{13}^+ = -\frac{1}{L_1} D_k + 0(1 - D_k) = -\frac{D_k}{L_1} \\ B_{14}^+ = 0 D_k + -\frac{1}{L_1} (1 - D_k) = -\frac{(1 - D_k)}{L_1} \\ B_{21}^+ = 0 \times D_k + 0 \times (1 - D_k) = 0 \\ B_{22}^+ = \frac{1}{R_Y C} \times D_k + \frac{1}{R_Y C} \times (1 - D_k) = \frac{1}{R_Y C} \\ B_{23}^+ = 0 \times D_k + 0 \times (1 - D_k) = 0 \\ B_{24}^+ = 0 \times D_k + 0 \times (1 - D_k) = 0 \end{cases}$$

Chegando-se a matriz B como sendo:

$$B^+ = \begin{bmatrix} \frac{D_k}{L_1} & 0 & -\frac{D_k}{L_1} & -\frac{(1-D_k)}{L_1} \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix}$$

Com as matrizes A^+ e B^+ determinadas, obtém-se a equação matricial final:

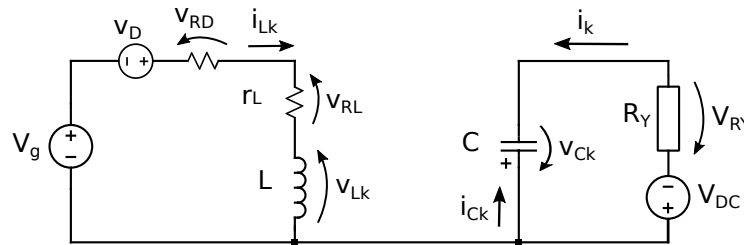
$$\dot{X} = A^+ X + B^+ U$$

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} -\frac{r_L + r_D(1-D_k)}{L} & \frac{(D_k-1)}{L} \\ \frac{(1-D_k)}{C} & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} \frac{D_k}{L} & 0 & -\frac{D_k}{L} & -\frac{(1-D_k)}{L} \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \\ v_D \end{bmatrix} \quad (3.32)$$

3.1.2 Etapas de operação durante o semiciclo negativo da tensão de saída

1. Etapa A_1^- : O diagrama elétrico desta etapa de operação é mostrado na figura 32. Nesta etapa considera-se apenas o diodo da chave T_1 conduzindo e os demais semicondutores da chave T_2 em corte.

Figura 32 – Diagrama esquemático do modelo simplificado na primeira etapa de operação no intervalo do semiciclo negativo da tensão de saída.



Fonte: Autor.

- Indutor L:

$$+V_g - r_D i_{Lk} + v_D - r_L i_{Lk} - v_{Lk} = 0$$

$$v_{Lk} = V_g + v_D - (r_L + r_D) i_{Lk}$$

$$L \frac{di_{Lk}}{dt} = -(r_L + r_D) i_{Lk} + V_g + v_D$$

$$\frac{di_{Lk}}{dt} = -\frac{(r_L + r_D)}{L} i_{Lk} + \frac{1}{L} V_g + \frac{1}{L} v_D \quad (3.33)$$

- Capacitor C:

$$i_{Ck} + i_k = 0$$

$$i_{Ck} = -i_k \quad (3.34)$$

Da figura 30, conclui-se-se que $i_k = \frac{(v_{Ck} - V_{DC})}{R_Y}$. Substituindo-se então em 3.34 tem-se:

$$\begin{aligned} i_{Ck} &= -\frac{(v_{Ck} - V_{DC})}{R_Y} \\ C \frac{dv_{Ck}}{dt} &= -\frac{v_{Ck}}{R_Y} + \frac{V_{DC}}{R_Y} \\ \frac{dv_{Ck}}{dt} &= -\frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \end{aligned} \quad (3.35)$$

Com as equações 3.33 e 3.35, chega-se ao seguinte sistema de equações:

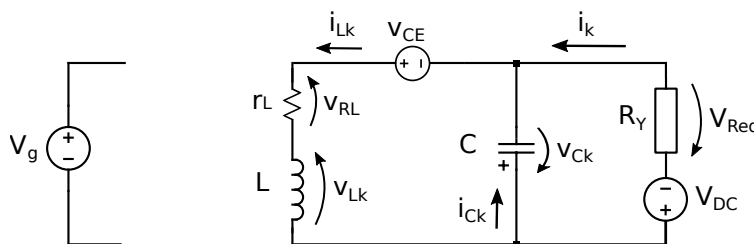
$$\begin{cases} \frac{di_{Lk}}{dt} = -\frac{(r_L + r_D)}{L} i_{Lk} + \frac{1}{L} V_g + \frac{1}{L} v_D \\ \frac{dv_{Ck}}{dt} = -\frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \end{cases} \quad (3.36)$$

Com o sistema de equações 3.36, obtém-se a equação matricial para o modelo simplificado do conversor na etapa de operação A_1^- :

$$\begin{aligned} \dot{X} &= A_1^- X + B_1^- U \\ \begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} &= \begin{bmatrix} -\frac{(r_L + r_D)}{L} & 0 \\ 0 & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & \frac{1}{L} \\ 0 & \frac{1}{R_Y C} & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_D \end{bmatrix} \end{aligned} \quad (3.37)$$

2. Etapa B_1^- : O diagrama elétrico desta etapa de operação é mostrado na figura 33. Nesta etapa considera-se apenas o IGBT da chave T_2 conduzindo e os demais semicondutores da chave T_1 em corte.

Figura 33 – Diagrama esquemático do modelo simplificado na segunda etapa de operação no intervalo do semiciclo negativo da tensão de saída.



Fonte: Autor.

- Indutor L:

$$\begin{aligned}
 &+ v_{Lk} + r_L i_{Lk} - v_{CE} + v_{Ck} = 0 \\
 &v_{Lk} = -r_L i_{Lk} - v_{Ck} + v_{CE} \\
 &L \frac{di_{Lk}}{dt} = -r_L i_{Lk} - v_{Ck} + v_{CE} \\
 &\frac{di_{Lk}}{dt} = -\frac{r_L}{L} i_{Lk} - \frac{1}{L} v_{Ck} + \frac{1}{L} v_{CE}
 \end{aligned} \tag{3.38}$$

- Capacitor C:

$$i_{Lk} = i_{Ck} + i_k$$

Da equação 3.23 tem-se que $i_k = \frac{(v_{Ck} - V_{DC})}{R_Y}$

$$i_{Lk} = i_{Ck} + \frac{(v_{Ck} - V_{DC})}{R_Y}$$

$$i_{Ck} = i_{Lk} - \frac{(v_{Ck} - V_{DC})}{R_Y}$$

$$C \frac{dv_{Ck}}{dt} = i_{Lk} - \frac{v_{Ck}}{R_Y} + \frac{V_{DC}}{R_Y}$$

$$\frac{dv_{Ck}}{dt} = \frac{1}{C} i_{Lk} - \frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \tag{3.39}$$

Com as equações 3.38 e 3.39, chega-se ao seguinte sistema de equações:

$$\begin{cases} \frac{di_{Lk}}{dt} = -\frac{r_L}{L} i_{Lk} - \frac{1}{L} v_{Ck} + \frac{1}{L} v_{CE} \\ \frac{dv_{Ck}}{dt} = \frac{1}{C} i_{Lk} - \frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \end{cases} \tag{3.40}$$

Com o sistema de equações 3.40, obtém-se a equação matricial para o modelo simplificado do conversor na etapa de operação B_1^+ :

$$\begin{aligned}
 \dot{X} &= A_2^- X + B_2^- U \\
 \begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} &= \begin{bmatrix} -\frac{r_L}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} 0 & 0 & \frac{1}{L} \\ 0 & \frac{1}{R_Y C} & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \end{bmatrix}
 \end{aligned} \tag{3.41}$$

Nas etapas de operação descritas para o semiciclo negativo da tensão de saída, percebe-se elementos diferentes nas matrizes B_1^- e B_2^- , sendo assim necessário a adequação destas matrizes. Desta forma as equações matriciais para a primeira e segunda etapas de operação podem ser reescritas respectivamente como:

$$\begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} = \begin{bmatrix} -\frac{(r_L + r_D)}{L} & 0 \\ 0 & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & 0 & \frac{1}{L} \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \\ v_D \end{bmatrix} \tag{3.42}$$

$$\begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} = \begin{bmatrix} -\frac{r_L}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} 0 & 0 & \frac{1}{L} & 0 \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \\ v_D \end{bmatrix} \quad (3.43)$$

Utilizando-se o mesmo procedimento realizado com as equações matriciais que regem o comportamento dinâmico do inversor durante o semiciclo positivo da tensão de saída, obtém-se a matriz A^- da seguinte forma:

$$A^- = A_1^- D_k + A_2^- (1 - D_k)$$

Obtendo-se então:

$$A^- = \begin{bmatrix} -\frac{(r_L + r_D D_k)}{L} & \frac{(D_k - 1)}{L} \\ \frac{(1 - D_k)}{C} & -\frac{1}{R_Y C} \end{bmatrix}$$

De forma análoga determina-se a matriz B^- :

$$B^- = B_1^- D_k + B_2^- (1 - D_k)$$

Chegando-se a matriz B^- como sendo:

$$B^- = \begin{bmatrix} \frac{D_k}{L} & 0 & \frac{(1 - D_k)}{L} & \frac{D_k}{L} \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix}$$

Com as matrizes A^- e B^- determinadas, obtém-se a equação matricial final:

$$\begin{aligned} \dot{X} &= A^- X + B^- U \\ \begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} &= \begin{bmatrix} -\frac{(r_L + r_D D_k)}{L} & \frac{(D_k - 1)}{L} \\ \frac{(1 - D_k)}{C} & -\frac{1}{R_Y C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{D_k}{L} & 0 & \frac{(1 - D_k)}{L} & \frac{D_k}{L} \\ 0 & \frac{1}{R_Y C} & 0 & 0 \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \\ v_{CE} \\ v_D \end{bmatrix} \end{aligned} \quad (3.44)$$

Observando-se as equações matriciais 3.32 e 3.44, percebe-se que existem diferenças entre os coeficientes das matrizes A^+ e A^- , em particular o elemento da primeira linha e coluna. Em relação às matrizes B^+ e B^- os elementos que se diferem se encontram na primeira linha pertencentes às terceira e quarta colunas. Este fato é devido às diferenças das características elétricas das chaves em função do sentido da corrente nas mesmas, pois para um sentido de corrente, quando polarizada, possui o comportamento de um IGBT, enquanto no outro, o de um diodo.

Conclui-se então que para a solução que mais se aproxima da realidade, será necessário encontrar a solução de duas equações matriciais, uma para o semiciclo positivo (equação 3.32), e outra para o semiciclo negativo (equação 3.44).

3.1.3 Modelo monofásico sem perdas

Para a determinação do modelo monofásico sem perdas, basta-se igualar a zero as resistências dos indutores, e de condução dos diodos, bem como as quedas de tensão nos diodos e IGBTs quando em condução, resultando-se nas seguintes equações para os semiciclos positivo (3.45) e negativo (3.46).

$$\begin{aligned} \dot{X} &= A^+X + B^+U \\ \begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} &= \begin{bmatrix} 0 & \frac{(D_k-1)}{L} \\ \frac{(1-D_k)}{C} & -\frac{1}{R_{\gamma}C} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} \frac{D_k}{L_1} & 0 \\ 0 & \frac{1}{R_{\gamma}C} \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \end{bmatrix} \end{aligned} \quad (3.45)$$

$$\begin{aligned} \dot{X} &= A^-X + B^-U \\ \begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} &= \begin{bmatrix} 0 & \frac{(D_k-1)}{L} \\ \frac{(1-D_k)}{C} & -\frac{1}{R_{\gamma}C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{D_k}{L} & 0 \\ 0 & \frac{1}{R_{\gamma}C} \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \end{bmatrix} \end{aligned} \quad (3.46)$$

Nota-se que ao se desconsiderar as perdas, as duas matrizes tornam-se idênticas, não necessitando assim de um modelo para cada semiciclo em um período da tensão de saída. Desta forma chega-se ao modelo monofásico sem perdas dado pela equação matricial 3.47.

$$\begin{bmatrix} \dot{i}_{Lk} \\ \dot{v}_{Ck} \end{bmatrix} = \begin{bmatrix} 0 & \frac{(D_k-1)}{L} \\ \frac{(1-D_k)}{C} & -\frac{1}{R_{\gamma}C} \end{bmatrix} \begin{bmatrix} i_{Lk} \\ v_{Ck} \end{bmatrix} + \begin{bmatrix} \frac{D_k}{L} & 0 \\ 0 & \frac{1}{R_{\gamma}C} \end{bmatrix} \begin{bmatrix} V_g \\ V_{DC} \end{bmatrix} \quad (3.47)$$

3.2 Cálculo da razão cíclica do inversor - modelo monofásico com perdas

O cálculo da razão cíclica para o modelo monofásico levará em conta a situação de regime permanente, ou seja, a derivada das variáveis de estado serão iguais a zero, porém devido o fato de o conversor possuir um modelo para cada semiciclo da tensão de saída, isto será feito em duas partes:

i- Semiciclo positivo da tensão de saída:

Igualando-se a primeira e a segunda linhas da equação matricial 3.32 a zero tem-se:

$$\begin{aligned} 0 &= -\frac{r_L + r_D(1-D_k)}{\cancel{L}} i_{Lk} + \frac{(D_k-1)}{\cancel{L}} v_{Ck} + \frac{D_k}{\cancel{L}} V_g - \frac{D_k}{\cancel{L}} v_{CE} - \frac{(1-D_k)}{\cancel{L}} v_D \\ 0 &= -(r_L + r_D(1-D_k)) i_{Lk} + (D_k-1) v_{Ck} + D_k V_g - D_k v_{CE} - (1-D_k) v_D \end{aligned} \quad (3.48)$$

$$\begin{aligned}
0 &= \frac{(1-D_k)}{C} i_{Lk} + -\frac{1}{R_Y C} v_{Ck} + \frac{1}{R_Y C} V_{DC} \\
0 &= \frac{(1-D_k)}{\zeta} i_{Lk} - \frac{1}{R_Y \zeta} v_{Ck} + \frac{1}{R_Y \zeta} V_{DC} \\
0 &= (1-D_k) i_{Lk} - \frac{v_{Ck}}{R_Y} + \frac{V_{DC}}{R_Y} \\
(1-D_k) i_{Lk} &= \frac{v_{Ck}}{R_Y} - \frac{V_{DC}}{R_Y} \\
i_{Lk} &= \frac{v_{Ck}}{R_Y(1-D_k)} - \frac{V_{DC}}{R_Y(1-D_k)} \tag{3.49}
\end{aligned}$$

Substituindo-se a equação 3.49 em 3.48, obtém-se:

$$\begin{aligned}
0 &= -(r_L + r_D(1-D_k)) \left(\frac{v_{Ck}}{R_Y(1-D_k)} - \frac{V_{DC}}{R_Y(1-D_k)} \right) + (D_k - 1)v_{Ck} + D_k V_g \\
&\quad - D_k v_{CE} - (1-D_k)v_D \\
0 &= -\frac{r_L}{R_Y(1-D_k)} v_{Ck} + \frac{r_L}{R_Y(1-D_k)} V_{DC} - \frac{r_D(1-D_k)}{R_Y(1-D_k)} v_{Ck} + \frac{r_D(1-D_k)}{R_Y(1-D_k)} V_{DC} \\
&\quad + (D_k - 1)v_{Ck} + D_k V_g - D_k v_{CE} - (1-D_k)v_D \\
0 &= -r_L v_{Ck} + r_L V_{DC} - r_D(1-D_k)v_{Ck} + r_D(1-D_k)V_{DC} - R_Y(1-D_k)^2 v_{Ck} \\
&\quad + R_Y(1-D_k)D_k V_g - R_Y(1-D_k)D_k v_{CE} - R_Y(1-D_k)^2 v_D \\
0 &= -r_L v_{Ck} + r_L V_{DC} - r_D v_{Ck} + r_D v_{Ck} D_k + r_D V_{DC} - r_D V_{DC} D_k \\
&\quad - (R_Y - 2R_Y D_k + R_Y D_k^2) v_{Ck} + (R_Y D_k - R_Y D_k^2) V_g - (R_Y D_k - R_Y D_k^2) v_{CE} \\
&\quad - (R_Y - 2R_Y D_k + R_Y D_k^2) v_D \\
0 &= -r_L v_{Ck} + r_L V_{DC} - r_D v_{Ck} + r_D v_{Ck} D_k + r_D V_{DC} - r_D V_{DC} D_k \\
&\quad - R_Y v_{Ck} + 2R_Y D_k v_{Ck} - R_Y D_k^2 v_{Ck} + R_Y D_k V_g - R_Y D_k^2 V_g - R_Y D_k v_{CE} + R_Y D_k^2 v_{CE} \\
&\quad - R_Y v_D + 2R_Y D_k v_D - R_Y D_k^2 v_D
\end{aligned}$$

Agrupando-se os termos em comum, tem-se:

$$\begin{aligned}
0 &= -R_Y D_k^2 v_{Ck} - R_Y D_k^2 V_g + R_Y D_k^2 v_{CE} - R_Y D_k^2 v_D \\
&\quad + 2R_Y D_k v_{Ck} + R_Y D_k V_g - R_Y D_k v_{CE} + 2R_Y D_k v_D + r_D v_{Ck} D_k - r_D V_{DC} D_k \\
&\quad - R_Y v_{Ck} - r_L v_{Ck} - r_D v_{Ck} + r_L V_{DC} + r_D V_{DC} - R_Y v_D \\
0 &= + R_Y (-v_{Ck} - V_g + v_{CE} - v_D) D_k^2 \\
&\quad + [R_Y(2v_{Ck} + V_g - v_{CE} + 2v_D) + r_D(v_{Ck} - V_{DC})] D_k \\
&\quad + R_Y(-v_{Ck} - v_D) - r_L(v_{Ck} - V_{DC}) - r_D(v_{Ck} - V_{DC}) \tag{3.50}
\end{aligned}$$

Fazendo-se r_L , r_D , v_D e v_{CE} iguais a zero na equação 3.50 (caso ideal), tem-se:

$$\begin{aligned}
 0 &= +R_Y(-v_{Ck} - V_g)D_k^2 + R_Y(2v_{Ck} + V_g)D_k - R_Y v_{Ck} \\
 0 &= -R_Y v_{Ck} D_k^2 + 2R_Y v_{Ck} - R_Y v_{Ck} - R_Y V_g D_k^2 + R_Y V_g D_k \\
 0 &= -v_{Ck}(D_k^2 - 2D_k + 1) + V_g(D_k - D_k^2) \\
 0 &= -v_{Ck}(1 - D_k)^2 + V_g D_k(1 - D_k) \\
 0 &= -v_{Ck}(1 - D_k) + V_g D_k \\
 0 &= -v_{Ck} + v_{Ck} D_k + V_g D_k \\
 D_k(v_{Ck} + V_g) &= v_{Ck} \\
 D_k &= \frac{v_{Ck}}{v_{Ck} + V_g} \tag{3.51}
 \end{aligned}$$

Com era de se esperar, a equação 3.51 é a mesma equação A2.15 encontrada no Apêndice A2.

ii- Semiciclo negativo da tensão de saída:

Realizando-se os mesmos passos descritos na determinação da razão cíclica para o semiciclo positivo, encontra-se a seguinte equação para o cálculo da razão cíclica durante o semiciclo negativo:

$$\begin{aligned}
 0 &= +R_Y(-v_{Ck} - V_g + v_{CE} - v_D)D_k^2 \\
 &\quad + [R_Y(2v_{Ck} + V_g - 2v_{CE} + v_D) - r_D(v_{Ck} - v_{DC})]D_k \\
 &\quad + R_Y(-v_{Ck} + v_{CE}) - r_L(v_{Ck} - v_{DC}) \tag{3.52}
 \end{aligned}$$

Analisando-se as equações 3.50 e 3.52, observa-se que as mesmas são do tipo $aD_k^2 + bD_k + c$, ou seja, equações do segundo grau. Para se determinar os valores da razão cíclica dentro de um período da tensão de saída, e obter a função de referência para o chaveamento dos semicondutores, faz-se necessária a solução destas equações para cada período de chaveamento, sendo esta feita numericamente.

Nas soluções das equações do segundo grau, suas raízes podem assumir os seguintes tipos:

- Reais: Neste caso pelo menos uma das raízes deve representar uma solução realizável, ou seja, seu valor deve compreender o intervalo fechado entre 0 e 1. Caso sejam raízes iguais e duplas, a mesma condição deverá ser obedecida para que o sistema seja realizável.
- Complexas conjugadas: Neste caso o sistema não será realizável com os valores propostos no projeto.

De acordo com as equações 3.50 e 3.52, o valor instantâneo da razão cíclica depende dos valores instantâneos da tensão de saída (v_{Ck}), da tensão de entrada (V_g) e as não

idealidades consideradas: resistência do enrolamento dos indutores, e parâmetros das chaves. Estas duas, apesar de influenciarem, podem ser consideradas constantes para um determinado projeto. Os termos que necessitam de uma maior análise são a tensão de entrada e o nível de *offset* da tensão no capacitor (V_{DC}), lembrando-se que este deve possuir um valor mínimo para que se garanta que a tensão no capacitor seja sempre contínua, pois $v_{Ck} = V_{DC} + V_{max} \sin(\omega t + \theta)$. A tensão de entrada idealmente poderia assumir qualquer valor, porém isto não é verdade na situação em que são levadas em consideração as não idealidades, pois deverá existir um valor mínimo para a tensão de entrada que seja suficiente para compensar as quedas de tensão nas chaves e nas resistências do indutor e diodo. Na próxima seção será analisada a influência do nível de tensão CC presente nos capacitores do inversor com mais detalhes.

3.3 Influências do nível de *offset* de tensão nos capacitores do inversor

Em aplicações onde se necessitam ajuste da amplitude da tensão na saída de inversor, tal como controle de velocidade de motores CA, o valor do nível de *offset* da tensão no capacitor, pode apresentar um valor fixo para qualquer valor da amplitude da componente da tensão senoidal no capacitor, ou em função desta, ou seja, o valor de V_{DC} será proporcional ao valor de pico da componente senoidal da tensão v_{Ck} . Porém em ambas as situações deve-se garantir que o valor mínimo da tensão v_{Ck} seja sempre maior que zero. Estabelece-se então, por critérios de projeto, este valor igual a 0,1 pu, tendo como valor de base a tensão de pico da componente senoidal da tensão v_{Ck} . Desta forma chegam-se as seguintes formulações para o cálculo do nível de tensão contínua da tensão v_{Ck} :

1. V_{DC} constante:

Para que o mínimo valor de v_{Ck} seja maior ou igual a 0,1 pu, deve-se considerar a situação em que a tensão de saída possua amplitude máxima, ou seja, 1 pu. Chamando-se de V_{pmax} o valor de pico da componente senoidal de v_{Ck} , tem-se:

$$v_{Ckmin} = 0,1V_{pmax}$$

$$v_{Ckmax} = v_{Ckmin} + 2V_{pmax}$$

Substituindo-se v_{Ckmin} , tem-se:

$$v_{Ckmax} = 0,1V_{pmax} + 2V_{pmax}$$

V_{DC} pode ser calculado como:

$$V_{DC} = \frac{v_{Ckmax} + v_{Ckmin}}{2} \quad (3.53)$$

Substituindo-se agora os valores de v_{Ckmin} e v_{Ckmax} em 3.53, obtém-se:

$$\begin{aligned} V_{DC} &= \frac{0,1V_{pmax} + 2V_{pmax} + 0,1V_{pmax}}{2} \\ V_{DC} &= \frac{0,2V_{pmax} + 2V_{pmax}}{2} \\ V_{DC} &= 0,1V_{pmax} + V_{pmax} \\ V_{DC} &= 1,1V_{pmax} \end{aligned} \quad (3.54)$$

Dividindo-se a equação 3.54 pela tensão de base V_{pmax} , obtém-se:

$$V_{DC(pu)} = 1,1pu \quad (3.55)$$

Desta forma, independentemente da amplitude da tensão de saída o valor do *offset* será sempre constante, e igual a 1,1 pu.

2. V_{DC} variável:

Neste caso, deve-se também garantir um mínimo valor para a tensão v_{Ck} . Será adotado também o valor de 0,1 pu, porém o valor de V_{DC} não será mais constante, sendo calculado da forma que se segue:

$$V_{DC} = \frac{v_{Ckmax} + v_{Ckmin}}{2} \quad (3.56)$$

O valores de v_{Ckmin} e v_{Ckmax} serão dados por:

$$v_{Ckmin} = 0,1V_{pmax}$$

$$v_{Ckmax} = v_{Ckmin} + 2V_p$$

Substituindo-se v_{Ckmin} , tem-se:

$$v_{Ckmax} = 0,1V_{pmax} + 2V_p$$

Desta forma v_{Ckmax} depende não somente do valor de pico da máxima amplitude da componente senoidal de saída V_{pmax} , mas também do valor de pico da componente senoidal da tensão de saída requerida, ou seja V_p .

Substituindo-se agora os valores de v_{Ckmin} e v_{Ckmax} em 3.56, obtém-se:

$$\begin{aligned} V_{DC} &= \frac{0,1V_{pmax} + 2V_p + 0,1_{max}V_p}{2} \\ V_{DC} &= \frac{0,2V_{pmax} + 2V_p}{2} \\ V_{DC} &= 0,1V_{pmax} + V_p \end{aligned} \quad (3.57)$$

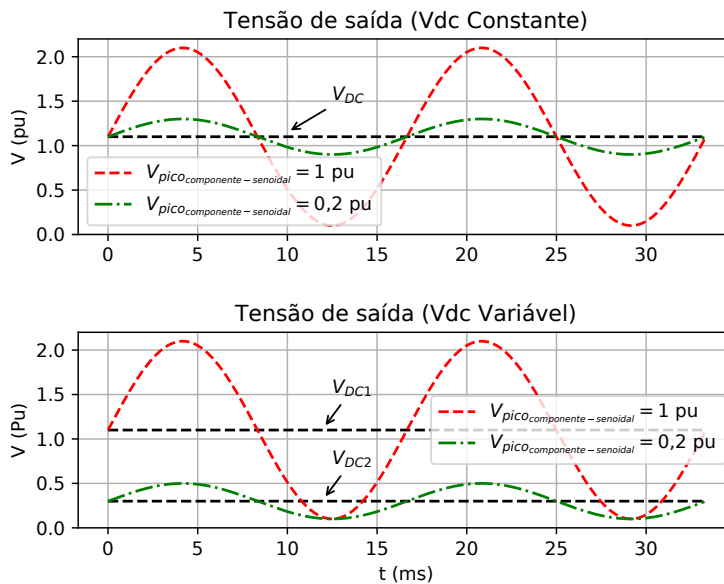
Dividindo-se a equação 3.57 pela tensão de base V_{pmax} , obtém-se:

$$V_{DC(pu)} = 0,1 + V_{p(pu)} \quad (3.58)$$

Como $V_{p(pu)}$ pode assumir valores entre 0 e 1 pu, dizemos então que V_{DC} não é mais constante, e sim variável.

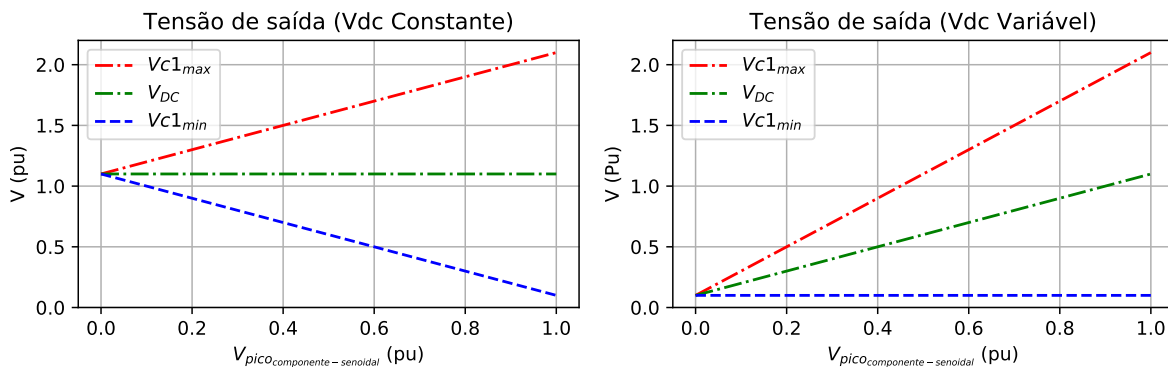
Na figura 34 são ilustradas as aplicações das equações 3.55 e 3.58, para a obtenção de dois ciclos da tensão v_{CK} com amplitudes da componente senoidal iguais a 1 e 0,2 pu respectivamente. A figura 35 apresenta os valores máximos e mínimos da tensão v_{CK} , bem como os valores de V_{DC} , com a amplitude da componente senoidal da tensão v_{CK} variando de zero a 1 pu para V_{DC} constante e variável respectivamente.

Figura 34 – Esboço da tensão de saída com V_{DC} fixo e variável.



Fonte: Autor.

Figura 35 – Tensão de saída com nível de *offset* fixo e variável.



Fonte: Autor.

3.3.1 Razão cíclica

Tomando-se a equação 3.51, e substituindo-se $v_{CK} = V_{DC} + V_{max} \sin(\omega t + \theta)$, obtém-se a seguinte equação para a função razão cíclica considerando a fase 1 do inversor:

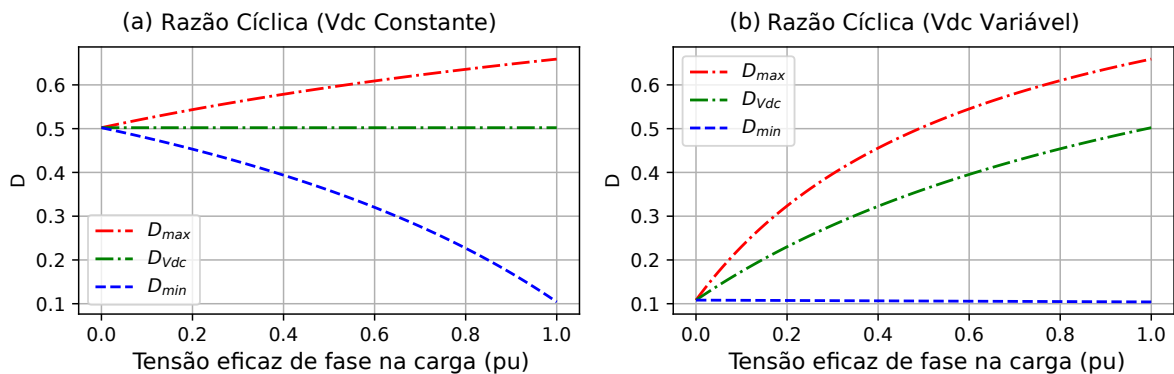
$$D = \frac{V_{DC} + V_{max} \sin(\omega t)}{[V_{DC} + V_{max} \sin(\omega t) + V_g]} \quad (3.59)$$

Substituindo-se as formulações encontradas nas equações 3.55 e 3.58 em 3.59, obtém-se respectivamente as equações 3.60 e 3.61. Plotando-se a solução gráfica para ambas com $V_g = 1,17 \text{ pu}$ e V_{max} variando de 0 até 1 pu , obtém-se, conforme apresentado na figura 36 os valores máximos (D_{max}) e mínimos (D_{min}) da razão cíclica, bem como os valores D_{Vdc} que representa a razão cíclica correspondente para se produzir o nível de *offset* requerido para os dois casos.

$$D_F = \frac{1,1 + V_{p(pu)} \sin(\omega t)}{[2,27 + V_{p(pu)} \sin(\omega t)]} \quad (3.60)$$

$$D_V = \frac{0,1 + V_{p(pu)} + \sin(\omega t)}{[1,27 + V_{p(pu)} + V_{p(pu)} \sin(\omega t)]} \quad (3.61)$$

Figura 36 – Razão Cíclica para V_{DC} constante e variável (caso ideal) com $V_g = 1,17 \text{ pu}$.

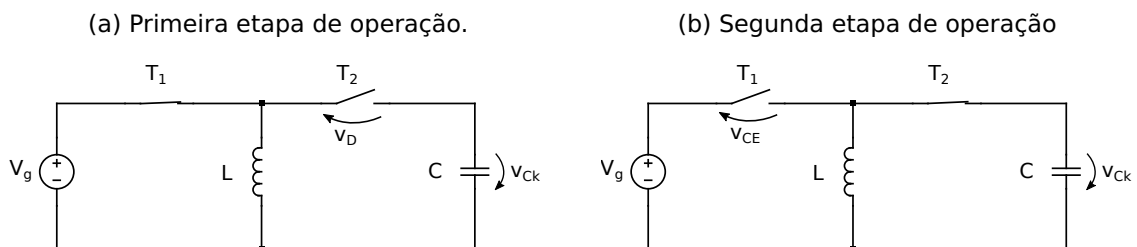


Fonte: Autor.

3.3.2 Tensão de comutação nas chaves

Outro fato que justifica a escolha do método que será utilizado, V_{DC} constante ou variável, está relacionado à tensão de comutação nas chaves durante as etapas de operação representadas esquematicamente na figura 37.

Figura 37 – Esquema elétrico das etapas de operação do modelo simplificado.



Fonte: Autor.

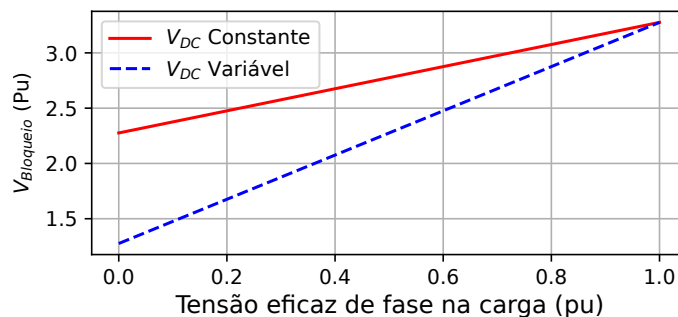
Utilizando as leis das malhas para ambos os circuitos das figuras 37a e 37b, obtém-se:

$$\begin{aligned} +V_g - v_D + v_{Ck} &= 0 \\ v_D &= V_g + v_{Ck} \end{aligned} \quad (3.62)$$

$$\begin{aligned} +V_g - v_{CE} + v_{Ck} &= 0 \\ v_{CE} &= V_g + v_{Ck} \end{aligned} \quad (3.63)$$

Observa-se que ambas as chaves estão sujeitas aos mesmos valores de tensão de comutação, atingindo seu máximo na situação em que v_{Ck} atinge também seu máximo valor. Analisando ainda as equações 3.62 e 3.63 em função das curvas da figura 35, observa-se que se for escolhida a situação em que o valor de V_{DC} é variável, a tensão máxima de comutação nas chaves serão sempre menores que na situação de V_{DC} constante. A exceção existe na situação em que a amplitude da componente da tensão senoidal no capacitor atinge seu valor máximo de 1 pu conforme mostrado no gráfico da figura 38.

Figura 38 – Comparação entre as tensões de bloqueio nas chaves com nível de *offset* constante e variável com $V_g = 1,17 \text{ pu}$.



Fonte: Autor.

Conclui-se então que devido a tensão de comutação ser menor para situações em que a tensão de saída é menor que a máxima possível utilizando-se o V_{DC} variável, as chaves sofrerão menos *stress* e também terão menos perdas por chaveamento em tensões nominais, visto que esta também depende da tensão de comutação na chave.

3.3.3 Valores médio e eficaz da corrente no indutor

✓ Valor médio:

A partir da equação 3.49 pode-se determinar o valor médio quase instantâneo da corrente no indutor para um determinado período de chaveamento. Substituindo-se $v_{Ck} = V_{DC} + V_{max} \sin(\omega t + \theta)$, a equação 3.49 pode ser reescrita como:

$$i_{Lmed} = \frac{v_1}{R_Y(1 - D_1)} \quad (3.64)$$

Substituindo-se as equações das razões cíclicas 3.60 e 3.61 encontradas para os casos de V_{DC} variável e fixo em 3.64, e $v_1 = V_{p(pu)} \sin(\omega t)$, tem-se respectivamente:

$$\dot{i}_{L_{medF}} = \frac{V_{p(pu)} \sin(\omega t)}{R_Y \left[1 - \left(\frac{1,1 + V_{p(pu)} \sin(\omega t)}{(1,1 + V_{p(pu)} \sin(\omega t) + 1,17)} \right) \right]} \quad (3.65)$$

$$\dot{i}_{L_{medV}} = \frac{V_{p(pu)} \sin(\omega t)}{R_Y \left[1 - \left(\frac{0,1 + V_{p(pu)} + V_{p(pu)} \sin(\omega t)}{(0,1 + V_{p(pu)} + V_{p(pu)} \sin(\omega t) + 1,17)} \right) \right]} \quad (3.66)$$

O valor médio máximo quase instantâneo da corrente no indutor, dar-se-á na situação em que $\omega t = \frac{\pi}{2}$, desta forma as equações 3.65 e 3.66 podem ser reescritas respectivamente pelas equações 3.67 e 3.68 apresentadas como se segue.

$$\dot{i}_{L_{medF}(pu)} = \frac{V_{p(pu)}}{R_Y \left[1 - \left(\frac{2,1 + V_{p(pu)} \sin(\omega t)}{(1,1 + V_{p(pu)} \sin(\omega t) + 1,17)} \right) \right]} \quad (3.67)$$

$$\dot{i}_{L_{medV}(pu)} = \frac{V_{p(pu)}}{R_Y \left[1 - \left(\frac{0,1 + V_{p(pu)} + V_{p(pu)} \sin(\omega t)}{(0,1 + V_{p(pu)} + V_{p(pu)} \sin(\omega t) + 1,17)} \right) \right]} \quad (3.68)$$

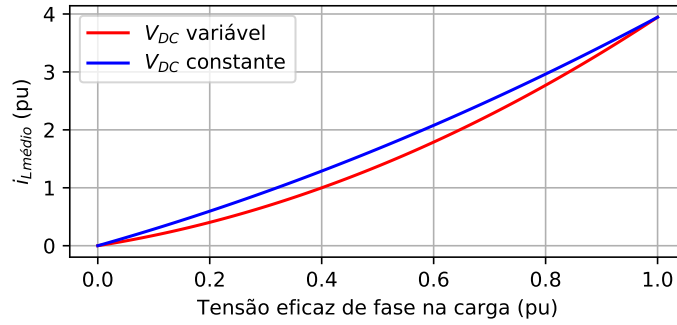
Considerando-se o valor de base da corrente como sendo o valor eficaz da corrente de fase na carga, os máximos valores médios em pu para a corrente nos indutores em função de V_{DC} constante e variável serão dados por:

$$\dot{i}_{L_{medF}(pu)} = \frac{V_{p(pu)}}{R_Y \left[1 - \left(\frac{2,1 + V_{p(pu)}}{(2,27 + V_{p(pu)})} \right) \right]} \quad (3.69)$$

$$\dot{i}_{L_{medV}(pu)} = \frac{V_{p(pu)}}{R_Y \left[1 - \left(\frac{0,1 + 2V_{p(pu)}}{(1,27 + 2V_{p(pu)})} \right) \right]} \quad (3.70)$$

Através da solução gráfica das equações 3.69 e 3.70 para $R_Y = 6\Omega$, chegam-se aos gráficos apresentados na figura 39 que representam o comportamento dos valores médios das correntes para o período de chaveamento em que são máximas, em função do valor eficaz da tensão de fase na carga variando de 0 a 1 pu. Pode-se concluir que os valores médios quase instantâneos das correntes no caso em que o *offset* de tensão nos capacitores é variável, serão sempre menores que no caso constante.

Figura 39 – Comparação entre os valores médios máximos das correntes nos indutores com nível de *offset* constante e variável.



Fonte: Autor.

✓ Valor eficaz:

Conforme demonstrado no Anexo A4, o valor eficaz da corrente nos indutores pode ser dada por:

$$i_{L_{rms}} = \sqrt{i_{L_{med}}^2 + \frac{\Delta i_L^2}{12}} \quad (3.71)$$

Substituindo-se a valor médio máximo, dado pela equação 3.64, e a equação A4.7 apresentada no Anexo A4 em 3.71, tem-se que:

$$i_{L_{rms}} = \sqrt{\left(\frac{v_1}{R_Y(1-D)}\right)^2 + \frac{\left(\frac{V_g}{L}DT_s\right)^2}{12}} \quad (3.72)$$

Substituindo-se as equações das razões cíclicas 3.60 e 3.61 encontradas para os casos de V_{DC} variável e fixo em 3.72, tem-se respectivamente:

$$i_{L_{rmsF}(pu)} = \sqrt{\left\{ \frac{V_p(pu)}{R_Y \left[1 - \left(\frac{2,1 + V_p(pu) \sin(\omega t)}{(2,27 + V_p(pu) \sin(\omega t))} \right) \right]} \right\}^2 + \frac{\left\{ \frac{V_g}{L} \left[\frac{1,1 + V_p(pu) \sin(\omega t)}{(2,27 + V_p(pu) \sin(\omega t))} \right] T_s \right\}^2}{12}} \quad (3.73)$$

$$i_{L_{rmsV}(pu)} = \sqrt{\left\{ \frac{V_p(pu)}{R_Y \left[1 - \left(\frac{0,1 + V_p(pu) + V_p(pu) \sin(\omega t)}{(1,27 + V_p(pu) + V_p(pu) \sin(\omega t))} \right) \right]} \right\}^2 + \frac{\left\{ \frac{V_g}{L} \left[\frac{0,1 + V_p(pu) + V_p(pu) \sin(\omega t)}{(1,27 + V_p(pu) + V_p(pu) \sin(\omega t))} \right] T_s \right\}^2}{12}} \quad (3.74)$$

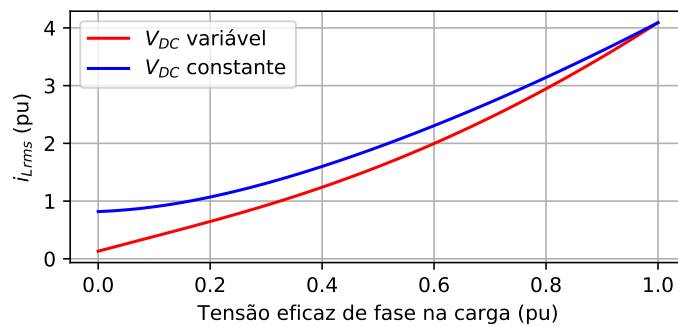
O valor máximo de $i_{L_{rms}}$ ocorrerá quando $\omega t = \frac{\pi}{2}$, obtendo-se:

$$\dot{i}_{L_{rmsF}(pu)} = \sqrt{\left\{ \frac{V_{p(pu)}}{R_Y \left[1 - \left(\frac{2,1+V_{p(pu)}}{2,27+V_{p(pu)}} \right) \right]} \right\}^2 + \frac{\left\{ \frac{V_g}{L} \left[\frac{1,1+V_{p(pu)}}{2,27+V_{p(pu)}} \right] T_s \right\}^2}{12}} \quad (3.75)$$

$$\dot{i}_{L_{rmsV}(pu)} = \sqrt{\left\{ \frac{V_{p(pu)}}{R_Y \left[1 - \left(\frac{0,1+2V_{p(pu)}}{1,27+2V_{p(pu)}} \right) \right]} \right\}^2 + \frac{\left\{ \frac{V_g}{L} \left[\frac{0,1+2V_{p(pu)}}{1,27+2V_{p(pu)}} \right] T_s \right\}^2}{12}} \quad (3.76)$$

Para uma frequência de chaveamento de 20 kHz, com $v_1 = V_{p(pu)}$, $L = 85 \mu\text{H}$, $R_Y = 6 \Omega$ e considerando-se $V_g = 1,17 \text{ pu}$ com V_p variando-se de 0 a 1 pu, obtêm-se as seguintes soluções gráficas para o valor eficaz da corrente nos indutores para os casos V_{DC} constante e variável apresentadas na figura 40, considerando o valor eficaz da corrente de fase na carga em estrela igual a 1 pu.

Figura 40 – Comparação entre os valores eficazes máximos das correntes nos indutores com nível de *offset* constante e variável.



Fonte: Autor.

3.3.4 Conclusões

As análises realizadas neste capítulo demonstram que dependendo da técnica utilizada para a determinação do nível de *offset* de tensão nos capacitores (V_{DC}), as tensões de bloqueio e correntes nas chaves e indutores assumem valores diferentes para um mesmo valor de amplitude da tensão de saída. Em virtude das perdas por chaveamento serem proporcionais ao produto da tensão de bloqueio pela corrente na chave no instante da comutação, pode-se concluir que utilizando-se a técnica do V_{DC} variável, as perdas médias por chaveamento serão menores para um determinado valor de tensão de saída entre 0 e 1 pu.

Em se tratando das perdas por condução, pode-se chegar à mesma conclusão pois elas dependem da tensão de polarização direta da chave e o valor médio da corrente na mesma. Como esta é sempre menor trabalhando-se com a técnica do V_{DC} variável, as perdas por condução serão também menores com esta técnica.

Com relação aos indutores as perdas em seus enrolamentos por efeito Joule são diretamente proporcionais ao quadrado do valor eficaz da corrente, fazendo com que

este seja um dos elementos que mais possam contribuir com as perdas no inversor em questão, pois verifica-se que devido ao fato de o inversor realizar duas funções (elevação e inversão da tensão), os valores eficazes das correntes nos indutores possuem valores maiores comparados aos conversores CC-CC do tipo *Buck-Boost*. Em se tratando do inversor *Buck-Boost* proposto, de acordo com a figura 40, percebe-se mesmo que a amplitude da tensão de saída seja zero, ainda existe um valor eficaz considerável de corrente nos indutores para a técnica do V_{DC} fixo se comparada com o variável. Sendo assim, conclui-se que utilizando-se a técnica do V_{DC} variável, as perdas médias nos indutores podem ser minimizadas para uma mesma potência de saída.

Em virtude da técnica do V_{DC} variável minimizar as perdas do conversor, e a tensão de bloqueio nas chaves em aplicações onda a amplitude da tensão de saída seja variável, optou-se neste trabalho a utilização desta técnica.

3.4 Cálculo do ganho do inversor - modelo monofásico com perdas

✓ Caso ideal:

Idealmente o ganho do modelo monofásico para o conversor pode ser determinado a partir da equação 3.51, visto que nesta situação ambos os modelos apresentados pelas equações matriciais 3.32 e 3.44, possuirão as matrizes A e B com mesmos coeficientes. Desta forma:

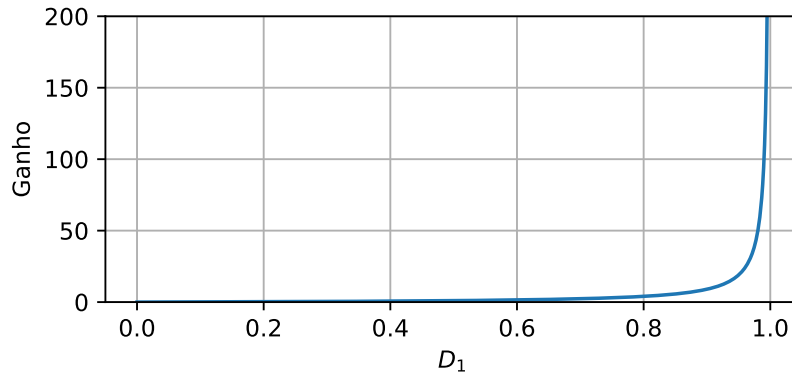
$$\begin{aligned} D_k &= \frac{v_{Ck}}{v_{Ck} + V_g} \\ D_k(v_{Ck} + V_g) &= v_{Ck} \\ D_k v_{Ck} + D_k V_g &= v_{Ck} \end{aligned} \quad (3.77)$$

Dividindo-se todos os termos por V_g :

$$\begin{aligned} D_k \frac{v_{Ck}}{V_g} + D_k \frac{\cancel{V_g}}{\cancel{V_g}} &= \frac{v_{Ck}}{V_g} \\ \frac{v_{Ck}}{V_g} - D_k \frac{v_{Ck}}{V_g} &= D_k \\ \frac{v_{Ck}}{V_g} (1 - D_k) &= D_k \\ \frac{v_{Ck}}{V_g} &= \frac{D_k}{(1 - D_k)} \end{aligned} \quad (3.78)$$

A equação encontrada para o ganho ideal, é a tradicional equação do conversor CC-CC *Buck-Boost* ideal. Na figura 41 mostra-se a evolução do ganho em função da razão cíclica para a equação 3.78.

Figura 41 – Ganho em função da razão cíclica (caso ideal).



Fonte: Autor.

Matematicamente observa-se que para $D_k = 0$, o ganho será zero, e a medida que a razão cíclica aumenta, o ganho vai aumentando até infinito, quando $D_k = 1$. Isto é devido o fato de o numerador da equação 3.78 se igualar a zero nesta situação. Existe um ponto particular em que o ganho se iguala a unidade, neste caso a razão cíclica será igual a 0,5. Acima deste valor de razão cíclica o conversor possui uma tensão de saída maior que a de entrada, abaixo deste valor, a tensão de saída será menor.

✓ Caso real:

Devido os conversores reais possuírem não idealidades, tais como perdas nos semicondutores e indutores, é de suma importância determinar o ganho do conversor, pois estas não idealidades afetam no ganho real do conversor, limitando-o a um valor máximo.

Para se determinar a equação do ganho para o caso real, serão levados em consideração os ganhos para cada semiciclo da tensão de saída:

i- Semiciclo positivo da tensão de saída:

Tomando-se a equação 3.2, e dividindo-se todos seus termos por V_g , obtém-se:

$$\begin{aligned}
 0 &= -r_L \frac{v_{Ck}}{V_g} + r_L \frac{V_{DC}}{V_g} - r_D \frac{v_{Ck}}{V_g} + r_D \frac{V_{DC}}{V_g} - R_Y(1-D_k)^2 \frac{v_{Ck}}{V_g} \\
 &+ R_Y(1-D_k)D_k \frac{V_g}{V_g} - R_Y(1-D_k)D_k \frac{V_{CE}}{V_g} - R_Y(1-D_k)^2 \frac{V_D}{V_g} \\
 (R_Y(1-D_k)^2 + r_L + r_D) \frac{v_{Ck}}{V_g} &= R_Y(1-D_k)D_k + (r_L + r_D) \frac{V_{DC}}{V_g} \\
 - R_Y(1-D_k)D_k \frac{V_{CE}}{V_g} - R_Y(1-D_k)^2 \frac{V_D}{V_g}
 \end{aligned}$$

$$\frac{v_{Ck}}{V_g} = \frac{R_Y(1-D_k)D_k + (r_L + r_D) \frac{V_{DC}}{V_g} - R_Y(1-D_k)D_k \frac{V_{CE}}{V_g} - R_Y(1-D_k)^2 \frac{V_D}{V_g}}{(R_Y(1-D_k)^2 + r_L + r_D)} \quad (3.79)$$

Fazendo-se r_L , r_D , v_D e v_{CE} iguais a zero na equação 3.79, tem-se:

$$\frac{v_{Ck}}{V_g} = \frac{R_Y(1-D_k)D_k}{(R_Y(1-D_k)^2)} = \frac{D_k}{(1-D_k)} \quad (3.80)$$

Resultando na mesma equação 3.78 encontrada a partir da equação 3.51.

ii- Semiciclo negativo da tensão de saída:

De forma análoga feita para o caso positivo, tem-se para o caso negativo a seguinte equação de ganho:

$$\frac{v_{Ck}}{V_g} = \frac{R_Y(1-D_k)D_k + (r_L + r_D D_k) \frac{v_{DC}}{V_g} + R_Y(1-D_k)^2 \frac{v_{CE}}{V_g} + R_Y(1-D_k)D_k \frac{v_D}{V_g}}{(R_Y(1-D_k)^2 + r_L + r_D D_k)} \quad (3.81)$$

Através de uma análise gráfica das equações 3.79 e 3.81, os seguintes resultados são obtidos para as situações que seguem:

1. Considerando-se apenas a queda de tensão nos IGBTs das chaves, ou seja, v_{CE} :

Neste caso as equações 3.79 e 3.81 se reduzem respectivamente a:

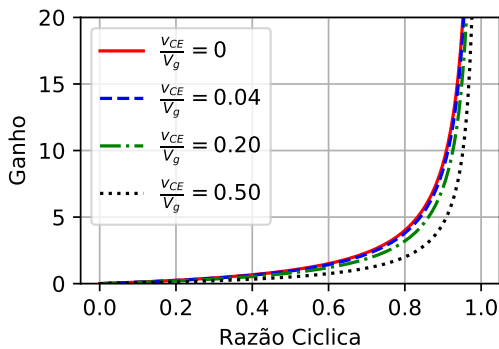
$$\frac{v_{Ck}}{V_g} = \frac{D_k(1 - \frac{v_{CE}}{V_g})}{(1 - D_k)} \quad (3.82)$$

e

$$\frac{v_{Ck}}{V_g} = \frac{D_k + (1 - D_k) \frac{v_{CE}}{V_g}}{(1 - D_k)} \quad (3.83)$$

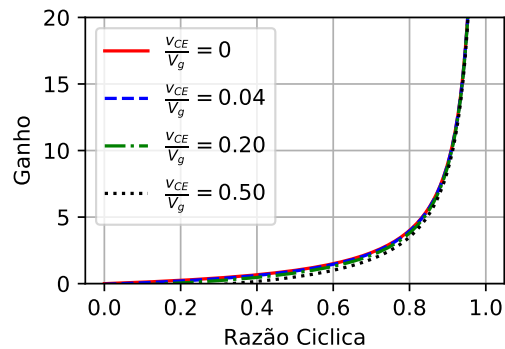
Plotando o gráfico para alguns valores distintos de $\frac{v_{CE}}{V_g}$, chega-se às seguintes curvas mostradas nas figuras 42a e 42b:

(a) Semiciclo Positivo.



Fonte: Autor.

(b) Semiciclo Negativo.



Fonte: Autor.

Figura 42 – Ganho em função da razão cíclica para valores discretos de $\frac{v_{CE}}{V_g}$.

Observa-se que, de acordo com a figura 42, as curvas de ganho para as duas situações possui seus valores atenuados para todos os valores de razões cíclicas, com exceção para $D_k = 0$ e $D_k = 1$. Para pequenos valores de $\frac{V_{CE}}{V_g}$ as curvas de ganho se aproximam da curva ideal. A influência dos IGBTs no ganho são mais perceptíveis no semiciclo positivo da tensão de saída.

2. Considerando-se apenas a queda de tensão nos diodos das chaves, ou seja, V_D :

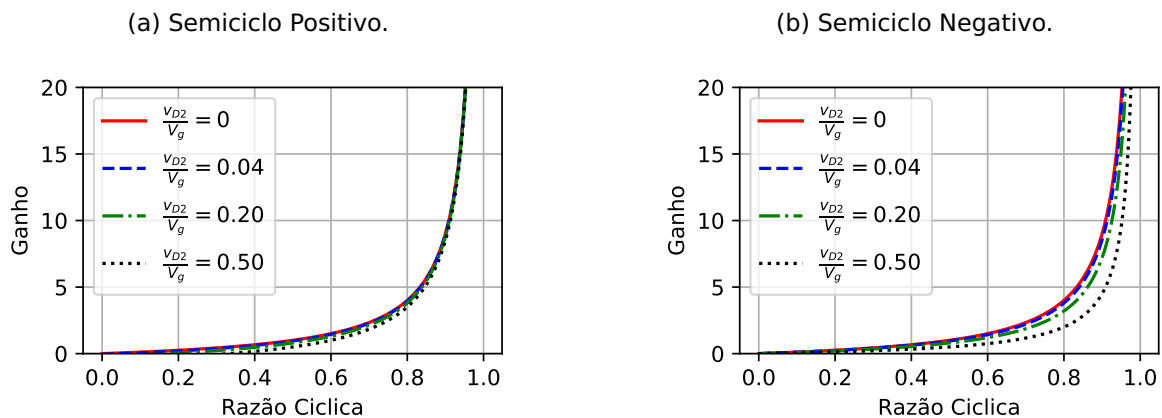
Neste caso as equações 3.79 e 3.81 se reduzem respectivamente a:

$$\frac{v_{Ck}}{V_g} = \frac{D_k - (1 - D_k) \frac{V_D}{V_g}}{(1 - D_k)} \quad (3.84)$$

e

$$\frac{v_{Ck}}{V_g} = \frac{D_k(1 + \frac{V_D}{D})}{(1 - D_k)} \quad (3.85)$$

Plotando-se o gráfico para alguns valores distintos de $\frac{V_D}{V_g}$, chega-se às seguintes curvas mostradas nas figuras 43a e 43b:



Fonte: Autor.

Fonte: Autor.

Figura 43 – Ganho em função da razão cíclica para valores discretos de $\frac{V_D}{V_g}$.

Observa-se que, de acordo com a figura 45, as curvas de ganho para as duas situações possuem seus valores atenuados para todos os valores de razões cíclicas, com exceção para $D_k = 0$ e $D_k = 1$. Para pequenos valores de $\frac{V_D}{V_g}$ as curvas de ganho se aproximam da curva ideal. A influência dos diodos no ganho são mais perceptíveis no semiciclo negativo da tensão de saída.

3. Considerando-se apenas as resistências do indutor e dos diodos das chaves, ou seja, r_L e r_D :

Nesta situação as equações 3.79 e 3.81 se reduzem respectivamente a:

$$\frac{v_{Ck}}{V_g} = \frac{R_Y(1 - D_k)D_k}{(R_Y(1 - D_k)^2 + r_L + r_D)} \quad (3.86)$$

e

$$\frac{v_{Ck}}{V_g} = \frac{D_k(1 + \frac{v_D}{D})}{(1 - D_k)} \quad (3.87)$$

Plotando-se o gráfico para alguns valores distintos de $\frac{r_L}{R_Y}$ e $\frac{r_D}{R_Y}$, chega-se às seguintes curvas mostradas nas figuras 44a e 44b:

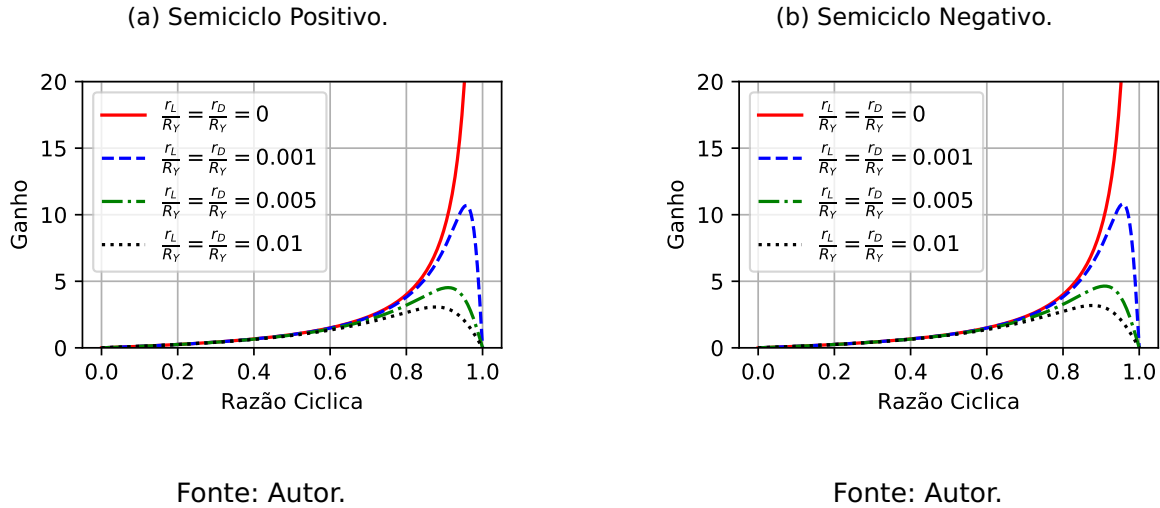


Figura 44 – Ganho em função da razão cíclica para valores discretos de $\frac{r_L}{R_Y}$ e $\frac{r_D}{R_Y}$.

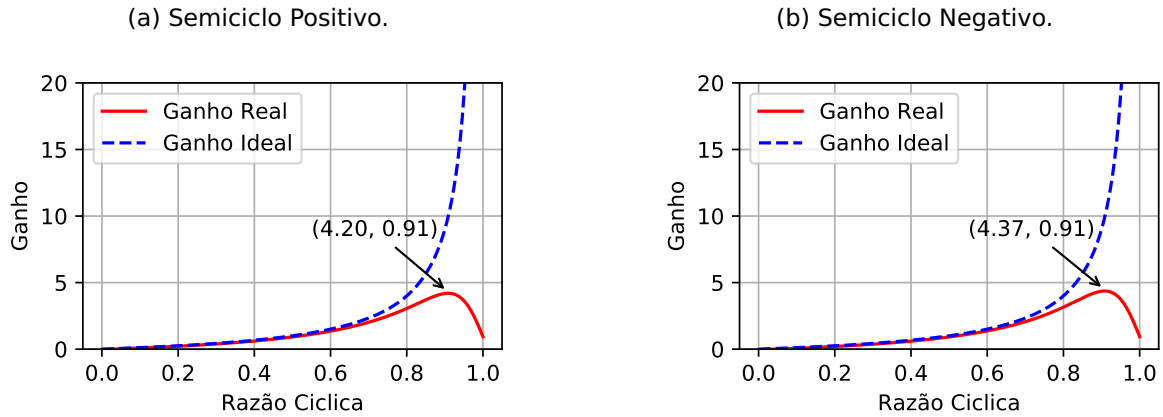
Neste caso observa-se claramente uma limitação no valor do ganho para valores de $\frac{r_L}{R_Y}$ e $\frac{r_D}{R_Y}$ diferentes de zero. Esta relação é de fundamental importância, pois de acordo com um projeto específico, as resistências dos indutores e chaves devem ser minimizadas de tal forma que o maior ganho desenvolvido pelo conversor seja inferior ao ganho máximo real do conversor.

4. Considerando-se todos os parâmetros:

Nesta análise serão considerados os mesmos parâmetros utilizados na seção anterior para o cálculo da razão cíclica, ou seja:

$$V_g = 1,175 \text{ pu} \quad V_{DC} = 1,1 \text{ pu} \quad v_{CE} = 0,061 \text{ pu} \\ v_D = 0,041 \text{ pu} \quad r_L = 0,0057 \text{ pu} \quad r_D = 0,0076 \text{ pu}$$

Utilizando-se as equações 3.79 e 3.81 chega-se aos seguintes gráficos mostrados nas figuras 45a e 45b:



Fonte: Autor.

Fonte: Autor.

Figura 45 – Ganho em função da razão cíclica para valores discretos de $\frac{r_L}{R_Y}$ e $\frac{r_D}{R_Y}$.

De acordo com o gráfico, observa-se que o máximo ganho permitido é de 4,20 e 4,37 para os semiciclos positivos e negativos respectivamente, com uma razão cíclica máxima de 0,91 considerando os valores base em pu adotados. Porém, como a situação de maior ganho exigido pelo inversor é durante o ponto de máximo do semiciclo positivo, o ganho máximo real do inversor será de 4,20.

A análise do ganho em função das perdas nas chaves e indutores é de fundamental importância, pois conforme apresentado nas figuras 45a e 45b, existe uma limitação prática para o ganho do inversor, de tal forma que durante o projeto do mesmo, o valor máximo do ganho em operação não deve ultrapassar este valor.

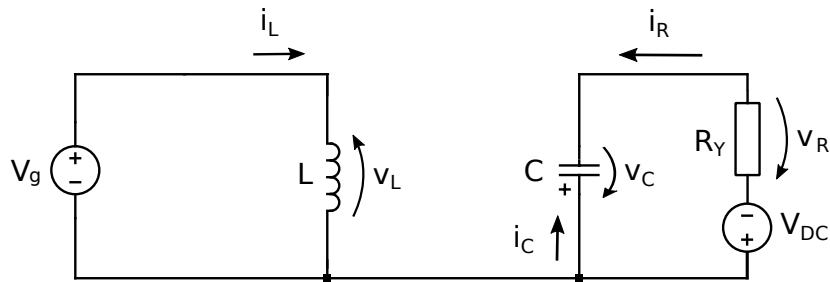
3.5 Cálculo dos indutores e capacitores do inversor

Para a determinação dos valores das indutâncias e capacitâncias do conversor, serão considerados os valores médios quase instantâneos, ou seja, para cada intervalo de chaveamento considerar-se-á que não existirão variações de tensão nos indutores e corrente nos capacitores. Para os referidos cálculos será utilizado o modelo monofásico representado pela figura 29 desconsiderando-se as perdas.

As etapas de operação, ilustradas nas figuras 46 e 47, e as equações da tensão no indutor e corrente no capacitor para o braço 1 do inversor *Buck-Boost* baseados no modelo sem perdas são apresentadas a seguir.

1- Primeira etapa: Chave T_1 ligada e chave T_2 desligada.

Figura 46 – Diagrama esquemático equivalente da primeira etapa de operação do circuito equivalente monofásico sem perdas.



Fonte: Autor.

• Indutor:

$$+ v_g - v_L = 0$$

$$v_L = V_g \quad (3.88)$$

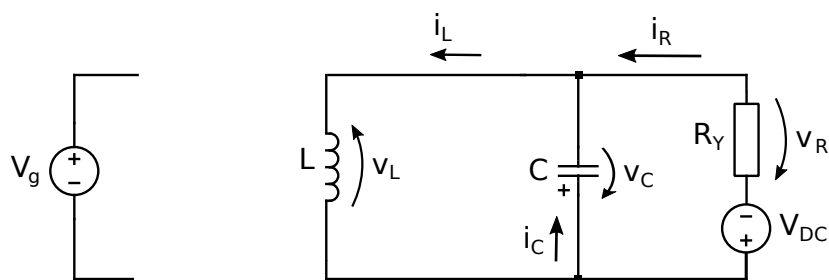
• Capacitor:

$$i_C = -i_R$$

$$i_C = -\frac{v_R}{R_Y} \quad (3.89)$$

2- Segunda etapa: Chave T_1 desligada e chave T_2 ligada.

Figura 47 – Diagrama esquemático equivalente da segunda etapa de operação do circuito equivalente monofásico sem perdas.



Fonte: Autor.

• Indutor:

$$v_L + v_C = 0$$

$$v_L = -v_C \quad (3.90)$$

• Capacitor:

$$i_C + i_R = i_L$$

$$i_C = i_L - i_R$$

$$i_C = i_L - \frac{v_R}{R_Y} \quad (3.91)$$

3.5.1 Indutores

De acordo com as etapas de operação apresentadas nas figuras 46 e 47 e as respectivas equações para a tensão no indutor, chega-se as seguintes formas de onda mostradas na figura 147a para os indutores do inversor.

Como a tensão nos indutores durante os intervalos de tempo DT_s e $(1-D)T_s$ são constantes, Δi_L pode ser calculado como:

$$\begin{aligned}\frac{\Delta i_L}{\Delta t} &= \frac{V_L}{L} \\ \Delta i_L &= \frac{V_L}{L} \Delta t\end{aligned}$$

Considerando o intervalo de tempo DT_s tem-se $V_L = V_g$ e $\Delta t = DT_s$, desta forma:

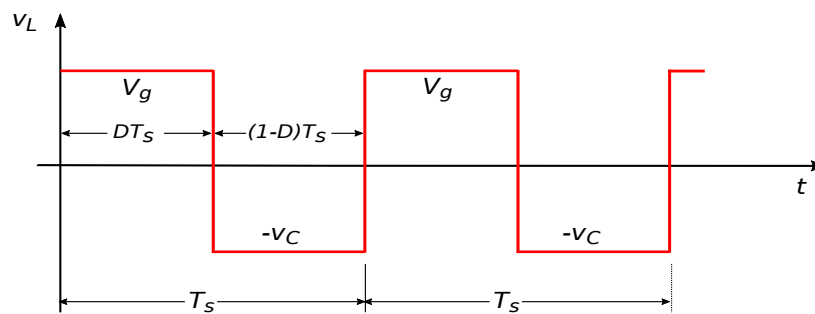
$$\Delta i_L = \frac{V_g}{L} DT_s$$

Substituindo D por $\frac{V_{Ck}}{V_{Ck} + V_g}$ (equação A2.15), tem-se:

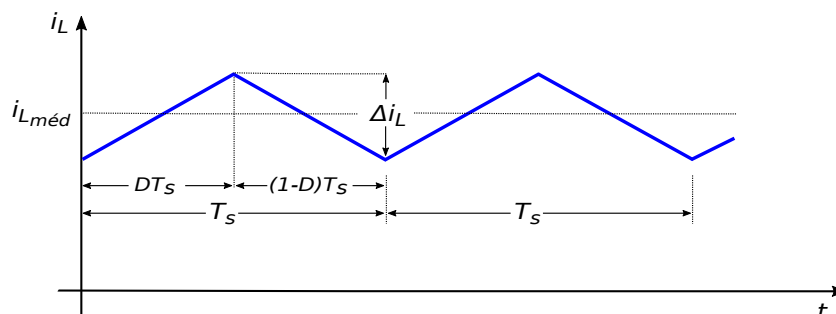
$$\Delta i_L = \frac{T_s}{L} \cdot V_g \frac{V_{Ck}}{(V_{Ck} + V_g)} \quad (3.92)$$

Figura 48 – Formas de onda da tensão e corrente nos indutores do conversor.

(a) Tensão nos indutores.



(b) Corrente nos indutores



Fonte: Autor.

Observa-se que na equação 3.92 o valor de Δi_L depende da relação $\frac{V_g v_{Ck}}{(v_{Ck} + V_g)}$ que é variante no tempo, devido a tensão v_{Ck} possuir uma componente senoidal. Para o cálculo do indutor será considerado então um Δi_L parametrizado dado por:

$$\Delta i_{Lpar} = \frac{\Delta i_L L}{T_s} = V_g \frac{v_{Ck}}{(v_{Ck} + V_g)} \quad (3.93)$$

Como $v_{Ck} = V_{DC} + V_{max} \text{sen} \theta$, a equação 3.93 torna-se:

$$\Delta i_{Lpar} = V_g \frac{V_{DC} + V_{max} \text{sen} \theta_1}{(V_{DC} + V_{max} \text{sen} \theta_1 + V_g)} \quad (3.94)$$

Considerando $V_{DC} = V_{max} + 0,1V_{max} = 1,1V_{max}$, tem-se:

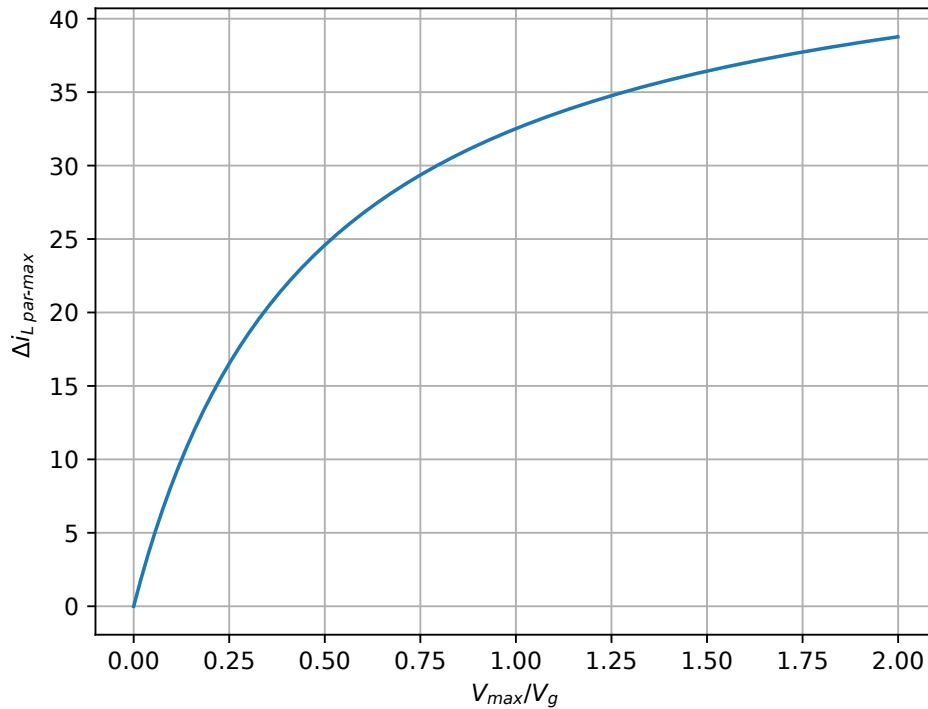
$$\begin{aligned} \Delta i_{Lpar} &= V_g \frac{1,1V_{max} + V_{max} \text{sen} \theta_1}{(1,1V_{max} + V_{max} \text{sen} \theta_1 + V_g)} \\ \Delta i_{Lpar} &= V_g \frac{V_{max}(1,1 + \text{sen} \theta_1)}{(V_{max}(1,1 + \text{sen} \theta_1) + V_g)} \\ \Delta i_{Lpar} &= \frac{V_{max}(1,1 + \text{sen} \theta_1)}{\left(\frac{V_{max}}{V_g}(1,1 + \text{sen} \theta_1) + 1\right)} \end{aligned} \quad (3.95)$$

Para a determinação do valor da indutância do indutor, será considerado o valor máximo de Δi_{Lpar} , garantindo assim a situação em que ocorrerá a máxima ondulação da corrente no indutor. Matematicamente:

$$L = \text{máx}(\Delta i_{Lpar}) \cdot \frac{T_s}{\Delta i_L} \quad (3.96)$$

Para se calcular o ângulo em que ocorre o máximo valor de Δi_{Lpar} , basta derivar a equação 3.95 em relação ao ângulo θ_1 para os valores de v_{Ck} e V_g especificados em projeto, e igualar a zero. Uma outra alternativa, consiste-se em plotar o gráfico de $\Delta i_{Lpar-max}$ em função de diversos valores de interesse para $\frac{V_{max}}{V_g}$, conforme ilustrado na figura 49. Definindo-se então a relação $\frac{V_{max}}{V_g}$ requerida, determina-se o correspondente valor máximo de Δi_{Lpar} .

Figura 49 – Máximos valores de $\Delta i_{L,par}$ em função de $\frac{V_{max}}{V_g}$ variando de 0 a 2.



Fonte: Autor.

De posse do valor máximo de $\Delta i_{L,par}$ e os demais valores definidos em projeto, através da equação 3.96, calcula-se o valor da indutância. Devido a simetria dos braços dos conversores, os os valores das indutâncias dos outros indutores serão idênticos.

3.5.2 Capacitores

De acordo com as etapas de operação apresentadas nas figuras 46 e 47 e as respectivas equações para a corrente no capacitor, chega-se as seguintes formas de onda mostradas na figura 50 para os capacitores do conversor.

Considerando que a o valor médio da tensão no capacitor durante o período de chaveamento seja constante, a área abaixo da curva da corrente no capacitor durante intervalo de chaveamento DT_s representará a variação na carga do capacitor quando fornecendo corrente para a saída. Esta variação de carga ΔQ produzirá uma variação de tensão nos terminais do capacitor, produzindo assim uma ondulação na tensão em seus terminais dada por Δv_C .

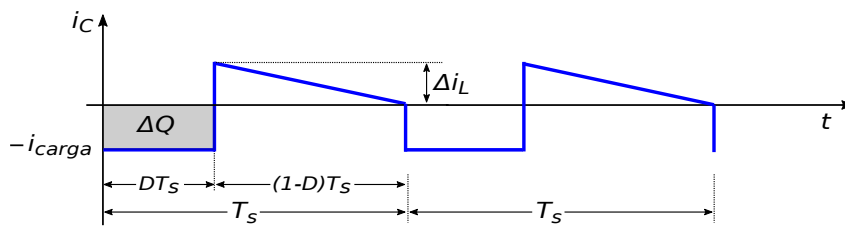
Sabendo-se que $C = \frac{\Delta Q}{\Delta v_C}$ e $\Delta Q_1 = DT_s \cdot i_R$, tem-se:

$$C = \frac{DT_s i_R}{\Delta v_C}$$

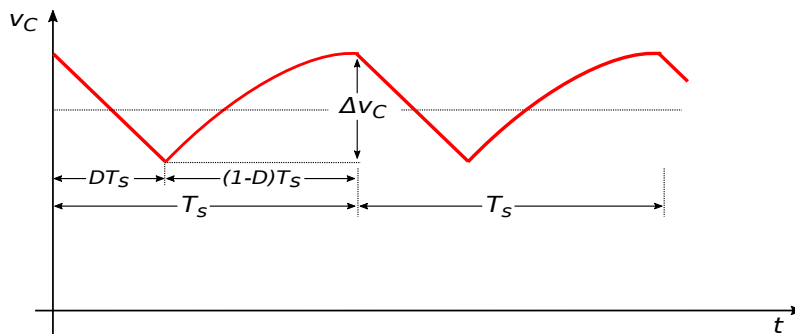
$$C = \frac{v_R DT_s}{R_Y \Delta v_C} \quad (3.97)$$

Figura 50 – Formas de onda da tensão e corrente nos capacitores do conversor.

(a) Corrente nos capacitores.



(b) Tensão nos capacitores



Fonte: Autor.

Substituindo D por $\frac{v_{Ck}}{v_{Ck} + V_g}$ (equação A2.15), chega-se a equação para a determinação do valor da capacitância do capacitor para o conversor proposto:

$$C = \frac{v_R \frac{v_C}{v_C + V_g} T_s}{R_Y \Delta v_C} \quad (3.98)$$

Observa-se que na equação 3.98 o valor de C depende da relação $v_R \frac{v_C}{v_C + V_g}$ que assim como no indutor, é variante no tempo, devido a tensão v_C possuir uma componente senoidal, e a tensão v_1 ser puramente senoidal. Para o cálculo do capacitor será considerado então um Δv_C parametrizado dado por:

$$\Delta v_{Cpar} = v_R \frac{v_C}{v_C + V_g} = \frac{R_Y C \Delta v_C}{T_s} \quad (3.99)$$

Como $v_R = V_{max} \text{sen} \theta$ e $v_C = V_{DC} + V_{max} \text{sen} \theta$, a equação 3.99 torna-se:

$$\Delta v_{Cpar} = V_{max} \text{sen} \theta \cdot \frac{V_{DC} + V_{max} \text{sen} \theta}{V_{DC} + V_{max} \text{sen} \theta + V_g} \quad (3.100)$$

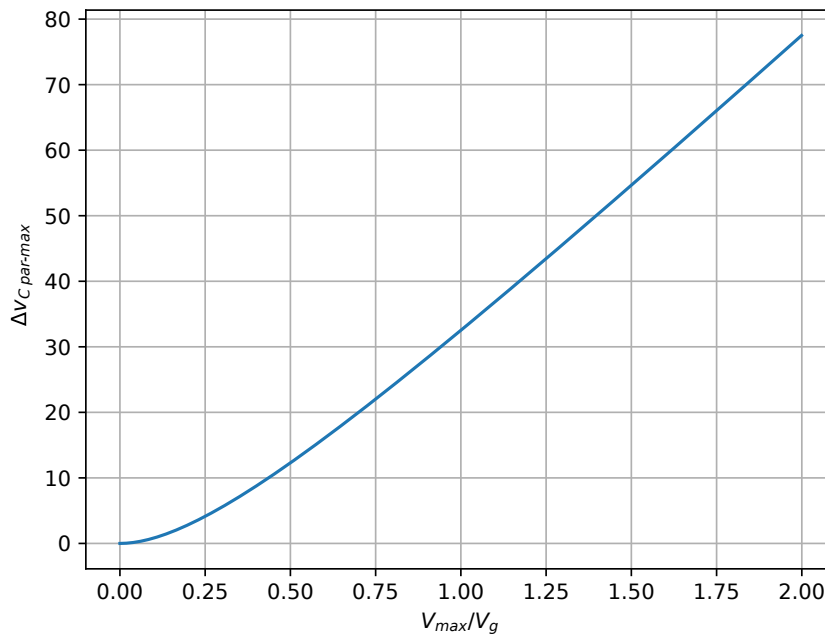
Considerando $V_{DC} = V_{max} + 0,1V_{max} = 1,1V_{max}$, tem-se:

$$\begin{aligned} \Delta v_{Cpar} &= V_{max} \text{sen} \omega t \cdot \frac{1,1V_{max} + V_{max} \text{sen} \omega t}{(1,1V_{max} + V_{max} \text{sen} \omega t + V_g)} \\ \Delta v_{Cpar} &= V_{max} \text{sen} \omega t \cdot \frac{V_{max}(1,1 + \text{sen} \omega t)}{(V_{max}(1,1 + \text{sen} \omega t) + V_g)} \\ \Delta v_{Cpar} &= V_{max}^2 \cdot \frac{\text{sen} \omega t(1,1 + \text{sen} \omega t)}{(V_{max}(1,1 + \text{sen} \omega t) + V_g)} \\ \Delta v_{Cpar} &= \frac{V_{max} \frac{V_{max}}{V_g} \cdot \text{sen} \omega t(1,1 + \text{sen} \omega t)}{\left(\frac{V_{max}}{V_g}(1,1 + \text{sen} \omega t) + 1\right)} \end{aligned} \quad (3.101)$$

Através do valor máximo de Δv_{Cpar} calcula-se o valor da capacitância dos capacitores do conversor para o máximo valor de variação da tensão nos mesmos dada por:

$$C = \text{máx}(\Delta v_{Cpar}) \cdot \frac{T_s}{R_Y \Delta v_C} \quad (3.102)$$

De forma semelhante feita para o indutor, para valores de interesse de $\frac{V_{max}}{V_g}$ plota-se o gráfico com os valores máximos de Δv_{Cpar} em função de $\frac{V_{max}}{V_g}$. De posse dos valores de projeto para V_{max} e V_g determina-se a relação entre eles, e através do gráfico mostrado na figura 51, encontra-se o valor de Δv_{Cpar} correspondente. De posse deste valor, substitui-se o mesmo na equação 3.102, e calcula-se então a capacitância do capacitor do braço 1 do conversor. Os demais capacitores C_2 e C_3 , devido as simetrias do conversor, terão o mesmo valor de capacitância do capacitor C .

Figura 51 – Máximo valor de $\Delta v_{C_{par}}$ para valores de $\frac{V_{max}}{V_g}$ variando de 0 a 2.

Fonte: Autor.

3.6 Conclusão

Neste capítulo foi proposto um modelo monofásico do inversor levando em conta as perdas nas chaves e nos elementos passivos do inversor. Foi apresentada uma análise das influências das não idealidades sobre a razão cíclica e ganho, percebendo-se que o fator de maior impacto sobre o ganho são as perdas resistivas nos indutores e de condução nas chaves, sendo estes determinantes no máximo ganho estático que o conversor pode proporcionar. Uma análise do nível CC da tensão nos capacitores foi realizada concluindo-se que quando este é proporcional à amplitude da componente senoidal da tensão no capacitor, as perdas por chaveamento podem ser reduzidas, devido ao fato de que a tensão de bloqueio/condução apresentam valores menores quando se deseja ajustar a tensão de saída em um controle V/Hz por exemplo. Foi observado também que o valor deste *offset* tem influência direta sobre os valores médio e eficaz das correntes nos indutores do inversor. Utilizando-se a técnica do *offset* variável percebe-se que estes valores são menores quando comparados com a técnica de *offset* constante, o que também leva a concluir ser mais vantajoso, pois as perdas nos indutores e por condução nas chaves serão minimizadas. Também foram apresentadas as metodologias para o cálculo do valor das indutâncias dos indutores e capacitâncias dos capacitores do inversor *Buck-Boost*, chegando-se à funções parametrizadas cuja solução pode ser realizada de forma numérica ou gráfica.

CAPÍTULO 4

SIMULAÇÕES COMPUTACIONAIS COM CARGAS RESISTIVA E RL

As simulações computacionais do conversor foram feitas utilizando-se *scripts* desenvolvidos pelo autor na linguagem de programação *Python*, e um software específico para simulações de circuitos eletrônicos voltados para a área de eletrônica de potência, o PLECS®.

Python

A escolha da linguagem *Python* baseia-se no fato de ser uma linguagem interpretada, o que simplifica a depuração do programa, possuir uma sintaxe clara e concisa, facilitando a interpretação do código fonte tornando assim a linguagem mais produtiva.

O *Python* [31] possui várias estruturas de alto nível e módulo prontos para o uso, além de bibliotecas de terceiros que podem ser adicionadas, tais como *Matplotlib*, *Numpy*, *Scipy*, utilizadas neste trabalho, entre outras. Devido a linguagem ser interpretada, e executada através da máquina virtual *Python*, torna o código portátil e passível de ser rodado em outros sistemas operacionais ou executar direto do código fonte.

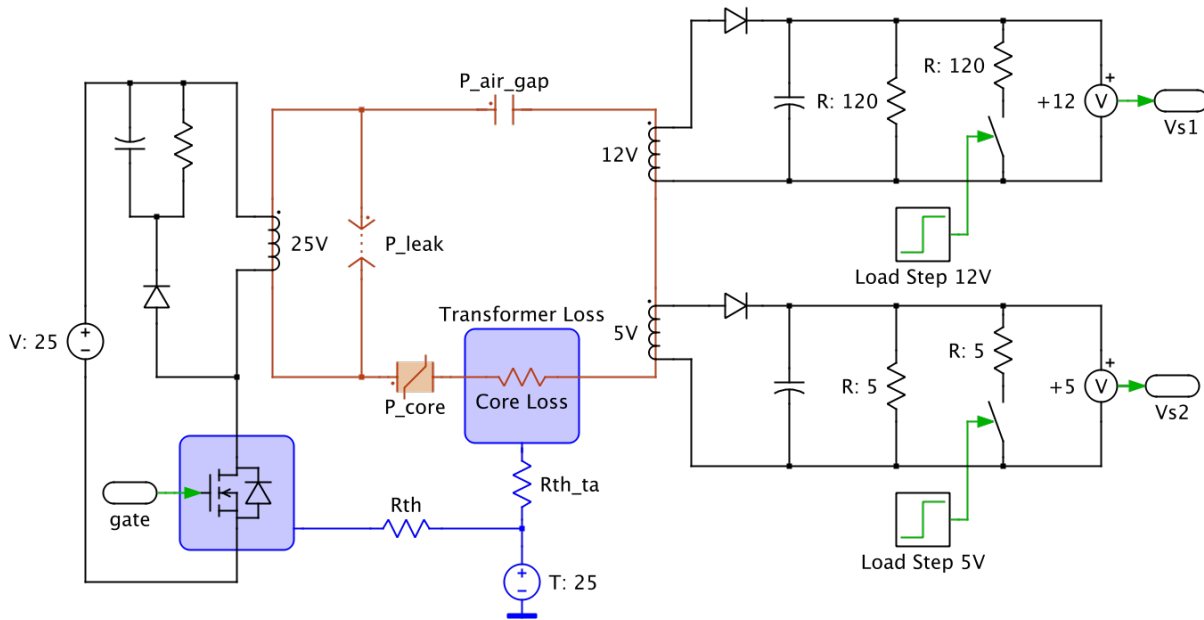
Por ser uma ferramenta para simulações de sistemas de eletrônica de potência, o PLECS® pode ser utilizado em várias áreas da engenharia elétrica e eletrônica, facilitando o modelamento e simulação de sistemas completos, incluindo fontes de energia, conversores de potência e cargas.

PLECS®

Este *software* possui uma vasta biblioteca de componentes, cobrindo os principais elementos e dispositivos elétrico e eletrônicos, bem como elementos magnéticos e térmicos, e aspectos mecânicos e de controle em sistemas de conversão de energia. Os circuitos eletrônicos são desenhados através de um editor de esquemas, utilizando simbologias conhecidas e usuais. Os componentes eletrônicos são alocados no ambiente e trabalho do editor, e suas conexões são realizadas de forma simples por linhas desenhadas que representam os condutores. A figura 52 mostra um diagrama elétrico de um conversor *flyback* com dois secundários no PLECS®, combinando as funções elétricas térmicas e magnéticas de um circuito. As perdas térmicas do MOSFET e do transformador são captura-

das por um dissipador virtual e acoplado através de uma resistência térmica ao ambiente com temperatura de 25° C. O transformador foi representado por um circuito magnético equivalente em função da curva de saturação $B-H$ do núcleo do material que o compõe.

Figura 52 – Exemplo de um diagrama esquemático no PLECS®.



Fonte: <https://www.plexim.com/plecs>.

4.1 Modelo matemático para simulação

Para simulações iniciais foi utilizado o modelo representado pela equação matricial 2.31 desprezando-se as perdas. Para os cálculos das indutâncias e capacitâncias do conversor serão utilizadas as metodologias apresentadas nas subseções 3.5.1 e 3.5.2.

Foram utilizadas as seguintes considerações para o projeto do inversor:

- Tensão de entrada = 48 V
- Tensão de linha na Carga = 50 Vrms
- Resistência de carga (estrela) = 6,02 Ω
- Frequência da tensão de saída = 60 Hz
- Frequência de chaveamento = 20 kHz
- $\Delta i_L = 1$ A
- $\Delta v_C = 2$ V

✓ Cálculo do indutor:

Utilizando-se a equação 3.95, e substituindo-se V_{max} por $\frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}}$, determina-se graficamente o máximo valor para Δi_{Lpar} :

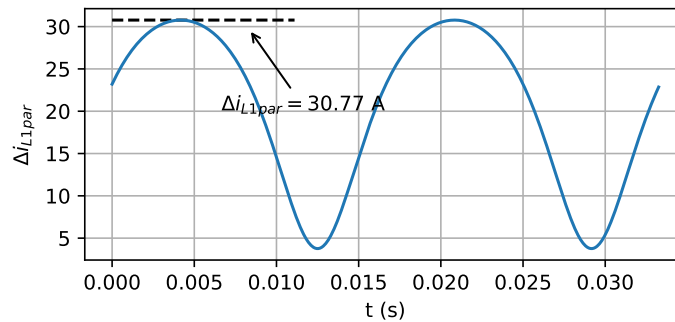
$$\Delta i_{Lpar} = V_g \frac{1,1 \frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} + \frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} \text{sen}\theta_1}{(1,1 \frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} + \frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} \text{sen}\theta_1 + V_g)}$$

$$\Delta i_{Lpar} = 48 \frac{1,1 \frac{\sqrt{2}}{\sqrt{3}} 50 + \frac{\sqrt{2}}{\sqrt{3}} 50 \text{sen}\theta_1}{(1,1 \frac{\sqrt{2}}{\sqrt{3}} 50 + \frac{\sqrt{2}}{\sqrt{3}} 50 \text{sen}\theta_1 + 48)}$$

$$\Delta i_{Lpar} = \frac{44,90 + 40,82 \text{sen}\theta_1}{(1,935 + 0,85 \text{sen}\theta_1)}$$

Plotando-se o gráfico de Δi_{Lpar} para 2 ciclos da tensão de saída, tem-se a curva mostrada na figura 53:

Figura 53 – Máximo valor para Δi_{Lpar} .



Fonte: Autor.

Substituindo-se o valor máximo para Δi_{Lpar} , encontrado no gráfico da figura 53 na equação 3.96, pode-se calcular finalmente o valor da indutância de L_1 .

$$L_1 = 30,77 \frac{1}{(20 \times 10^3 \times 1)}$$

$$L_1 = 769,27 \mu\text{H}$$

Conseqüentemente L_2 e L_3 também serão iguais a 769,27 μH .

✓ Cálculo do capacitor:

Utilizando-se a equação 3.101, e substituindo-se V_{max} por $\frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}}$, determina-se graficamente o máximo valor para Δv_{Cpar} :

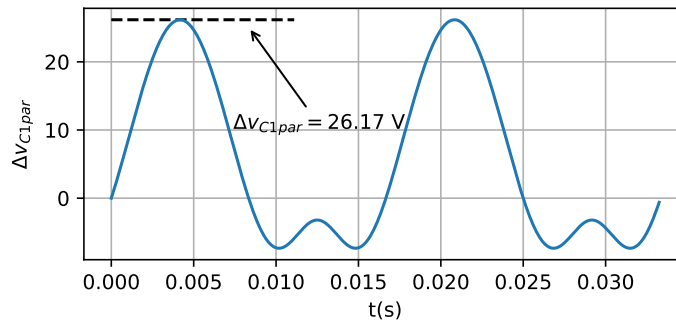
$$\Delta v_{C_{par}} = \frac{\frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} \frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} \frac{1}{V_g} \cdot \text{sen}\theta_1 (1, 1 + \text{sen}\theta_1)}{\left(\frac{\sqrt{2}}{\sqrt{3}} V_{LINHA_{rms}} \frac{1}{V_g} (1, 1 + \text{sen}\theta_1) + 1 \right)}$$

$$\Delta v_{C_{par}} = \frac{\frac{\sqrt{2}}{\sqrt{3}} 50 \frac{\sqrt{2}}{\sqrt{3}} \frac{50}{48} \cdot \text{sen}\theta_1 (1, 1 + \text{sen}\theta_1)}{\left(\frac{\sqrt{2}}{\sqrt{3}} \frac{50}{48} (1, 1 + \text{sen}\theta_1) + 1 \right)}$$

$$\Delta v_{C_{par}} = \frac{9,55 \text{sen}\theta_1 + 8,68 \text{sen}^2\theta_1}{(2,04 + 1,85 \text{sen}\theta_1)}$$

Plotando-se o gráfico de $\Delta v_{C_{par}}$ para 2 ciclos da tensão de saída, tem-se a curva mostrada na figura 54:

Figura 54 – Máximo valor para $\Delta v_{C_{par}}$.



Fonte: Autor.

Substituindo-se o valor máximo para $\Delta v_{C_{par}}$, encontrado no gráfico da figura 54 na equação 3.102, pode-se calcular finalmente o valor da capacitância de C_1 .

$$C_1 = 26,17 \frac{1}{20 \times 10^3 \times 6,02 \times 2}$$

$$C_1 = 326,05 \mu\text{F}$$

De forma similar, C_2 e C_3 também serão iguais a 326,05 μF .

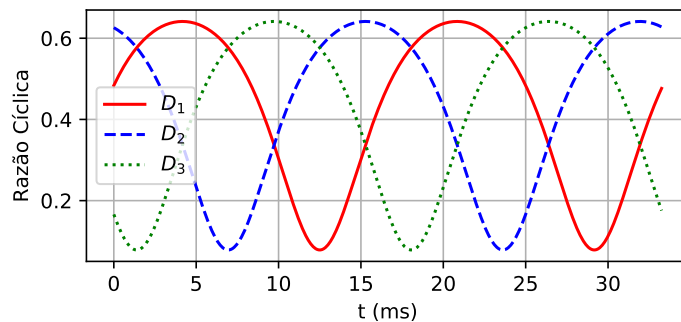
4.2 Simulação do modelo sem perdas nas chaves e indutores com carga R

As simulações realizadas nesta seção foram produzidas utilizando-se o diagrama esquemático do inversor *Buck-Boost* apresentado na figura 14, desconsiderando-se as perdas nas chaves, tensão coletor-emissor de saturação no caso dos IGBTs, tensão direta e resistência da junção para os diodos, e resistência dos enrolamentos dos indutores.

Para a validação do modelo, nas simulações foram utilizadas as bibliotecas *Numpy* [32], *Scipy* [33], e *Matplotlib* [34] do *Python*, onde foram resolvidas as equações diferenciais da equação matricial 2.31 desprezando-se as perdas. Como a matriz A da referida equação

é variante no tempo, deve-se atualizar a cada passo de integração os valores das razões cíclicas D_1 , D_2 e D_3 , cujos valores instantâneos foram determinados através da equação A2.15 com os respectivos valores de tensão de saída. As formas de onda obtidas para as razões cíclicas apresentadas na figura 55 foram plotadas com base nas considerações da subseção 4.1. Foram utilizados como passos de integração o mesmo período da frequência de chaveamento, ou seja, $T_s = \frac{1}{f_s} = 50\mu s$.

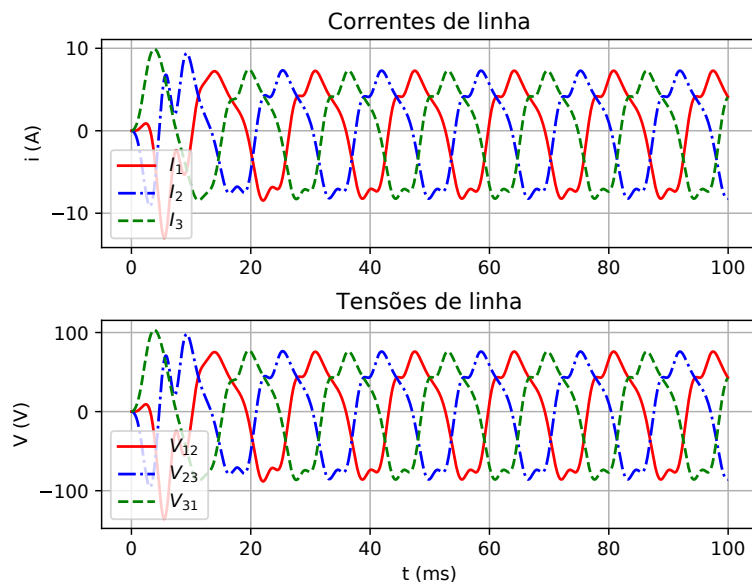
Figura 55 – Gráficos das razões cíclicas utilizadas nas simulações computacionais.



Fonte: Autor.

Os resultados obtidos para as correntes e tensões de linha são mostrados na figura 56.

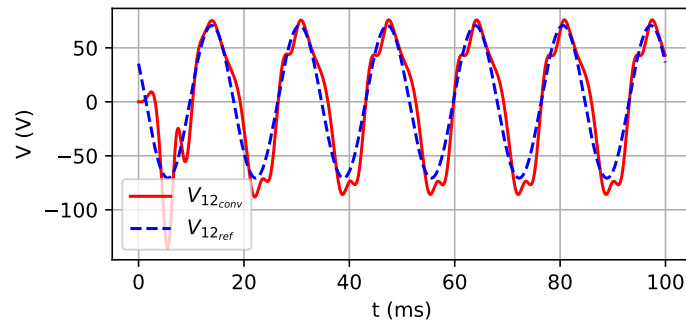
Figura 56 – Tensões e correntes de linha para $L_{1,2,3} = 769,27\ \mu H$ e $C_{1,2,3} = 326,05\ \mu F$.



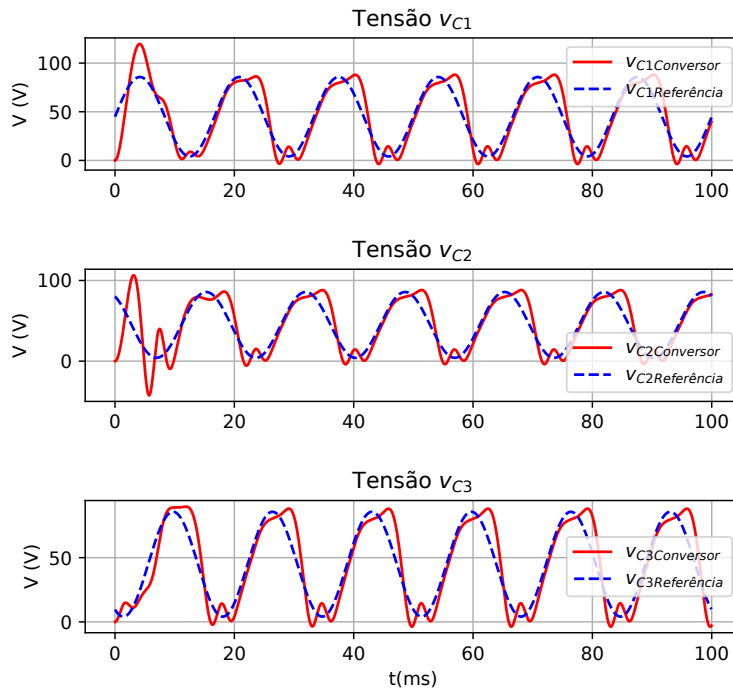
Fonte: Autor.

Observa-se que o conversor apesar de produzir tensões e correntes trifásicas em sua saída, não foi capaz de seguir as tensões de referências para as tensões de linha, representada na figura 57 para a tensão V_{12} , e nos capacitores C_1 , C_2 e C_3 conforme mostrado na figura 58.

Figura 57 – Tensão de linha do conversor e sua referência.



Fonte: Autor.

Figura 58 – Tensão no capacitor C_1 e sua referência.

Fonte: Autor.

Os resultados obtidos na figura 56 devem-se ao comportamento dinâmico do conversor em relação às variações em sua razão cíclica, pois a função de transferência do sistema muda a cada passo de integração, devido a matriz A ser variante no tempo.

Para se determinar a função de transferência da tensão no capacitor em relação à tensão de entrada do inversor do sistema representado pela equação 3.47, basta-se resolver a seguinte equação 4.1 derivada das técnicas de controle de sistemas [35]:

$$\frac{V_C}{V_g} = C(SI - A)^{-1}B \quad (4.1)$$

Onde:

$$A = \begin{bmatrix} 0 & \frac{(D-1)}{L} \\ \frac{(1-D)}{C} & -\frac{1}{R_Y C} \end{bmatrix}, B = \begin{bmatrix} \frac{D}{L} & 0 \\ 0 & \frac{1}{R_Y C} \end{bmatrix} \text{ e } C = [0 \quad 1]$$

Substituindo-se as matrizes A , B , e C na equação 4.1 obtém-se a seguinte função de transferência:

$$\frac{v_C}{V_g} = \frac{\frac{1}{LC} D(1-D)}{s^2 + \frac{1}{R_Y C} s + \frac{(1-D)^2}{LC}} \quad (4.2)$$

O denominador da equação 4.2 representa a equação característica da função de transferência, e esta por sua vez possui a seguinte forma [35]:

$$s^2 + 2\xi\omega_0 s + \omega_0^2 \quad (4.3)$$

Onde:

$\omega_0 \rightarrow$ Frequência natural de oscilação

$\xi \rightarrow$ Fator de amortecimento

Por inspeção pode-se determinar estes parâmetros como se segue:

$$\omega_0^2 = \frac{(1-D)^2}{LC}$$

$$\omega_0 = \frac{(1-D)}{\sqrt{LC}} \quad (4.4)$$

$$2\xi\omega_0 = \frac{1}{R_Y C}$$

$$2\xi \frac{(1-D)}{\sqrt{LC}} = \frac{1}{R_Y C}$$

$$\xi = \frac{1}{2} \frac{1}{R_Y C} \frac{\sqrt{LC}}{(1-D)}$$

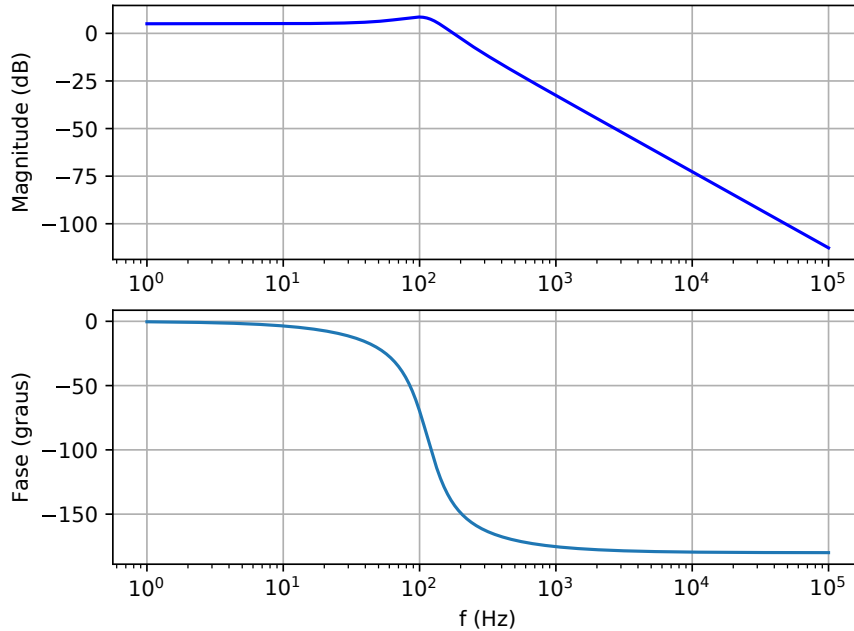
$$\xi = \frac{1}{2} \frac{1}{R_Y (1-D)} \sqrt{\frac{L}{C}} \quad (4.5)$$

De acordo com a equação 4.4, pode-se observar que a frequência natural de oscilação depende dos valores da indutância e capacitância calculados para o conversor, bem com do valor instantâneo da razão cíclica, visto que a razão cíclica imposta ao conversor apresenta o perfil mostrado na figura 55, tendo como valores mínimo e máximo 0,078 e 0,641 respectivamente.

Esta variação na razão cíclica, utilizando os valores de indutância e capacitância calculados nas seções 3.5.1 e 3.5.2 produzem, de acordo com a equação 4.4, valores mínimo

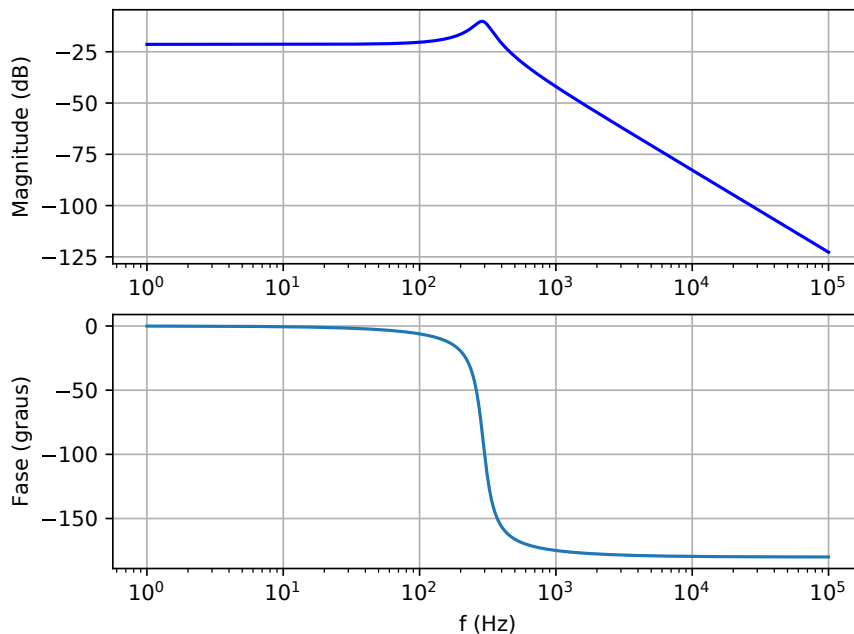
e máximo para a frequência de ressonância 113,98 Hz e 292,85 Hz respectivamente. As figuras 59 e 60 mostram o diagrama de Bode para as duas situações.

Figura 59 – Diagrama de Bode para razão cíclica máxima.



Fonte: Autor.

Figura 60 – Diagrama de Bode para razão cíclica mínima.



Fonte: Autor.

Com base na observação dos gráficos de Bode apresentados nas figuras 59 e 60, percebe-se que o ganho da função de transferência depende do valor instantâneo da razão cíclica. Os valores dos ganhos poderão ser iguais ou não dependendo da frequência da

tensão desejada, o que poderá implicar em valores dos picos positivos e negativos, bem como defasamentos instantâneos diferentes para a tensão senoidal produzida na saída do conversor. Para se evitar tal situação, a faixa de frequências desejadas para a qual o conversor irá responder deveria idealmente estar na região onde tanto o ganho quanto a fase permanecessem constantes. Infelizmente isto não será possível, pois sempre existirá uma pequena diferença entre os respectivos valores.

Observa-se matematicamente de acordo com a equação 4.4 que o valor mínimo para a frequência de ressonância sempre ocorrerá na situação em que a razão cíclica for máxima, sendo esta situação limitante. Satisfazendo-se a condição de razão cíclica máxima, garantidamente para todos os outros valores de razão cíclica a frequência de ressonância será maior.

Um outro parâmetro que é dependente da razão cíclica é o fator de amortecimento ξ . Sua relação com a razão cíclica é inversa, de acordo com a equação 4.5, e também dependente da carga. No instante em que a razão cíclica é máxima, o fator de amortecimento assume o valor de 0,36 e para o mínimo valor de razão cíclica, o fator de amortecimento é de 0,13. Isto justifica as maiores oscilações apresentadas no semi-ciclo negativo da tensão no capacitor mostradas na figura 58.

4.2.1 Metodologia para o cálculo das indutâncias e capacitâncias do inversor em função da resposta em frequência

Baseando-se nas observações feitas em relação a influencia da frequência de ressonância e o fator de amortecimento do sistema, propõe-se a seguinte metodologia para a determinação dos valores dos indutores e capacitores do conversor minimizando-se a distorção da tensão de saída:

1. Estabelecer uma relação entre o valor da indutância e capacitância com base na equação 4.5:

$$\begin{aligned}\xi &= \frac{1}{2} \frac{1}{R_Y(1-D)} \sqrt{\frac{L}{C}} \\ \xi^2 &= \frac{1}{4} \frac{1}{R_Y^2(1-D)^2} \frac{L}{C} \\ \frac{L}{C} &= \xi^2 R_Y^2 (1-D)^2 \\ \frac{L}{C} &= \lambda\end{aligned}\tag{4.6}$$

2. Obedecendo-se a condição de que tanto o ganho quanto a fase da função de transferência permaneçam quase constantes para a faixa de frequência desejada, as seguintes condições devem ser observadas:

2.1. Ganho quase constante:

Para se determinar o módulo do ganho da função de transferência apresentada na equação 4.2, basta-se substituir s por $j\omega$, e calcular o módulo do número complexo na frequência desejada.

$$\frac{v_C}{V_g} = \frac{\frac{1}{LC}D(1-D)}{s^2 + \frac{1}{R_Y C}s + \frac{(1-D)^2}{LC}}$$

$$|G(j\omega)| = \frac{\frac{1}{LC}D(1-D)}{j\omega^2 + \frac{1}{R_Y C}j\omega + \frac{(1-D)^2}{LC}}$$

Multiplicando-se o numerador e denominador por LC , obtém-se:

$$|G(j\omega)| = \left| \frac{D(1-D)}{LC(j\omega)^2 + \frac{L}{R_Y}j\omega + (1-D)^2} \right|$$

$$|G(j\omega)| = \left| \frac{D(1-D)}{-LC\omega^2 + \frac{L}{R_Y}j\omega + (1-D)^2} \right|$$

$$|G(j\omega)| = \frac{D(1-D)}{\sqrt{[(1-D)^2 - LC\omega^2]^2 + \frac{L^2\omega^2}{R_Y^2}}} \quad (4.7)$$

Utilizando-se a relação proposta na equação 4.6 para substituir o valor de C , obtém-se:

$$|G(j\omega)| = \frac{D(1-D)}{\sqrt{[(1-D)^2 - L\frac{L}{\lambda}\omega^2]^2 + \frac{L^2\omega^2}{R_Y^2}}}$$

$$|G(j\omega)| = \frac{D(1-D)}{\sqrt{[(1-D)^2 - \frac{L^2}{\lambda}\omega^2]^2 + \frac{L^2\omega^2}{R_Y^2}}}$$

$$|G(j\omega)| = \frac{D(1-D)}{\sqrt{(1-D)^4 - \frac{2L^2\omega^2}{\lambda}(1-D)^2 + \frac{L^4\omega^4}{\lambda^2} + \frac{L^2\omega^2}{R_Y^2}}}$$

$$|G(j\omega)| = \frac{D(1-D)}{\sqrt{\frac{\omega^4}{\lambda^2}L^4 + \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda}(1-D)^2\right)L^2 + (1-D)^4}} \quad (4.8)$$

Substituindo-se $\omega = 0$ em 4.8, tem-se o ganho CC dado por:

$$|G(j\omega)|_{CC} = \frac{D(1-D)}{\sqrt{\frac{0^4}{\lambda^2}L^4 + \left(\frac{0^2}{R_Y^2} - \frac{2 \times 0^2}{\lambda}(1-D)^2\right)L^2 + (1-D)^4}}$$

$$|G(j\omega)|_{CC} = \frac{D(1-D)}{\sqrt{[(1-D)^4]}}$$

$$|G(j\omega)|_{CC} = \frac{D(1-D)}{(1-D)^2}$$

$$|G(j\omega)|_{CC} = \frac{D}{(1-D)} \quad (4.9)$$

Para que a condição de ganho seja satisfeita, o ganho na maior frequência de operação deve estar em torno do valor na frequência de menor operação, que no caso será considerado o ganho CC. Dependendo do valor de ξ [35], esta diferença poderá ser positiva ou negativa. Desta forma o cálculo da indutância deverá ser dividido em duas situações:

i. $\xi < 0,707$:

Nesta situação, devido a presença do pico de ressonância no gráfico de bode, ao ganho da função de transferência cresce a medida em que a frequência da tensão de saída aumenta. Desta forma estabelecesse uma tolerância máxima de ganho para a frequência desejada em relação ao ganho CC. Matematicamente:

$$|G(j\omega_{max})| = |G(j\omega)|_{CC} + \Delta|G(j\omega)|_{CC}$$

ii. $\xi \geq 0,707$:

Neste caso, não haverá o pico de ressonância, e o ganho da função de transferência decresce a medida em que a frequência da tensão de saída aumenta. Sendo assim, uma tolerância mínima de ganho deve ser estabelecida para a frequência desejada em relação ao ganho CC. Matematicamente:

$$|G(j\omega_{max})| = |G(j\omega)|_{CC} - \Delta|G(j\omega)|_{CC}$$

Generalizando-se pode-se escrever:

$$\begin{aligned} |G(j\omega_{max})| &= |G(j\omega)|_{CC} \pm \Delta|G(j\omega)|_{CC} \\ |G(j\omega_{max})| &= (1 \pm \Delta)|G(j\omega)|_{CC} \end{aligned} \quad (4.10)$$

Definindo-se $m = (1 \pm \Delta)$ e substituindo-se a equação 4.9 em, tem-se:

$$|G(j\omega_{max})| = m \frac{D}{(1-D)} \quad (4.11)$$

$$\text{Onde} \Rightarrow \begin{cases} m = (1 + \Delta) \text{ para } \xi < 0,707 \\ m = (1 - \Delta) \text{ para } \xi \geq 0,707 \end{cases}$$

Substituindo-se a equação 4.11 em 4.8 para o valor de ω_{max} , obtem-se:

$$\begin{aligned}
m \frac{D}{(1-D)} &= \frac{D(1-D)}{\sqrt{\frac{\omega^4}{\lambda^2} L^4 + \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (1-D)^4}} \\
m \frac{D'}{(1-D)} &= \frac{D'(1-D)}{\sqrt{\frac{\omega^4}{\lambda^2} L^4 + \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (1-D)^4}} \\
m \frac{1}{(1-D)} &= \frac{(1-D)}{\sqrt{\frac{\omega^4}{\lambda^2} L^4 + \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (1-D)^4}} \\
m &= \frac{(1-D)^2}{\sqrt{\frac{\omega^4}{\lambda^2} L^4 + \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (1-D)^4}} \\
m^2 &= \frac{(1-D)^4}{\frac{\omega^4}{\lambda^2} L^4 + \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (1-D)^4} \\
m^2 \frac{\omega^4}{\lambda^2} L^4 + m^2 \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + m^2 (1-D)^4 &= (1-D)^4 \\
m^2 \frac{\omega^4}{\lambda^2} L^4 + m^2 \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (m^2 - 1)(1-D)^4 &= 0 \\
m^2 \frac{\omega^4}{\lambda^2} L^4 + m^2 \left(\frac{\omega^2}{R_Y^2} - \frac{2\omega^2}{\lambda} (1-D)^2\right) L^2 + (m^2 - 1)(1-D)^4 &= 0 \tag{4.12}
\end{aligned}$$

Observa-se que a equação 4.12 é de 4º grau, porém podendo ser reduzida a uma equação do 2º grau em sua solução.

2.2. Fase quase constante:

Tomando-se novamente a função de transferência apresentada na equação 4.2, a fase do sinal de saída em função da frequência será dada por:

$$\phi(G(j\omega)) = \phi_{num_{G(j\omega)}} - \phi_{den_{G(j\omega)}} \tag{4.13}$$

✓ Fase do numerador (ϕ_{num}):

$$\begin{aligned}
\text{tg}(\phi_{num_{G(j\omega)}}) &= \frac{\text{Parte Im}_{num_{G(j\omega)}}}{\text{Parte Real}_{num_{G(j\omega)}}} \\
\text{tg}(\phi_{num_{G(j\omega)}}) &= \frac{0}{D(1-D)} \\
\text{tg}(\phi_{num_{G(j\omega)}}) &= 0 \\
\phi_{num_{G(j\omega)}} &= \text{arctg } 0 \\
\phi_{num_{G(j\omega)}} &= 0 \tag{4.14}
\end{aligned}$$

Substituindo-se 4.14 em 4.13, tem-se que:

$$\begin{aligned}\phi(G(j\omega)) &= 0 - \phi_{denG(j\omega)} \\ \phi(G(j\omega)) &= -\phi_{denG(j\omega)}\end{aligned}\quad (4.15)$$

✓ Fase do denominador ($\phi_{denG(j\omega)}$):

$$\begin{aligned}\operatorname{tg}(\phi_{denG(j\omega)}) &= \frac{\text{Parte Img}_{den}}{\text{Parte Real}_{den}} \\ \operatorname{tg}(\phi_{denG(j\omega)}) &= \frac{\frac{L}{R_Y}\omega}{(1-D)^2 - LC\omega^2}\end{aligned}\quad (4.16)$$

Substituindo-se $\phi_{denG(j\omega)}$ por $-\phi(\omega)$ (equação 4.15) e C por $\frac{L}{\lambda}$, a equação 4.16 torna-se:

$$\operatorname{tg}(-\phi(G(j\omega))) = \frac{\frac{L}{R_Y}\omega}{(1-D)^2 - L\frac{L}{\lambda}\omega^2}\quad (4.17)$$

Como o objetivo é determinar o valor da indutância L em função de $\phi(\omega)$, basta-se reorganizar a equação 4.17 da seguinte forma:

$$\begin{aligned}\operatorname{tg}(-\phi(G(j\omega))) &= \frac{\frac{L}{R_Y}\omega}{(1-D)^2 - \frac{L^2}{\lambda}\omega^2} \\ (1-D)^2 \operatorname{tg}(-\phi(G(j\omega))) - \frac{L^2}{\lambda}\omega^2 \operatorname{tg}(-\phi(G(j\omega))) &= \frac{L}{R_Y}\omega \\ -\frac{\omega^2 \operatorname{tg}(-\phi(G(j\omega)))}{\lambda} L^2 - \frac{\omega}{R_Y} L + (1-D)^2 \operatorname{tg}(-\phi(G(j\omega))) &= 0\end{aligned}\quad (4.18)$$

Como pode ser observado, a equação 4.18 é uma equação do segundo grau, tendo como sua variável a indutância L. Desta forma, a solução apresentará dois valores para a indutância e somente terá sentido físico se pelo menos uma das raízes for positiva. Caso possuam duas raízes positivas, por conveniência deve-se escolher a de maior valor, pois de acordo com a equação 3.92, quanto menor o valor da indutância do indutor, maior a ondulação de corrente no mesmo. Deve-se entretanto estipular o valor máximo para o defasamento da tensão de saída para a máxima frequência desejada.

Conclui-se que na realidade existem duas equações para se calcular o valor da indutância, a equação relacionada ao ganho quase constante (equação 4.9), e a equação relacionada à fase quase constante (equação 4.18). A solução final para o valor da indutância deverá satisfazer no diagrama de Bode nas duas situações. A seguir é feita uma análise tomando como referência os parâmetros adotados no início deste capítulo.

1. Condição de ganho quase constante:

Para se determinar o valor da indutância neste caso, os seguintes passos devem ser executados:

1.1. Definir um valor inicial para o fator de amortecimento:

Define-se inicialmente $\xi = 0,2$.

1.2. De posse do valor de ξ , determina-se o valor de λ através da equação 4.6, com $D = 0,641$ e $R = 6,02 \Omega$:

$$\begin{aligned}\lambda &= 4\xi^2 R^2 (1-D)^2 \\ \lambda &= 4 \times 0,2^2 \times 6,02^2 \times (1-0,641)^2 \\ \lambda &= 0,747\end{aligned}$$

1.3. Definir o máximo valor de frequência da tensão de saída:

Neste caso será adotado o valor de 60 Hz. Como as equações foram deduzidas para a frequência em rad/s, faz-se necessária a transformação:

$$\begin{aligned}\omega &= 2\pi f \\ \omega &= 2\pi 60 \\ \omega &= 377 \text{ rad/s}\end{aligned}$$

1.4. De posse dos valores de ξ , R e ω , calcula-se o valor de L para satisfazer a situação de ganho quase constante através da equação 4.12, com a condição de $\xi < 0,707$, ou seja:

$$m = (1 + \Delta)$$

Estipulando-se $\Delta = 1\%$, tem-se:

$$\begin{aligned}m &= (1 + 0,01) \\ m &= 1,01\end{aligned}$$

Substituindo-se o valor de m e os demais parâmetros e variáveis definidas do conversor na equação 4.12, calcula-se o valor da indutância resolvendo-se a seguinte equação:

$$\begin{aligned}1,01^2 \frac{377^4}{0,747^2} L^4 + 1,01^2 \left(\frac{377^2}{6,02^2} - \frac{2 \times 377^2}{0,747} (1-0,641)^2 \right) L^2 + (1,01^2 - 1)(1-0,641)^4 = 0 \\ 3,69 \times 10^{10} L^4 - 4,60 \times 10^4 L^2 + 3,33 \times 10^{-4} = 0\end{aligned}$$

Substituindo-se L^2 por x , tem-se:

$$3,69 \times 10^{10} x^2 - 4,60 \times 10^4 x + 3,33 \times 10^{-4} = 0$$

Resolvendo-se a equação, e selecionando-se as raízes que possuam sentido físico, obtém-se:

$$\begin{aligned}x' &= 1,235 \times 10^{-6} \\ x'' &= 7,273 \times 10^{-9}\end{aligned}$$

Desta forma tem-se:

$$L'^2 = 1,235 \times 10^{-6}$$

$$L' = \sqrt{1,235 \times 10^{-6}}$$

$$L' = 1,11 \text{ mH}$$

$$L''^2 = 7,273 \times 10^{-6}$$

$$L'' = \sqrt{7,273 \times 10^{-6}}$$

$$L'' = 85,28 \mu\text{H}$$

Substituindo-se cada valor de indutância calculado na equação 4.6, com $\lambda = 0,747$ encontrado no passo 2 desta metodologia, determina-se os correspondentes valores das capacitâncias:

$$C' = \frac{L'}{\lambda} = \frac{1,11 \times 10^{-3}}{0,747} = 1488,08 \mu\text{F}$$

$$C'' = \frac{L''}{\lambda} = \frac{85,28 \times 10^{-6}}{0,747} = 114,32 \mu\text{F}$$

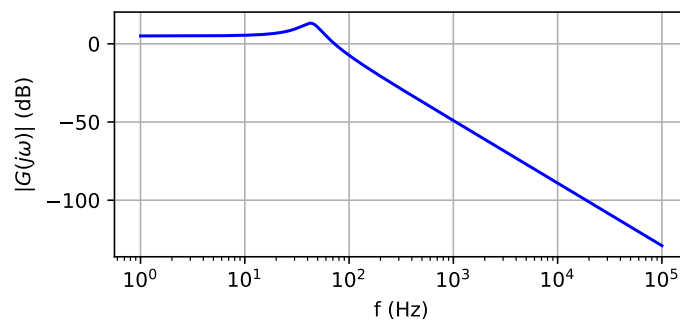
Substituindo-se os pares de valores de indutância/capacitância, bem como os demais parâmetros na função de transferência da equação 4.2, obtem-se as seguintes funções de transferência:

$$L' \text{ e } C' \Rightarrow T_{f1} = \frac{v_C}{V_g} = \frac{1,33 \times 10^5}{s^2 + 111,33s + 7,79 \times 10^4}$$

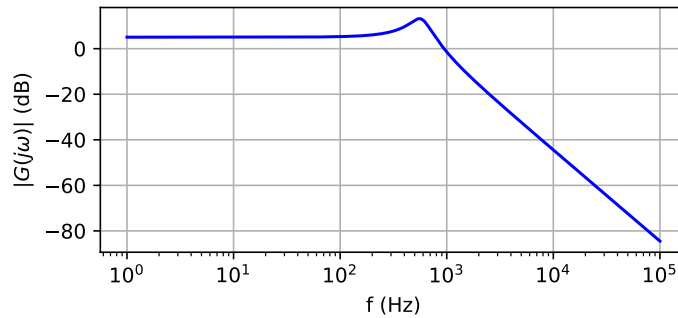
$$L'' \text{ e } C'' \Rightarrow T_{f2} = \frac{v_C}{V_g} = \frac{2,36 \times 10^7}{s^2 + 1452,96s + 1,32 \times 10^7}$$

Os diagramas de Bode para os módulos das funções de transferência T_{f1} e T_{f2} estão representados nas figuras 61 e 62 respectivamente.

Figura 61 – Diagrama de Bode para o módulo da função de transferência T_{f1} .



Fonte: Autor.

Figura 62 – Diagrama de Bode para o módulo da função de transferência Tf_2 .

Fonte: Autor.

Observando-se o diagrama de Bode da figura 61, percebe-se que na faixa de frequência de interesse o valor do ganho da função transferência não permanece constante, o que não é verdade para o diagrama de Bode da figura 62. Isto deve-se ao fato de que existem dois valores de ganho que satisfazem a condição estabelecida. O primeiro encontra-se antes da frequência de ressonância, e o segundo depois. Os valores de indutância/capacitância encontrados estão relacionados a estas duas situações.

Matematicamente a frequência de ressonância [35] de um sistema de 2ª ordem pode ser calculado por:

$$\omega_R = \omega_0 \sqrt{1 - 2\xi^2} \quad (4.19)$$

Substituindo-se a equação 4.4 em 4.19, tem-se:

$$\omega_R = \frac{(1-D)}{\sqrt{LC}} \sqrt{1 - 2\xi^2} \quad (4.20)$$

Substituindo-se os respectivos pares de indutância/capacitância, obtem-se:

$$\omega_{R1} = \frac{(1-D)}{\sqrt{L_1 C_1}} \sqrt{1 - 2\xi^2}$$

$$\omega_{R1} = \frac{(1 - 0,641)}{\sqrt{1,11 \times 10^{-3} \times 1488,08 \times 10^{-3}}} \sqrt{1 - 2 \times 0,747^2}$$

$$\omega_{R1} = 6,78 \text{ rad/s} \rightarrow 42,60 \text{ Hz}$$

$$\omega_{R2} = \frac{(1-D)}{\sqrt{L_2 C_2}} \sqrt{1 - 2\xi^2}$$

$$\omega_{R2} = \frac{(1 - 0,641)}{\sqrt{85,28 \times 10^{-6} \times 114,32 \times 10^{-6}}} \sqrt{1 - 2 \times 0,747^2}$$

$$\omega_{R2} = 88,25 \text{ rad/s} \rightarrow 554,51 \text{ Hz}$$

Comparando-se os valores das frequências de ressonâncias ω_{R1} e ω_{R2} das funções de transferências Tf_1 e Tf_2 respectivamente, com a máxima frequência de operação, ou seja 60 Hz, observa-se que $\omega_{R1} < 60$ Hz, enquanto $\omega_{R2} > 60$ Hz, conforme observado nos gráficos de Bode das figuras 61 e 62. Com base nesta comparação, chega-se a conclusão que a escolha do par indutância/capacitância que atenderá a condição de ganho quase constante estabelecida, devem produzir uma frequência de ressonância maior que a máxima frequência de operação para que o ganho na faixa de frequências que o conversor deve ser capaz de produzir em sua saída seja quase constante. Os valores de indutância e capacitância que satisfazem esta condição são 85,28 μ H e 114,32 μ F respectivamente.

2. Condição de fase quase constante:

Novamente, de posse dos valores de ξ , R e ω obtidos nos passos 1.1., 1.2. e 1.3. da condição de ganho quase constante, calcula-se novamente o valor de L para satisfazer agora a condição atual através da equação 4.18.

Definido-se a fase da função de transferência para a frequência de 60 Hz (377 rad/s) igual a -3° , tem-se a seguinte equação:

$$-\frac{377^2 \operatorname{tg}(-(-3^\circ))}{0,747} L^2 - \frac{3 \times 377}{18,06} L + (1 - 0,641)^2 \operatorname{tg}(-(-3^\circ)) = 0$$

$$-7,45 \times 10^3 L^2 - 62,62 L + 6,74 \times 10^{-3} = 0$$

Resolvendo-se a equação, chega-se aos seguintes valores para L :

$$L' = -8,51 \times 10^{-3}$$

$$L'' = 106,31 \times 10^{-6}$$

Adota-se como solução a indutância no valor de 106,31 μ H, pois é o único valor que possui sentido físico.

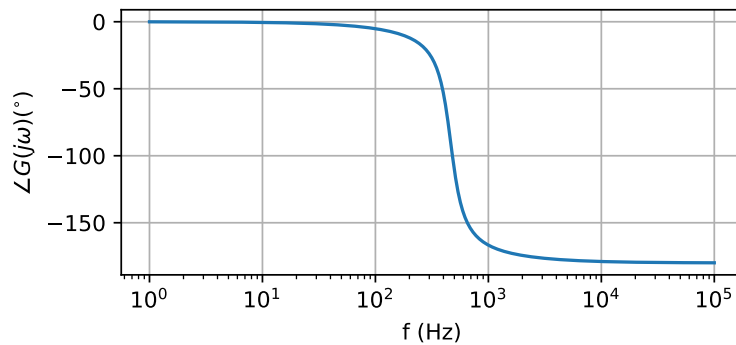
Da mesma forma realizada no passo anterior, calcula-se a capacitância correspondente através da equação 4.6:

$$C'' = \frac{L''}{\lambda} = \frac{106,31 \times 10^{-6}}{0,747} = 142,52 \mu\text{F}$$

Com os valores de indutância e capacitância calculados neste passo, bem como com os demais parâmetros da função de transferência da equação 4.2, obtém-se a seguintes função de transferência:

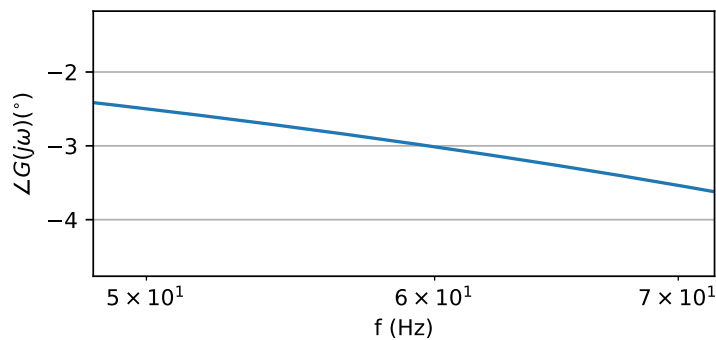
$$Tf_3 = \frac{v_C}{V_g} = \frac{1,52 \times 10^7}{s^2 + 1,52 \times 10^3 s + 8,5 \times 10^6}$$

Para validação da solução, basta plotar o gráfico de Bode para a fase da referida função de transferência, neste caso apresentado na figura 63. Observa-se que a fase da função de transferência mantém-se quase constante para a faixa de frequências desejada.

Figura 63 – Diagrama de Bode para fase da função de transferência Tf_3 .

Fonte: Autor.

A figura 64 mostra em detalhe o valor da fase para a frequência de 60 Hz do diagrama de Bode da figura 63, o qual coincide com o valor de -3° estabelecido em projeto.

Figura 64 – Detalhe do valor da fase para a $f = 60$ Hz da função de transferência Tf_3 .

Fonte: Autor.

3. Escolha do valor final do par indutância/capacitância

Nos passos 4 e 5 foram obtidas duas funções de transferências, Tf_2 e Tf_3 que satisfazem as condições de ganho e fase quase constantes respectivamente. Porém é necessário identificar qual das duas funções será capaz de satisfazer as duas condições ao mesmo tempo. Para isto basta calcular na frequência de 60 Hz a fase da função de transferência Tf_2 e o ganho da função de transferência Tf_3 . A função que satisfizer a condição estabelecida, terá como parâmetros os valores da indutância e capacitância necessárias.

3.1. Cálculo da fase da função de transferência Tf_2 :

Substituindo-se s por $j\omega$ em Tf_2 , tem-se:

$$Tf_2 = \frac{2,36 \times 10^7}{j\omega^2 + 1452,96j\omega + 1,32 \times 10^7}$$

Substituindo-se agora o valor de $\omega = 377$ rad/s, obtem-se:

$$Tf_2 = \frac{2,36 \times 10^7}{j377^2 + 1452,96 \times j377 + 132 \times 10^5}$$

$$Tf_2 = \frac{2,36 \times 10^7}{-1,42 \times 10^5 + j5,48 \times 10^5 + 132 \times 10^7}$$

$$Tf_2 = \frac{2,36 \times 10^7}{130,58 \times 10^5 + j5,48 \times 10^5}$$

Em sua forma polar:

$$Tf_2 = \frac{2,36 \times 10^7 / 0^\circ}{130,7 \times 10^5 / 2,4^\circ}$$

$$Tf_2 = 1,8 / -2,4^\circ$$

Pode-se observar que a fase de Tf_2 é maior que -3° , o que significa dizer que esta função de transferência satisfaz tanto a condição de ganho quanto a de fase.

3.2. Cálculo do ganho da função de transferência Tf_3 :

De forma análoga substitui-se s por $j\omega$ em Tf_3 , tem-se:

$$Tf_3 = \frac{1,52 \times 10^7}{j\omega^2 + 1,52 \times 10^3 j\omega + 8,5 \times 10^6}$$

Substituindo-se agora o valor de $\omega = 377$ rad/s, obtem-se:

$$Tf_3 = \frac{1,52 \times 10^7}{j377^2 + 1,52 \times 10^3 \times j377 + 8,5 \times 10^6}$$

$$Tf_3 = \frac{1,52 \times 10^7}{-1,42 \times 10^5 + j5,73 \times 10^5 + 85 \times 10^5}$$

$$Tf_3 = \frac{1,52 \times 10^7}{83,58 \times 10^5 + j5,73 \times 10^5}$$

Em sua forma polar:

$$Tf_3 = \frac{152 \times 10^5 / 0^\circ}{83,77 \times 10^5 / 3^\circ}$$

$$Tf_3 = 1,814 / -3^\circ$$

Comparando-se os módulos das funções de transferência Tf_2 e Tf_3 , percebe-se que o módulo de Tf_3 é maior que o módulo de Tf_2 , o que significa dizer que a função de transferência Tf_3 não atende às condições de ganho e fase estabelecidas. Chega-se então a conclusão que os valores de indutância e capacitância que atendem as especificações exigidas são os valores das indutância e capacitância obtidos na função de transferência Tf_2 , ou seja, $85,28 \mu\text{H}$ e $114,32 \mu\text{F}$ respectivamente.

De posse dos valores de indutância e capacitância adotados, e utilizando-se o modelo monofásico proposto na equação 3.47, são encontradas as soluções desta equação através

da ferramenta odeint do pacote *Scipy* da linguagem *Python*, obtendo-se a seguinte forma de onda para a tensão v_{C1} apresentada na figura 65, comparada com sua referência dada por:

$$v_{C1Ref} = V_{DC} + V_p \text{sen}(\omega t) \quad (4.21)$$

Como na saída deseja-se uma tensão de linha de 50 Vrms, o valor de pico da componente senoidal da tensão v_{C1} será dada por:

$$V_p = V_{linharms} \frac{\sqrt{2}}{\sqrt{3}}$$

Substituindo-se agora a equação 3.57 em 4.21, tem-se:

$$v_{C1Ref} = 0,1V_{pmax} + V_p + V_p \text{sen}(\omega t)$$

Como nesta situação a tensão da saída possui sua máxima amplitude possível, $V_{pmax} = V_p$, obtem-se:

$$v_{C1Ref} = 1,1V_p + V_p \text{sen}(\omega t)$$

Substituindo-se V_p por $V_{linharms} \frac{\sqrt{2}}{\sqrt{3}}$, chega-se a expressão que se calcula a tensão de referência no capacitor C:

$$v_{C1Ref} = 1,1V_{linharms} \frac{\sqrt{2}}{\sqrt{3}} + V_{linharms} \frac{\sqrt{2}}{\sqrt{3}} \text{sen}(\omega t) \quad (4.22)$$

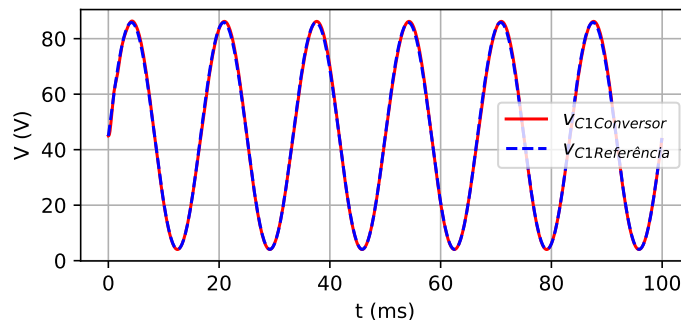
$$v_{C1Ref} = 1,1V_{linharms} \frac{\sqrt{2}}{\sqrt{3}} (1 + \text{sen}(\omega t))$$

Substituindo-se o valor eficaz da tensão de linha requerida na saída, tem-se para v_{C1} :

$$v_{C1Ref} = 1,150 \frac{\sqrt{2}}{\sqrt{3}} (1 + \text{sen}(\omega t)) \quad (4.23)$$

$$v_{C1Ref} = 44,90(1 + \text{sen}(\omega t))[\text{V}]$$

Figura 65 – Tensão v_{C1} no modelo monofásico com carga resistiva para os valores de indutância e capacitância propostos.



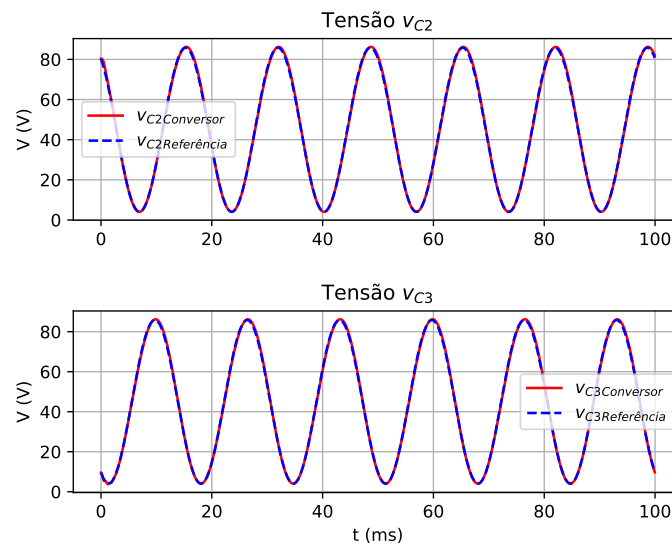
Fonte: Autor.

Alterando-se agora as referências para as fase 2 e 3 do conversor para o mesmo modelo monofásico, obtem-se para as seguintes expressões para as tensões V_{C2Ref} e V_{C3Ref} Com suas formas de onda plotadas na figura 66, com suas respectivas referências:

$$V_{C2Ref} = 44,90(1 + \text{sen}(\omega t + 120^\circ)) \quad (4.24)$$

$$V_{C3Ref} = 44,90(1 + \text{sen}(\omega t + 240^\circ)) \quad (4.25)$$

Figura 66 – Tensões v_{C2} e v_{C3} no modelo monofásico com carga resistiva para os valores de indutância e capacitância propostos.



Fonte: Autor.

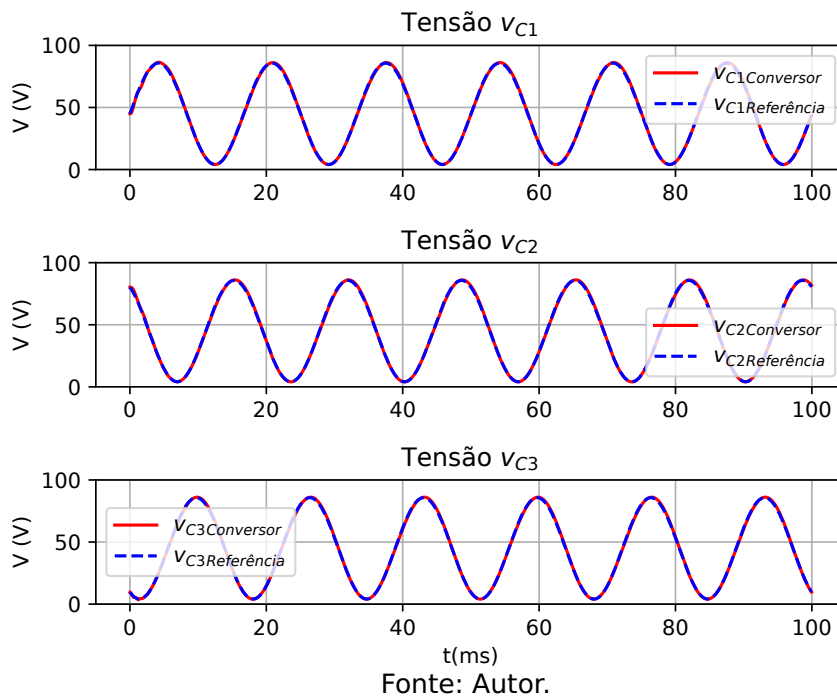
4.2.2 Validação do modelo por fase simplificado sem perdas

Para validação do modelo por fase simplificado, ou modelo monofásico do conversor, serão utilizados os mesmos parâmetros da seção anterior, com os quais foram calculadas e plotadas as formas de onda das tensões nos capacitores mostradas nas figuras 65 e 66, aqui reescritos:

- Tensão de entrada = 48 V
- Tensão de linha na Carga = 50 Vrms
- Resistência de carga = 18,0 (triângulo) Ω
- Frequência da tensão de saída = 60 Hz
- Frequência de chaveamento = 20 kHz
- $L = L_2 = L_3 = 85,28 \mu\text{H}$
- $C = C_2 = C_3 = 114,32 \mu\text{F}$

Utilizando-se as mesmas ferramentas computacionais para a solução do modelo monofásico, determina-se agora as soluções para o modelo trifásico proposto na equação 2.31 desprezando-se as perdas. Desta forma são encontradas as seguintes formas de onda para as tensões v_{C1} , v_{C2} e v_{C3} , com as respectivas referências utilizadas no modelo monofásico, mostradas na figura 67.

Figura 67 – Tensões v_{C1} , v_{C2} e v_{C3} para o modelo trifásico com carga resistiva.



Observa-se que as distorções apresentadas para os valores de indutância e capacitância calculados inicialmente não estão mais presentes, e a tensão no capacitor v_{C1} agora é idêntica à tensão esperada. Pode ser observado também que de acordo com as figuras 65, 66 e 67, tanto o modelo monofásico quanto o trifásico são capazes de seguir a mesma referência.

A única restrição deste modelo, é devido ao fato de que o valor das variáveis de estado são baseados em seus valores médios quase instantâneos. este modelo não é capaz

de representar as variações de corrente indutores e tensão nos capacitores, sendo estes analisados posteriormente com o auxílio de um *software* dedicado a simulação de circuitos eletrônicos, voltado para aplicações em eletrônica de potência, e comparados com o valores calculados através das equações 3.96 e 3.102.

Para validação do modelo foram determinadas por *software*, utilizando as ferramentas de controle do pacote *Scipy* da linguagem *Python*, as funções de transferências dos modelos monofásico e trifásico para as razões cíclicas máxima e mínima na fase 1 e seus correspondentes valores para as fases 2 e 3 do modelo trifásico.

Com base nos parâmetros adotados no início desta seção, chega-se então às seguintes funções de transferência para os modelos monofásico e trifásico considerando os casos de razão cíclica máxima e mínima na fase 1 do conversor:

1. Razão cíclica máxima para a fase 1 ($D_1 = 0,648$):

- Modelo monofásico:

De acordo com a equação matricial 3.47, e os parâmetros citados chega-se à seguinte função de transferência de 2ª ordem:

$$Tf_{1\phi_{Dmax}} = \frac{2,36 \times 10^7}{s^2 + 1452,96s + 1,32 \times 10^7}$$

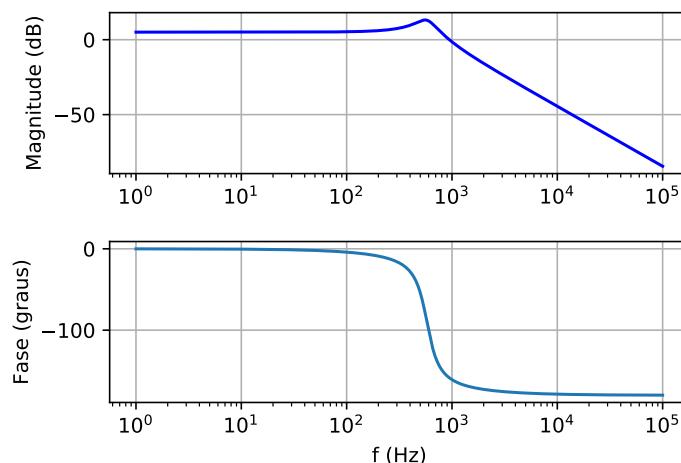
- Modelo trifásico:

De acordo com a equação matricial 2.31, e os parâmetros citados chega-se à seguinte função de transferência de 6ª ordem:

$$Tf_{3\phi_{Dmax}} = \frac{2,36 \times 10^7 s^4 + 6,79 \times 10^{10} s^3 + 2,17 \times 10^{15} s^2 + 3,05 \times 10^{18} s + 4,77 \times 10^{22}}{s^6 + 2,69 \times 10^3 s^5 + 1,05 \times 10^8 s^4 + 1,99 \times 10^{11} s^3 + 3,28 \times 10^{15} s^2 + 3,11 \times 10^{18} s + 2,67 \times 10^{22}}$$

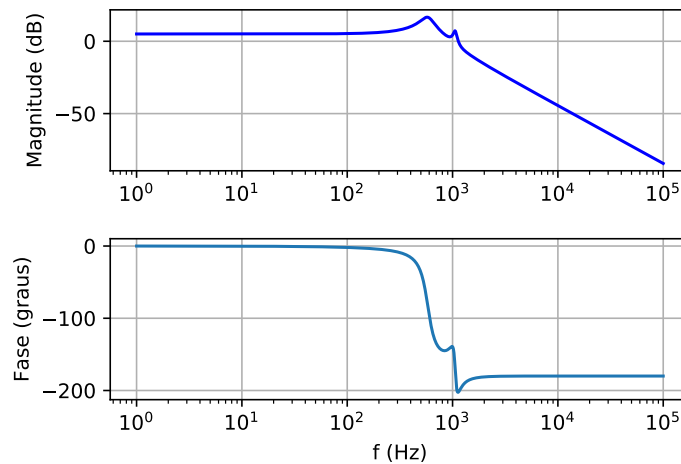
O diagrama de Bode das funções de transferência monofásica e trifásica apresentadas são mostradas nas figuras 68 e 69.

Figura 68 – Diagrama de Bode para o modelo monofásico com carga resistiva e $D_1 = 0,648$.



Fonte: Autor.

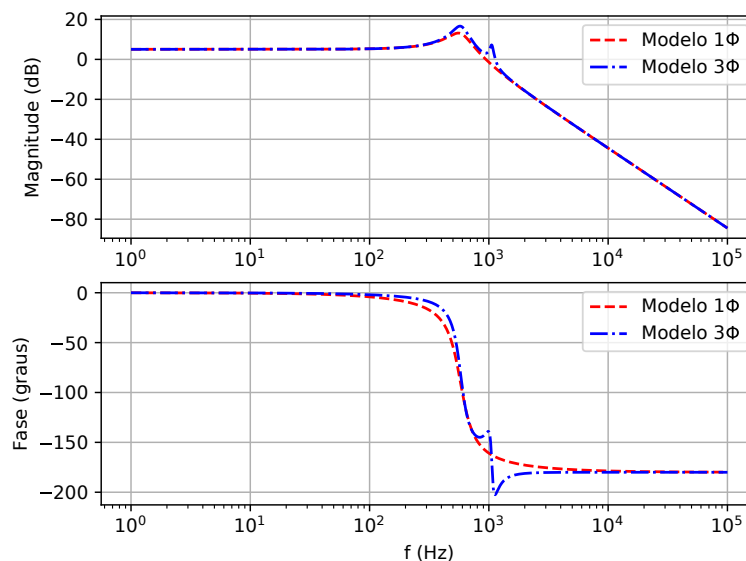
Figura 69 – Diagrama de Bode para o modelo trifásico com carga resistiva e $D_1 = 0,648$.



Fonte: Autor.

Plotando-se agora os diagramas de Bode monofásico e trifásico sobrepostos, chega-se aos seguintes gráficos apresentados na figura 70 para a magnitude e fase das respectivas funções de transferências.

Figura 70 – Diagrama de Bode para os modelos monofásico e trifásico com carga resistiva e $D_1 = 0,648$, sobrepostos.



Fonte: Autor.

Observa-se que para o caso de máxima razão cíclica na fase 1 em regime permanente, o modelo monofásico coincide tanto em magnitude quanto em fase dentro da faixa de frequência desejada, ou seja de 0 a 60 Hz.

2. Razão cíclica mínima para a fase 1 ($D_1 = 0,078$):

- Modelo monofásico:

De acordo com a equação matricial 3.47, e os parâmetros citados chega-se à seguinte função de transferência de 2ª ordem:

$$Tf_{1\phi_{Dmin}} = \frac{7,41 \times 10^7}{s^2 + 1452,96s + 8,71 \times 10^7}$$

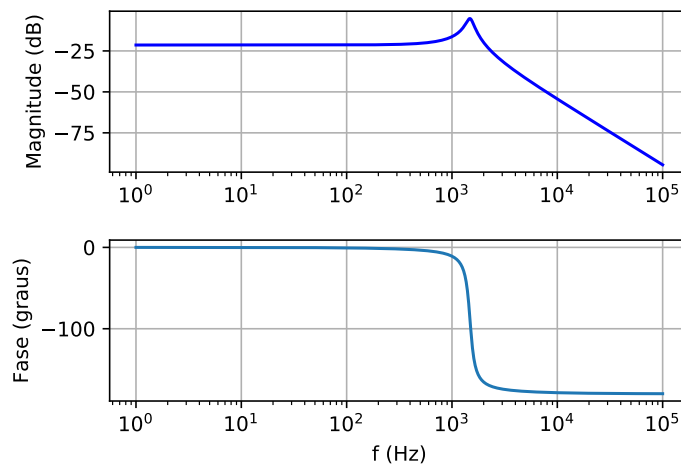
- Modelo trifásico:

De acordo com a equação matricial 2.31, e os parâmetros citados chega-se à seguinte função de transferência de 6ª ordem:

$$Tf_{3\phi_{Dmin}} = \frac{7,38 \times 10^6 s^4 + 3,85 \times 10^{10} s^3 + 3,11 \times 10^{14} s^2 + 7,07 \times 10^{17} s + 2,48 \times 10^{21}}{s^6 + 2,91 \times 10^3 s^5 + 1,26 \times 10^8 s^4 + 2,40 \times 10^{11} s^3 + 3,62 \times 10^{15} s^2 + 3,43 \times 10^{18} s + 2,93 \times 10^{22}}$$

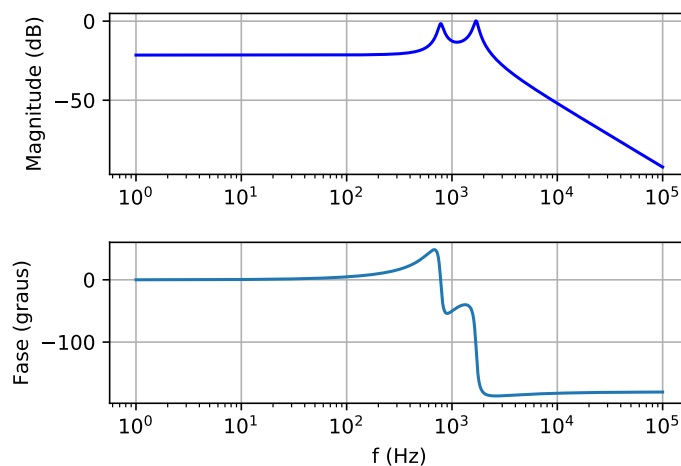
O diagrama de Bode das funções de transferência monofásica e trifásica apresentadas são mostradas nas figuras 71 e 72.

Figura 71 – Diagrama de Bode para o modelo monofásico com carga resistiva e $D_1 = 0,078$.



Fonte: Autor.

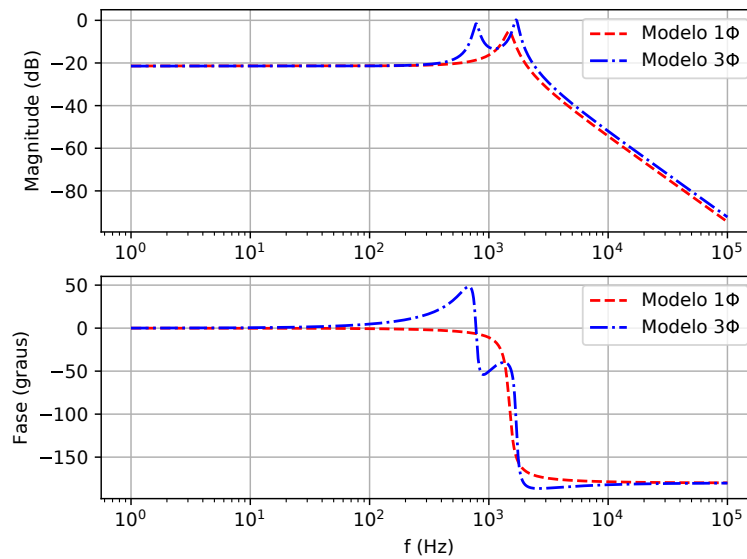
Figura 72 – Diagrama de Bode para o modelo trifásico com carga resistiva e $D_1 = 0,078$.



Fonte: Autor.

Plotando-se agora os diagramas de Bode monofásico e trifásico sobrepostos, chega-se aos seguintes gráficos apresentados na figura 73 para a magnitude e fase das respectivas funções de transferências.

Figura 73 – Diagrama de Bode para o modelos monofásico e trifásico com carga resistiva e $D_1 = 0,078$ sobrepostos.



Fonte: Autor.

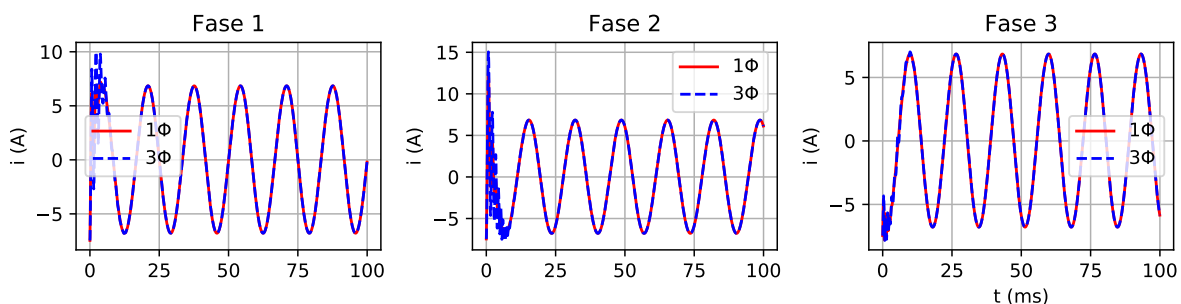
Assim como no caso anterior, para a mínima razão cíclica na fase 1, o modelo monofásico coincide em magnitude, porém em fase apresenta uma ligeira diferença dentro da faixa de frequência desejada que não compromete a forma de onda da tensão de saída, conforme apresentado na figura 67.

4.2.2.1 Comparação das formas de onda das variáveis de estados e correntes de linha dos modelos monofásico e trifásico

Os parâmetros e referências utilizados nesta subseção são os mesmos definidos na subseção 4.2.2, salvo exceção. As formas de onda dos modelos monofásico e trifásico serão plotadas de forma sobreposta para facilitar a comparação.

✓ Correntes de linha: Figura 74.

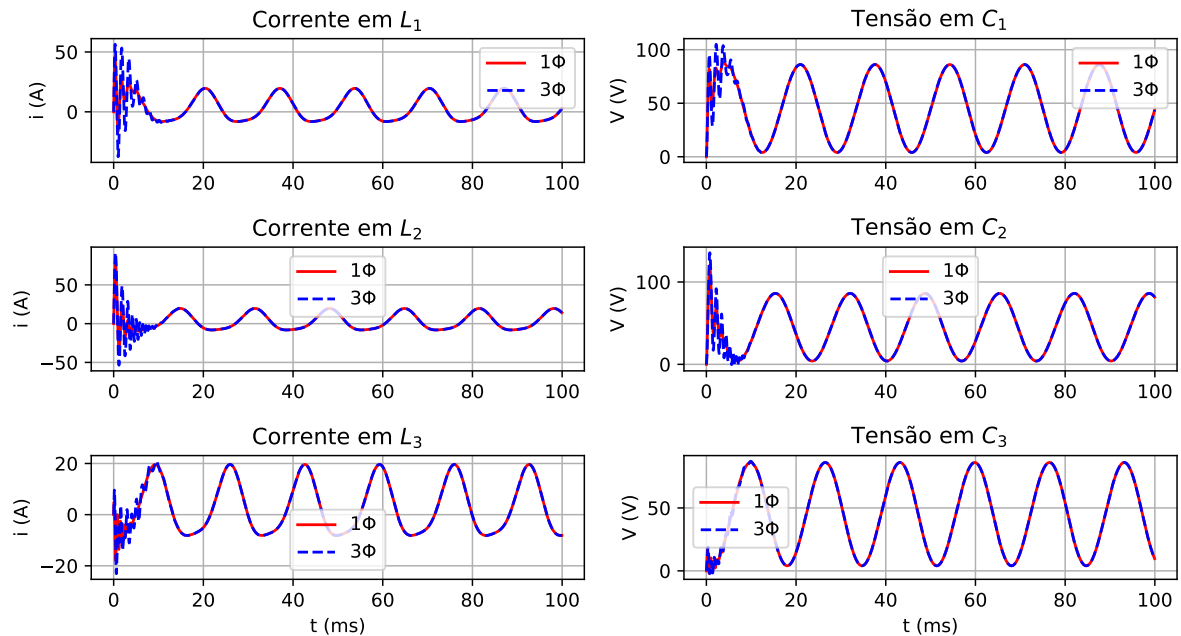
Figura 74 – Correntes de linha sobrepostas dos modelos monofásico e trifásico sem perdas com carga resistiva.



Fonte: Autor.

✓ Corrente nos indutores e tensão nos capacitores: Figura 75. Observa-se que apenas durante o transitório as formas de onda não coincidem. Após atingir o regime permanente, os valores instantâneos das variáveis de estado dos modelos se igualam.

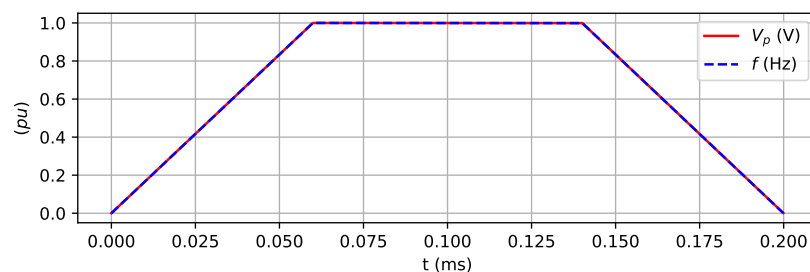
Figura 75 – Formas de onda das variáveis de estado sobrepostas dos modelos monofásico e trifásico sem perdas com carga resistiva.



Fonte: Autor.

Os parâmetros e referências utilizados para os seguintes resultados são os mesmos definidos na subseção 4.2.2, exceto as tensões e frequências das referências dos capacitores que variam linearmente no tempo mantendo a relação V/Hz constante, conforme mostrado na figura 76.

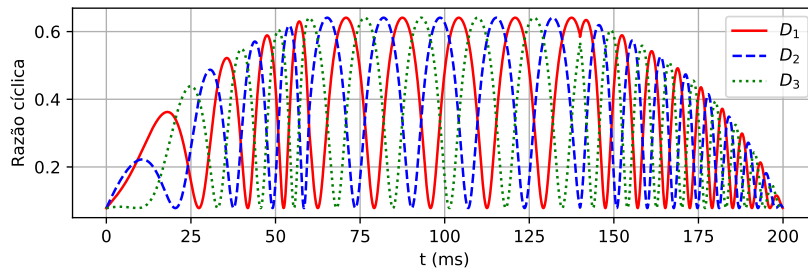
Figura 76 – Variação das tensões e frequências de referências das tensões nos capacitores para os modelos monofásico e trifásico sem perdas com carga resistiva.



Fonte: Autor.

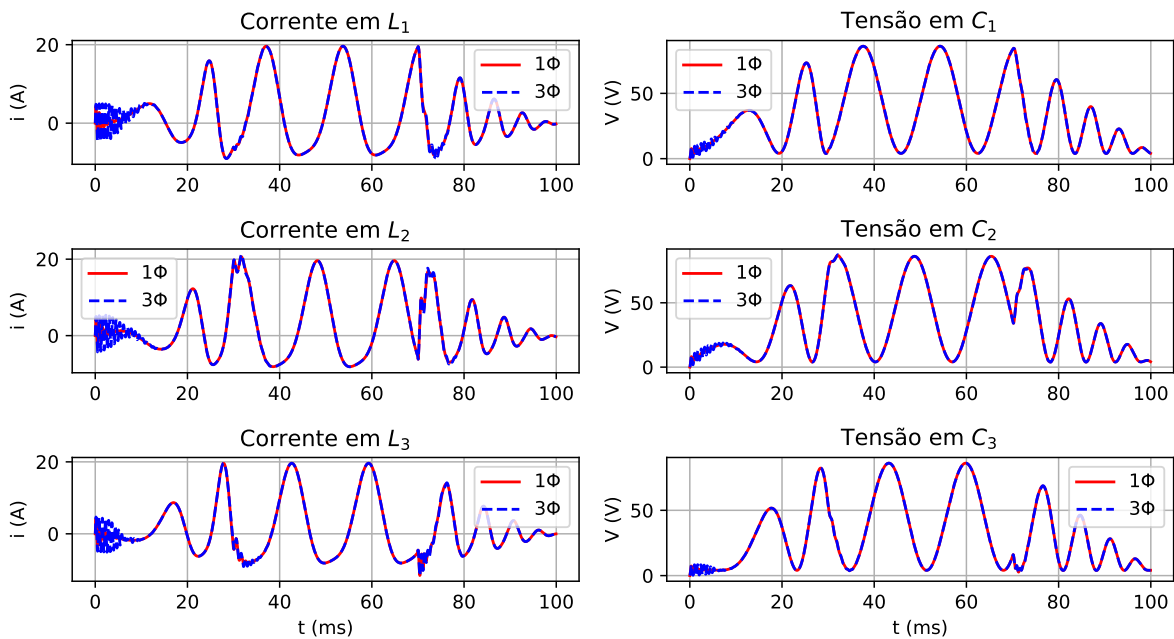
As seguintes formas de onda para as razões cíclicas, as correntes nos indutores e tensão nos capacitores do conversor com suas respectivas referências, bem como para as tensões de fase na carga são mostradas nas figuras 77, 78, e 79 respectivamente. Observa-se que somente nos períodos de transitórios que a formas de onda não coincidem.

Figura 77 – Razões cíclicas com referenciais de tensão variáveis aplicadas aos modelos monofásico e trifásico sem perdas com carga resistiva.



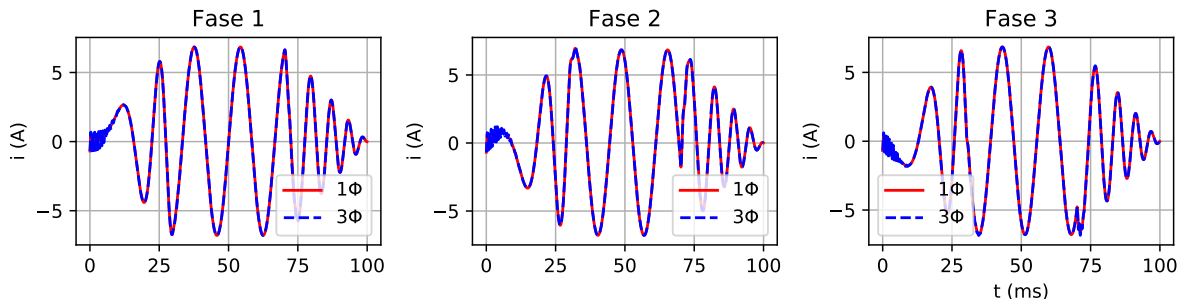
Fonte: Autor.

Figura 78 – Forma de onda das variáveis de estado com referenciais de tensão variáveis dos modelos monofásico e trifásico sem perdas com carga resistiva.



Fonte: Autor.

Figura 79 – Correntes de linha com referenciais variáveis dos modelos monofásico e trifásico sem perdas com carga resistiva.



Fonte: Autor.

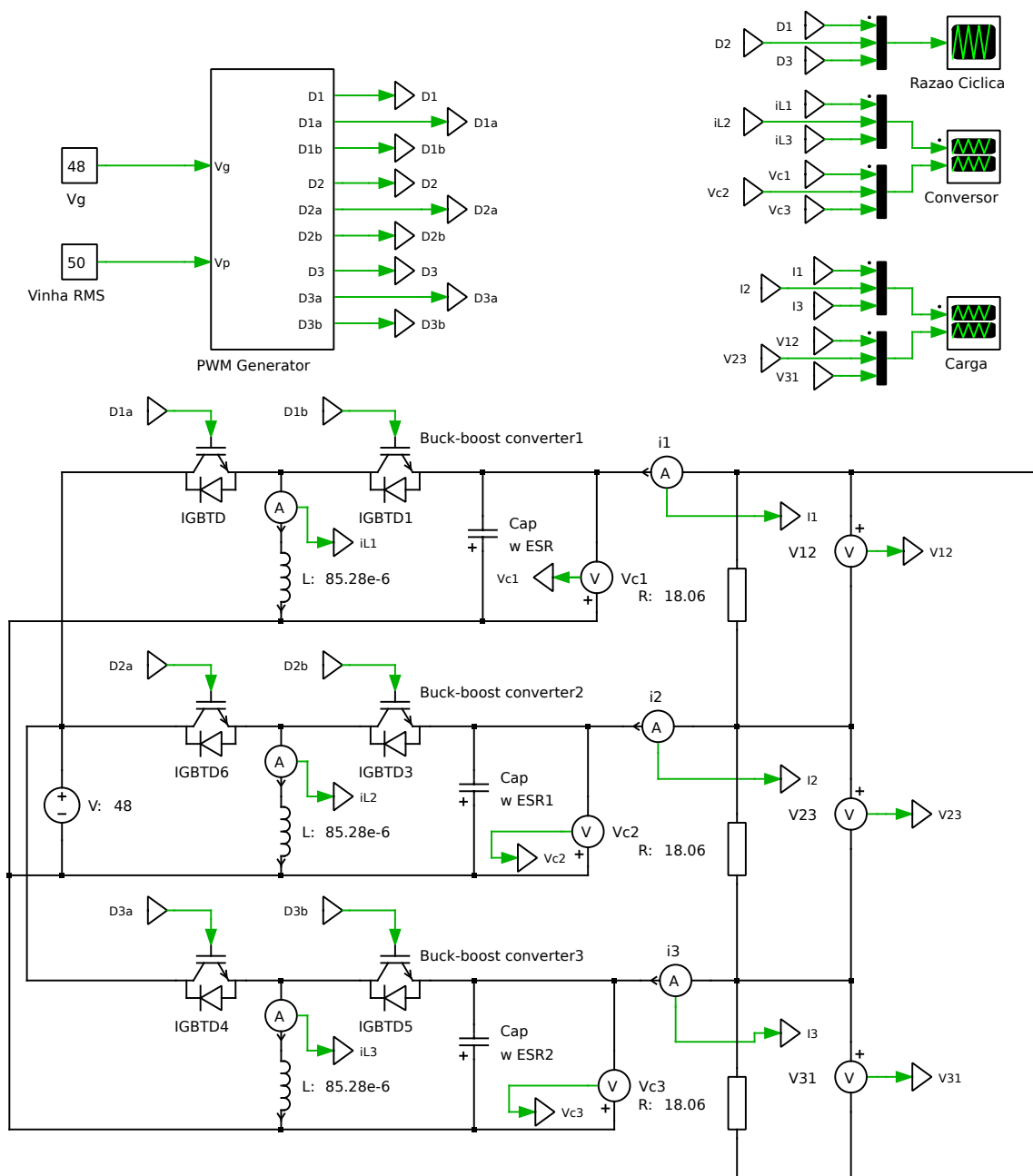
Através das simulações computacionais apresentadas nesta subseção, conclui-se que o modelo monofásico proposto representa com precisão um modelo por fase do modelo trifásico em regime permanente, podendo-se aquele ser utilizado como facilitador para este tipo de análise, devido a obtenção e solução de seu modelo matemático ser mais simples por ser um sistema de 2ª ordem.

Como esperado, nas situações de transitórios, as respostas dos modelos apresentam desvios devido ao número de pólos/zeros do sistemas se diferirem. Porém, mesmo que os valores das variáveis de estado sejam diferentes durante um transitório, não há o comprometimento das variáveis de saída (correntes e tensões de linha) conforme apresentado na figura 79.

4.2.3 Simulação sem perdas e carga R utilizando PLECS®

O diagrama elétrico do modelo trifásico simulado no PLECS® com os parâmetros definidos na subseção 4.2.2, conforme figura 14, é apresentado na figura 80.

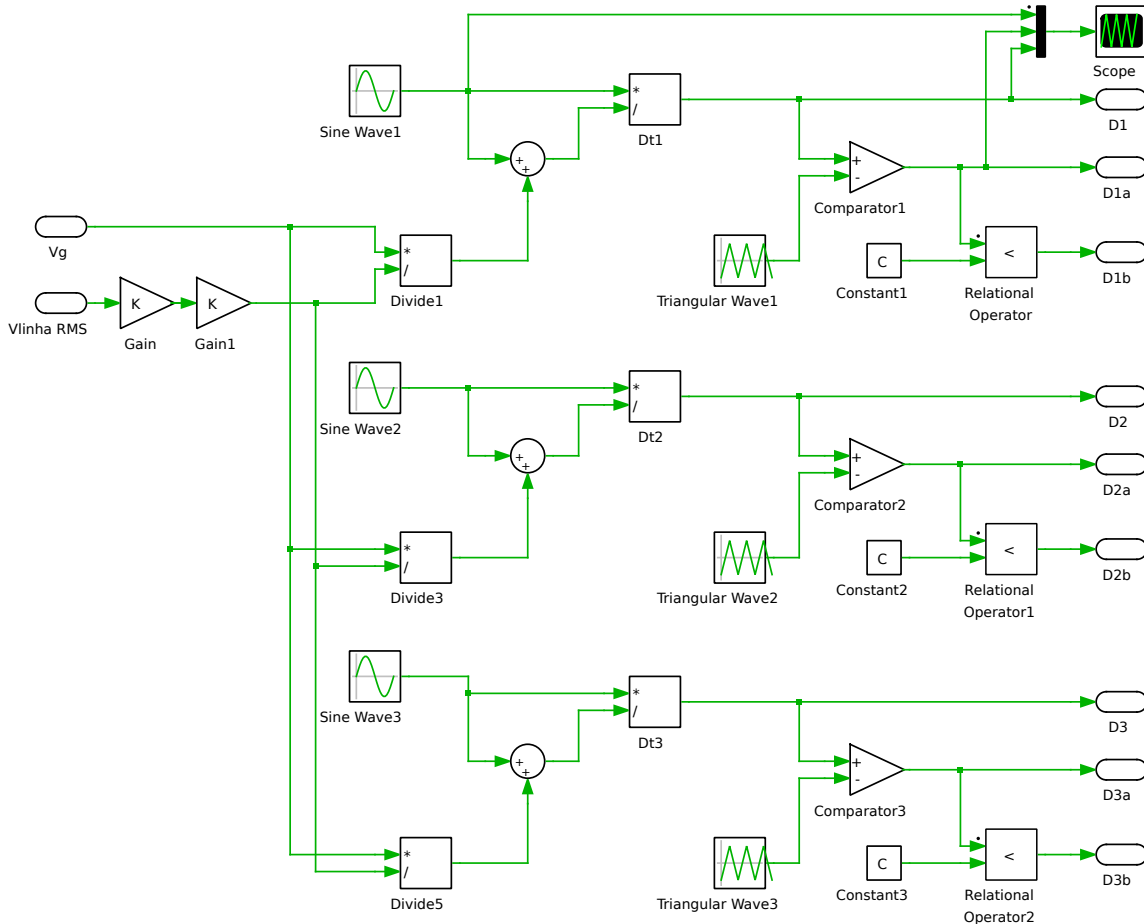
Figura 80 – Diagrama elétrico do modelo trifásico com carga resistiva simulado no PLECS®.



Fonte: Autor.

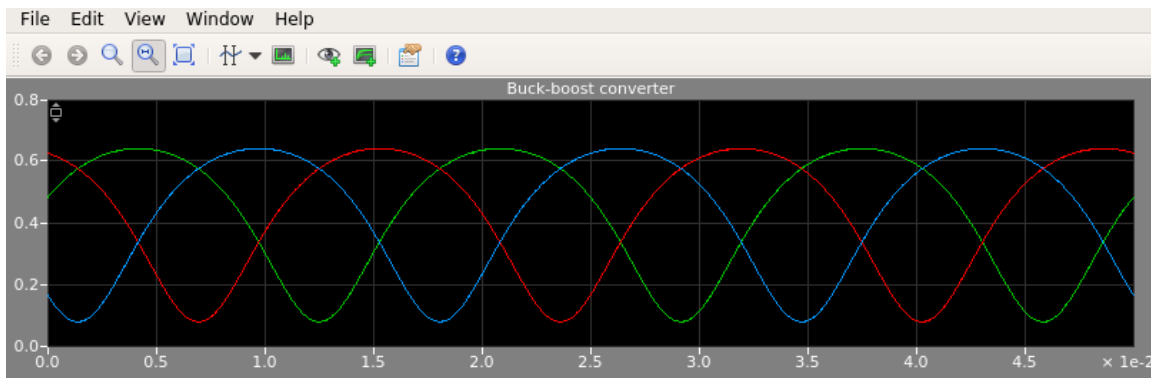
No bloco *PWM Generator* são realizados os cálculos das razões cíclicas D_1 , D_2 e D_3 , através da equação do modelo monofásico se perdas 3.51 utilizando-se para isto os blocos matemáticos, mostrados na figura 81, disponíveis na biblioteca *Math* do programa. As formas de onda das razões cíclicas produzidas por este são apresentadas na figura 82.

Figura 81 – Diagrama elétrico do módulo *PWM Generator* do modelo trifásico sem perdas com carga resistiva simulado no PLECS®.



Fonte: Autor.

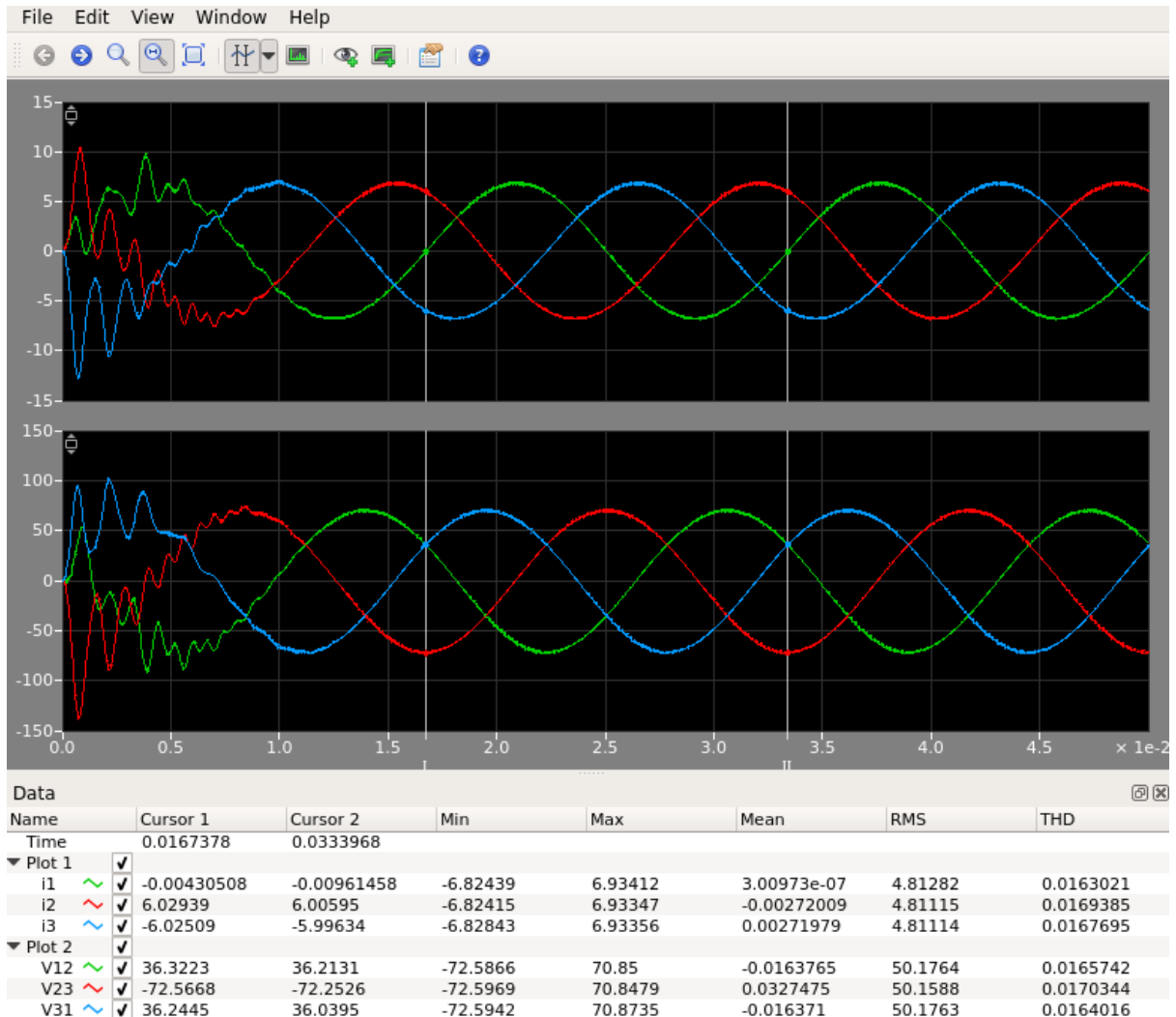
Figura 82 – Razões cíclicas geradas pelo módulo *PWM Generator* do modelo trifásico sem perdas com carga resistiva simulado no PLECS®.



Fonte: Autor.

As formas de onda para as tensões e correntes de linha na saída do conversor e as correntes nos indutores e tensões nos capacitores geradas pela simulação no PLECS[®] do circuito da figura 80 estão mostradas nas figuras 83 e 84 respectivamente.

Figura 83 – Tensões e correntes de linha do modelo trifásico sem perdas com carga resistiva simulado no PLECS[®].

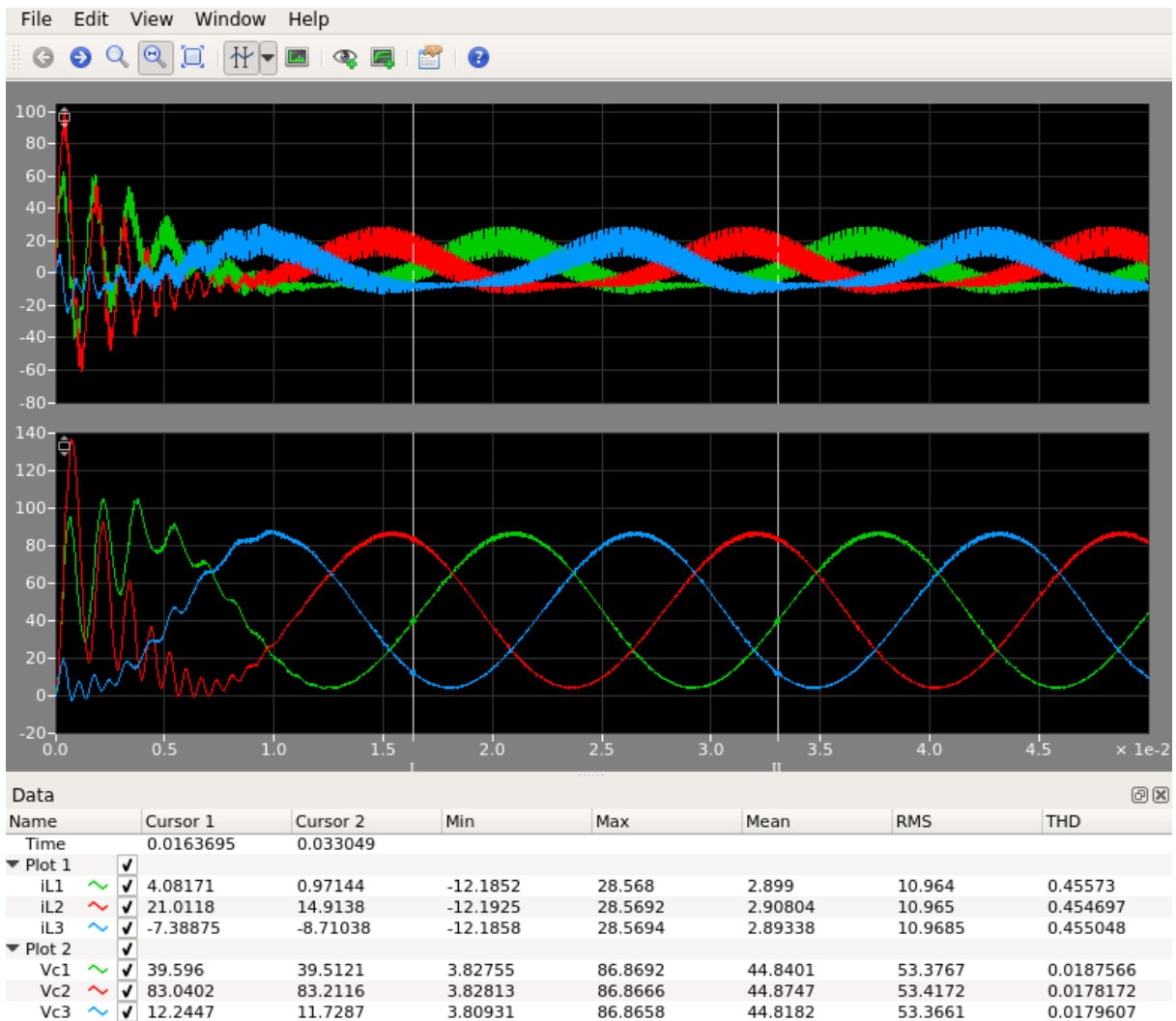


Fonte: Autor.

Também são mostradas nestas figuras, os valores máximo e mínimo de cada forma de onda, bem como seus valores médios, eficazes (RMS) e o THD.

Para facilitar a manipulação dos dados, é possível salvar os dados de cada curva em formato .csv, gerando assim vetores que podem ser facilmente plotados em outros programas, tais como planilhas eletrônicas, ou programas científicos específicos, como MATLAB[®], Scilab, Octave, ou utilizando o biblioteca *Matplotlib* da linguagem *Python*.

Figura 84 – Correntes nos indutores e tensões nos capacitores do modelo trifásico simulado no PLECS®.



Fonte: Autor.

De acordo com a figura 84 observa-se que existe uma ondulação no valor médio instantâneo da corrente no indutor, bem como na tensão do capacitor. Estas ondulações são mostradas em detalhe na figura 85.

Com o objetivo de se validar as equações 3.96 e 3.102 para o cálculo das indutâncias e capacitâncias do conversor, calculam-se as respectivas ondulações através dos valores de Δi_{L1par} e Δv_{C1par} encontrados por meio da solução gráfica nas figuras 53 e 54 respectivamente. Desta forma tem-se:

$$\Delta i_{L1} = \frac{30,77}{85,28 \times 10^{-6} \times 20000}$$

$$\Delta i_{L1} = 18,04 \text{ A}$$

$$\Delta v_{C1} = 3 \times \frac{26,17}{18,06 \times 114,32 \times 10^{-6} \times 20000}$$

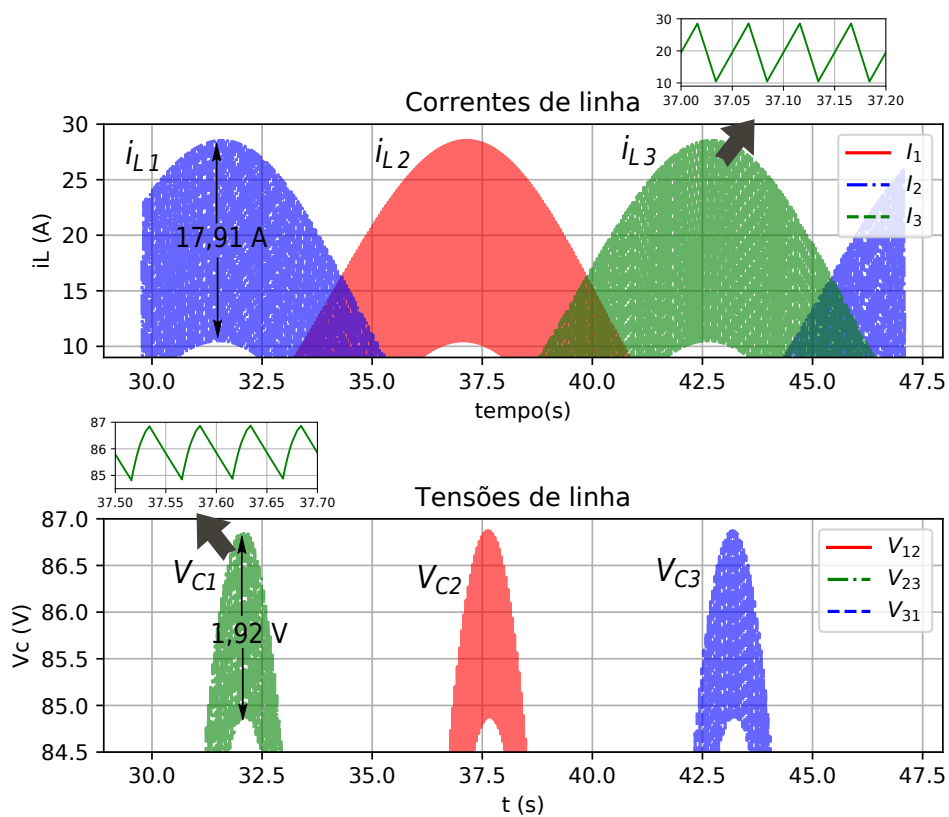
$$\Delta v_{C1} = 1,9 \text{ V}$$

Conseqüentemente:

$$\Delta i_{L2} = 18,04 \text{ A} \quad \Delta i_{L3} = 18,04 \text{ A} \quad \Delta v_{C2} = 1,9 \text{ V} \quad \Delta v_{C3} = 1,9 \text{ V}$$

Comparando-se os resultados encontrados matematicamente para as máximas as ondulações de correntes nos indutores e tensão nos capacitores com os obtidos através da simulação da figura 84 mostrada em detalhes na figura 85, observa-se que são obtidos praticamente os mesmos valores, o que valida o método proposto para o cálculo das indutâncias e capacitâncias do conversor.

Figura 85 – Detalhe das correntes nos indutores e tensões nos capacitores do modelo trifásico simulado no PLECS®.



Fonte: Autor.

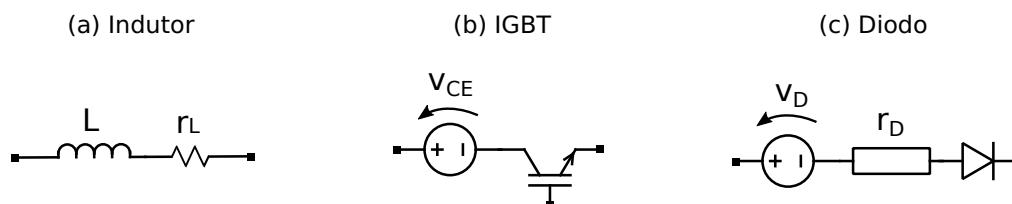
4.3 Simulação do modelo com perdas nas chaves e indutores com carga RL

As simulações realizadas nesta seção foram produzidas utilizando o diagrama esquemático do inversor *Buck-Boost* apresentado na figura 14, considerando-se agora as perdas nas chaves, tensão coletor-emissor de saturação no caso dos IGBTs, tensão direta e resistência da junção para os diodos, e resistência dos enrolamentos dos indutores.

- $V_{linha-rms} = 50V$: Utilizado para se determinar as tensões de referências nos capacitores através da equação 4.22, obtendo-se as referências 4.23, 4.24 e 4.25.
- $Z = 12,0 + j 6,05\Omega$ (estrela)
- $V_g = 48 V$
- $r_{L1} = r_{L2} = r_{L3} = 34,4 m\Omega$
- $V_{CE1} = V_{CE3} = V_{CE5} = V_{CE} = 2,5 V$ (máximo)
- $V_{D2} = V_{D4} = V_{D6} = V_D = 1,7 V$ (máximo)
- $r_{D2} = r_{D4} = r_{D6} = r_D = 50,0 m\Omega$

O diagrama elétrico do modelo trifásico simulado no PLECS[®], com os parâmetros apresentados, é o mesmo apresentado na figura 80. A diferença neste caso é que as chaves e os indutores não se comportam mais como elementos ideais, e serão simulados nesta subseção utilizando o mesmo modelo apresentado no modelamento por espaço estados da subseção anterior, conforme pode ser visto na figura 86 o seu equivalente elétrico.

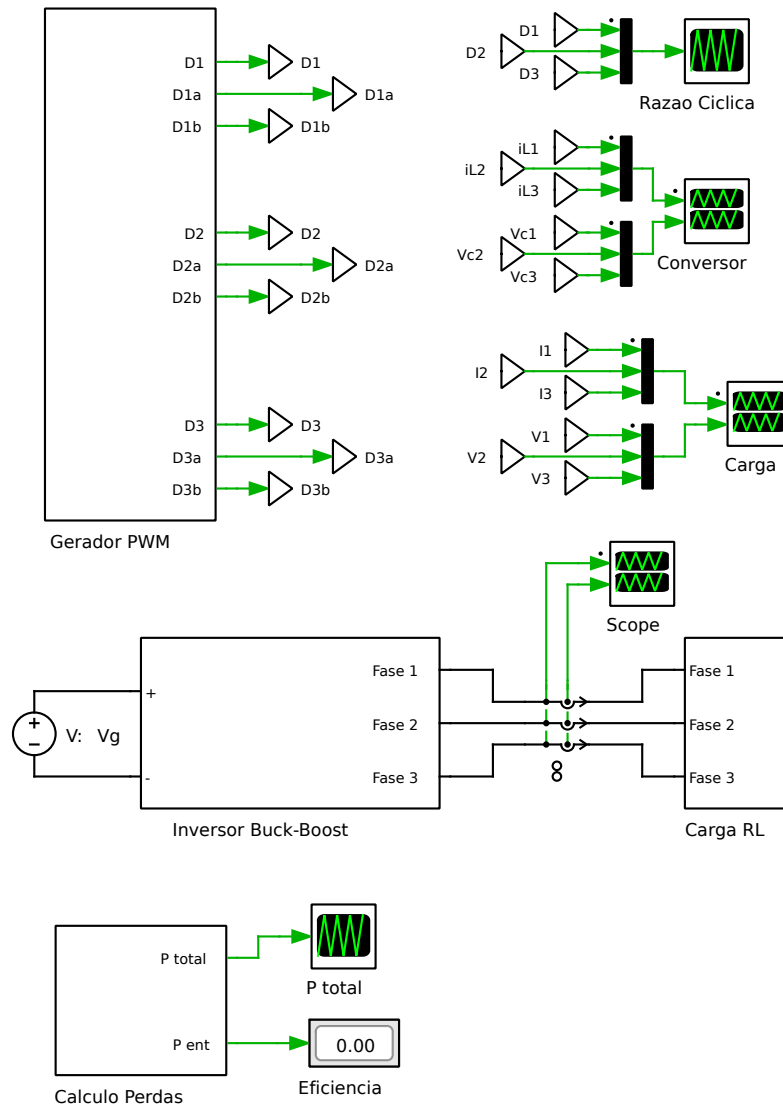
Figura 86 – Modelos do Indutor, IGBT e Diodo utilizados no circuito do conversor com perdas e carga R no PLECS[®]



Fonte: Autor.

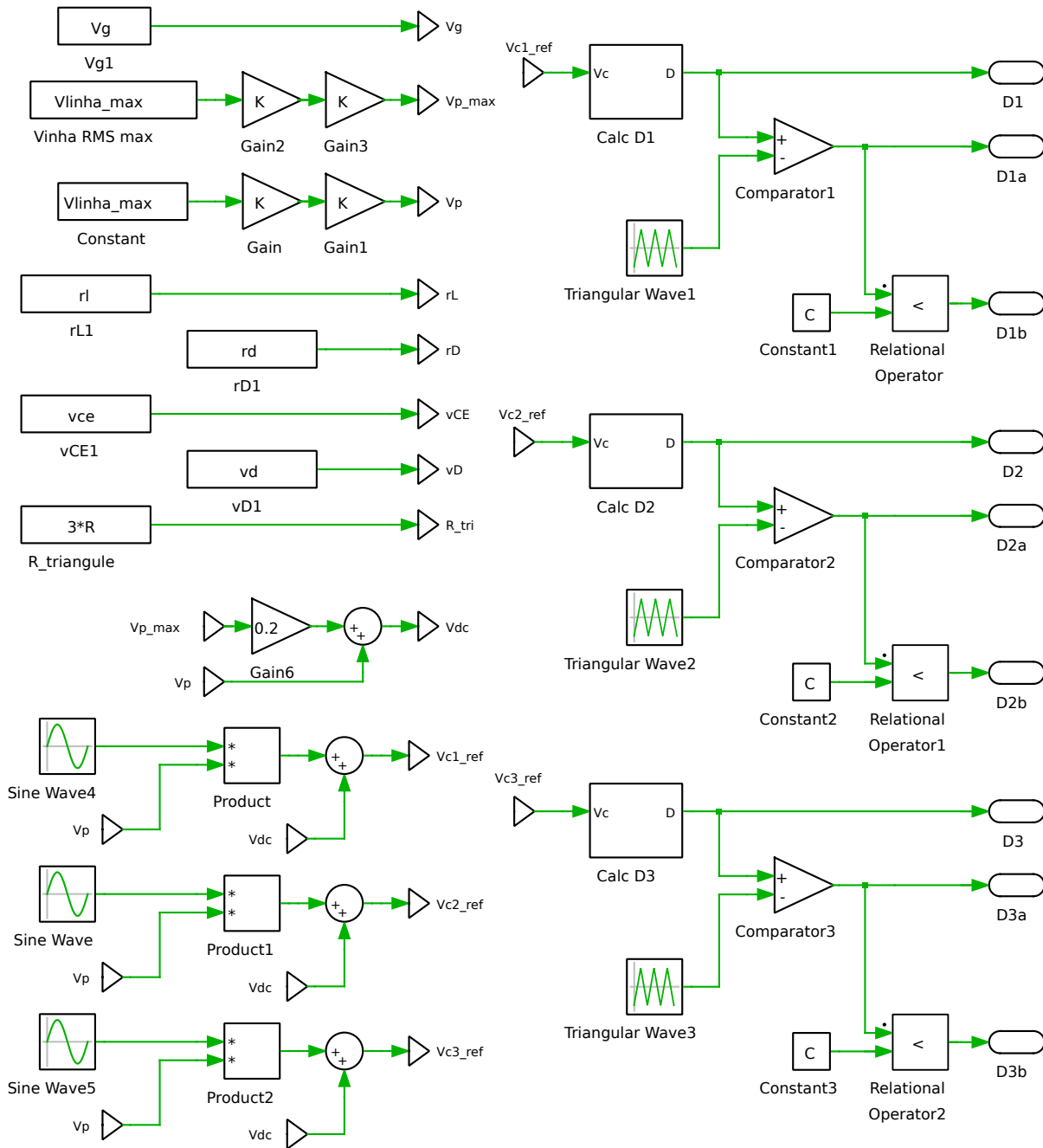
Os blocos do inversor simulado no PLECS[®], é apresentado na figura 87. O bloco *PWM Generator*, cuja função é produzir as razões cíclicas necessárias para cada braço do inversor, tem seu diagrama interno detalhado na figura 88. Dentro do mesmo ainda existem 3 blocos, o Calc D1, Calc D2, e Calc D3 que apresentam mesmo esquema interno diferindo-se apenas de valores de referências. Nestes blocos são resolvidas as equações do 2º grau dada por 3.50, para se obter os respectivos valores das razões cíclicas. Na figura 89 é mostrado o diagrama interno do bloco Calc D1. Nas Figuras 90 e 91 são mostrados os diagramas internos dos blocos inversor e carga RL respectivamente.

Figura 87 – Blocos do conversor simulado no PLECS®.



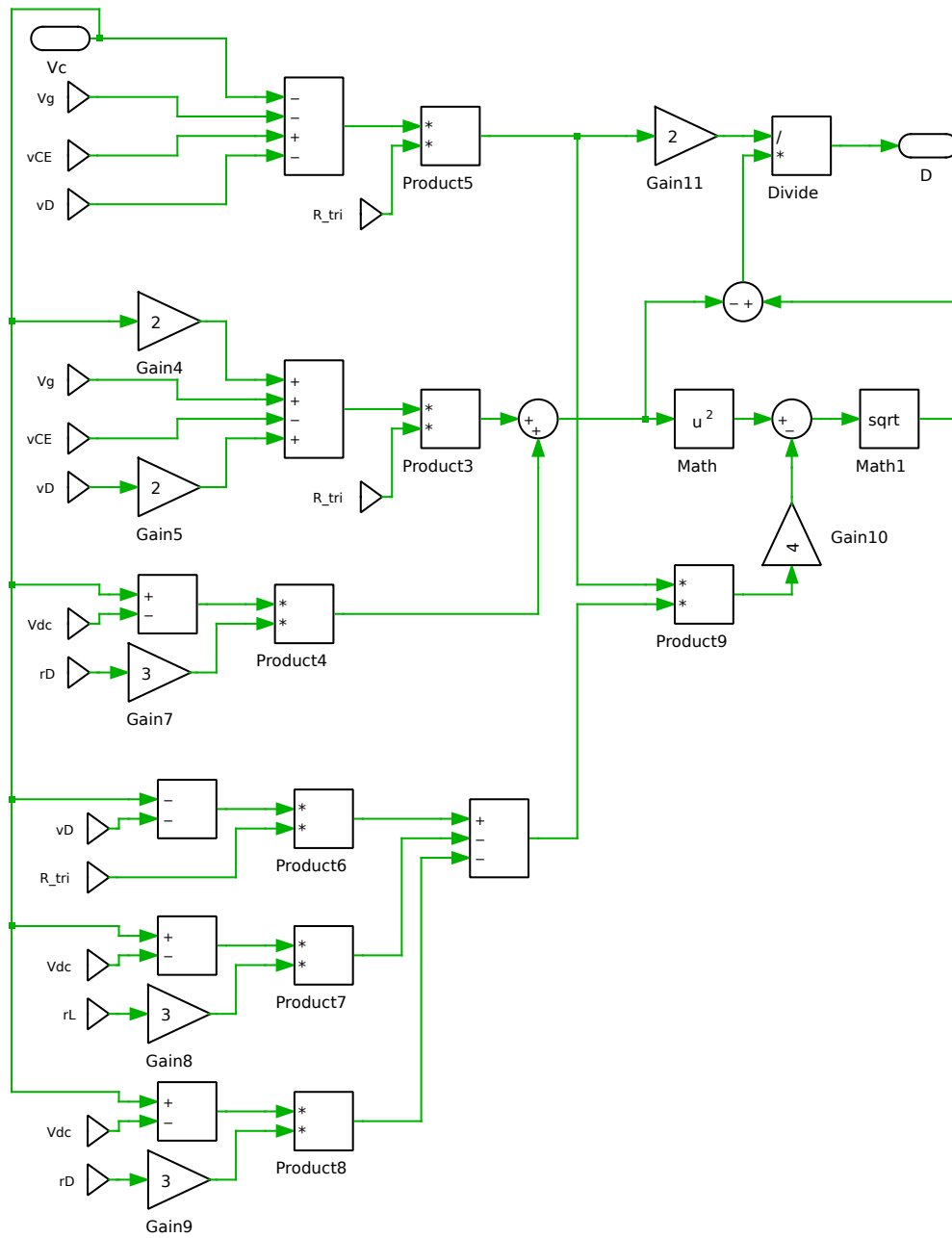
Fonte: Autor.

Figura 88 – Diagrama interno do bloco *PWM Generator* do modelo trifásico com perdas e carga RL simulado no PLECS®.



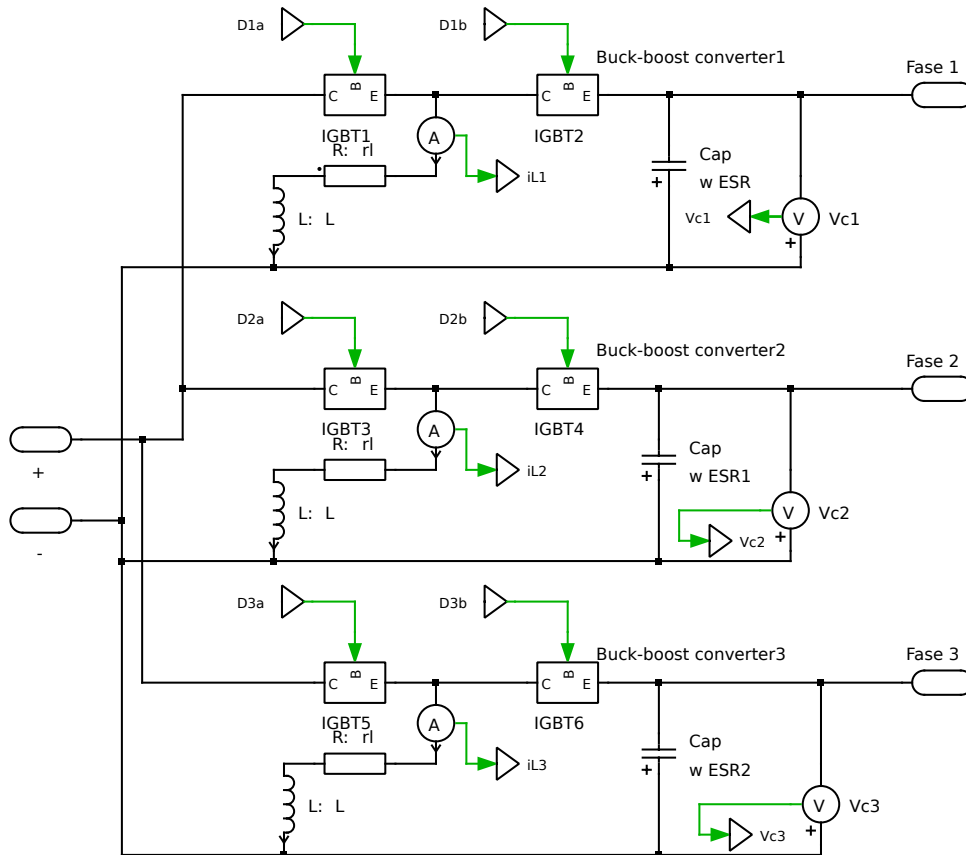
Fonte: Autor.

Figura 89 – Diagrama interno do bloco de cálculo da razão cíclica D_1 do modelo trifásico com perdas e carga RL simulado no PLECS®.



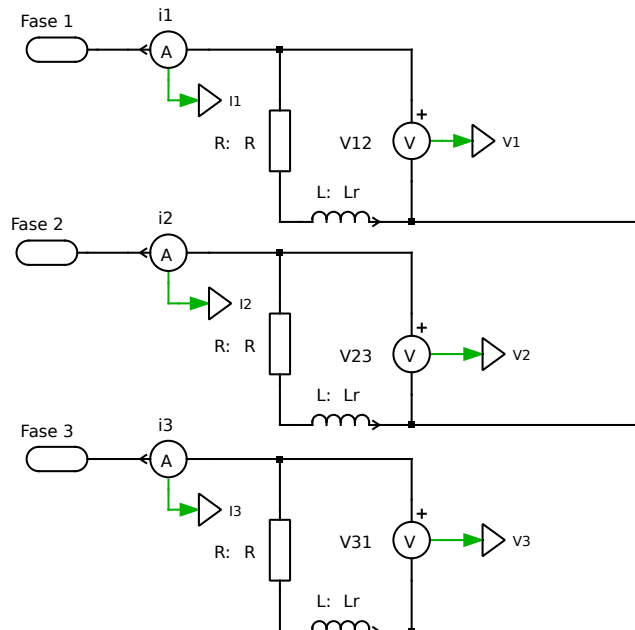
Fonte: Autor.

Figura 90 – Diagrama interno do bloco inversor



Fonte: Autor.

Figura 91 – Diagrama interno do bloco Carga RL

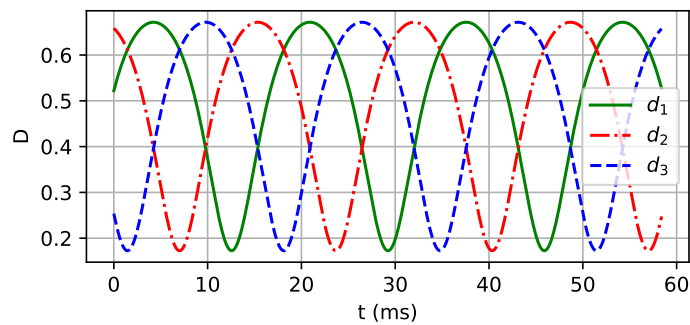


Fonte: Autor.

4.3.1 Função razão cíclica

O gráfico das funções razão cíclica calculadas De acordo com o bloco Calc Dn (Figura 89) está apresentado na Figura 92.

Figura 92 – Função razão cíclica

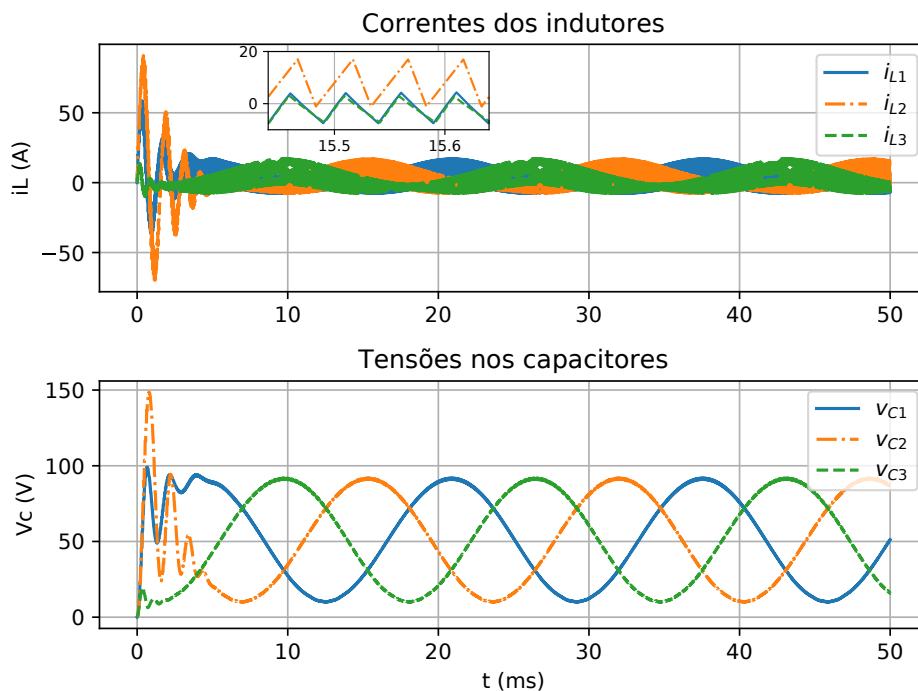


Fonte: Autor.

4.3.2 Tensão nos capacitores e corrente nos indutores do conversor

As formas de onda das correntes nos indutores e tensões nos capacitores são apresentadas na figura 93.

Figura 93 – Correntes nos indutores e tensões nos capacitores do conversor do modelo trifásico com perdas e carga RL simulado no PLECS®.

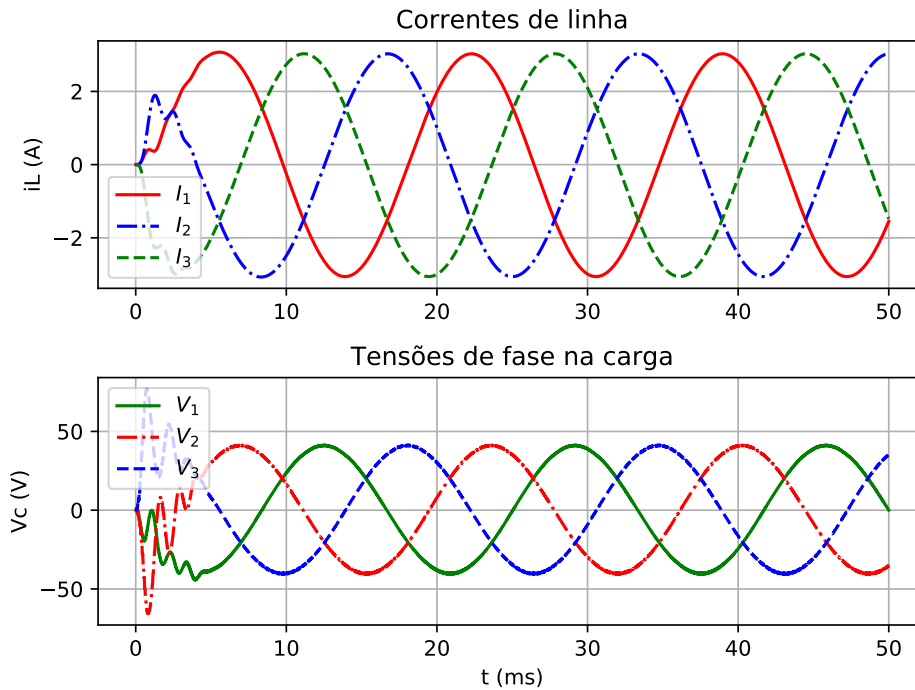


Fonte: Autor.

4.3.3 Tensão e corrente de fase na carga

Na figura 94 são apresentadas as correntes e tensões de fase na carga em estrela.

Figura 94 – Correntes e tensões de fase na carga - Modelo trifásico com perdas e carga RL simulado no PLECS®.



Fonte: Autor.

Conforme já apresentado nas figuras 83 e 84, o PLECS® possui a facilidade de calcular os valores médio, eficaz e o THD das formas de onda plotadas. Estes dados extraídos para as correntes e tensões de fase da figura 94 são apresentados na tabela 1.

Tabela 1 – Valores médios, eficazes e THD das correntes e tensões de fase na carga - Modelo trifásico com perdas e carga RL simulado no PLECS®.

Variável	Valor Médio	Valor Eficaz	THD(%)
I_1	$-6,7 \times 10^{-5}$ A	2,15 A	2,22
I_3	10×10^{-4} A	2,15 A	2,18
I_3	$-3,3 \times 10^{-5}$ A	2,15 A	2,16
V_1	$-3,4 \times 10^{-4}$ V	28,74 V	2,22
V_2	-12×10^{-4} V	28,75 V	2,15
V_3	12×10^{-4} V	28,74 V	2,22

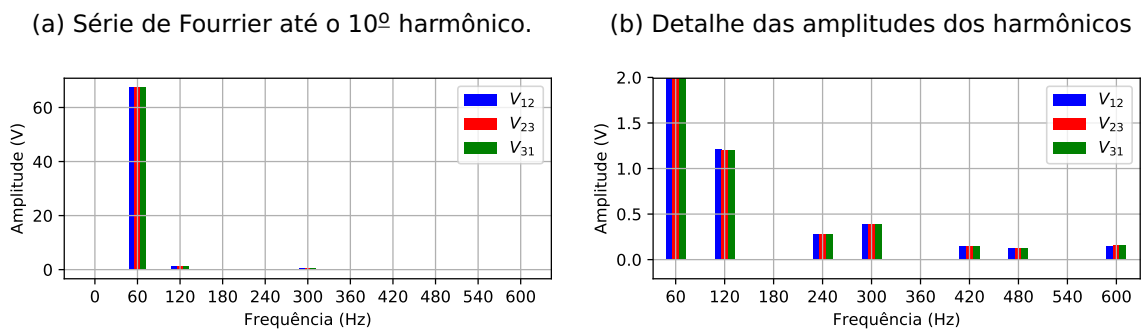
Fonte: Autor.

De acordo com os dados da tabela 1, observa-se que os valores médios das tensões

de fase representam 0,04 % dos respectivos valores de pico. Quanto ao valor eficaz da tensão de linha, percebe-se uma diferença de 0,15 V em relação ao valor esperado, o que representa uma diferença percentual de 0,5%.

Analizando a taxa de distorção harmônica, percebe-se que seu máximo valor é de 2,22 %. Para uma análise gráfica mais detalhada foi gerada no próprio PLECS[®] a série de Fourier das tensões de fase. Os referidos dados foram salvos em formato .csv e plotados com o auxílio da biblioteca *Matplotlib* do *Python*, gerando os gráficos mostrados na figura 95a, e na 95b mostrado em detalhe as amplitudes das componentes harmônicas.

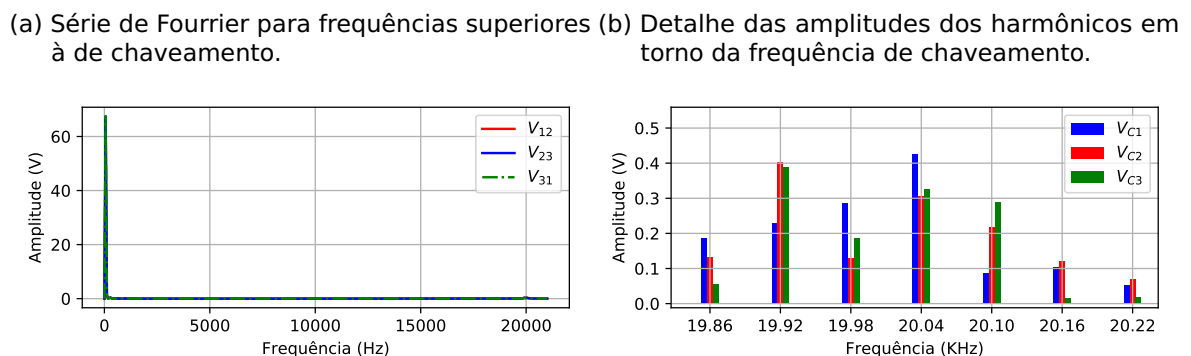
Figura 95 – Série de Fourier para as tensões de fase - Modelo com perdas e carga RL simulado no PLECS[®]



Fonte: Autor.

Também foram gerados os dados da série de Fourier e plotados os gráficos para as amplitudes dos harmônicos das tensões de fase para uma frequência superior à de chaveamento, obtendo-se os gráficos das figuras 96a e 96b, sendo esta com o detalhe da amplitude da componente na frequência de chaveamento.

Figura 96 – Série de Fourier extendida à frequência de chaveamento para as tensões de linha na saída do conversor com perdas e carga R simulado no PLECS[®]

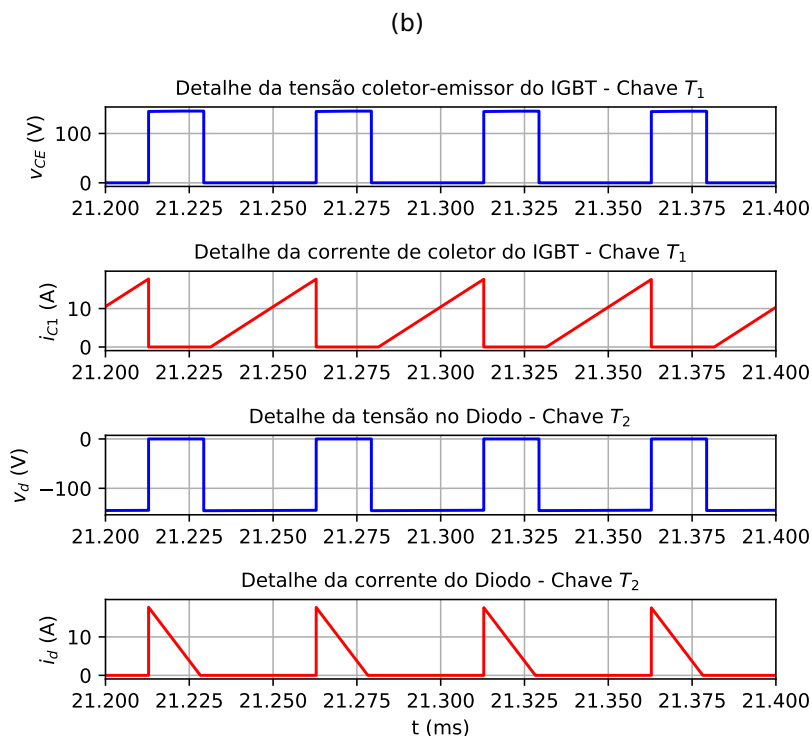
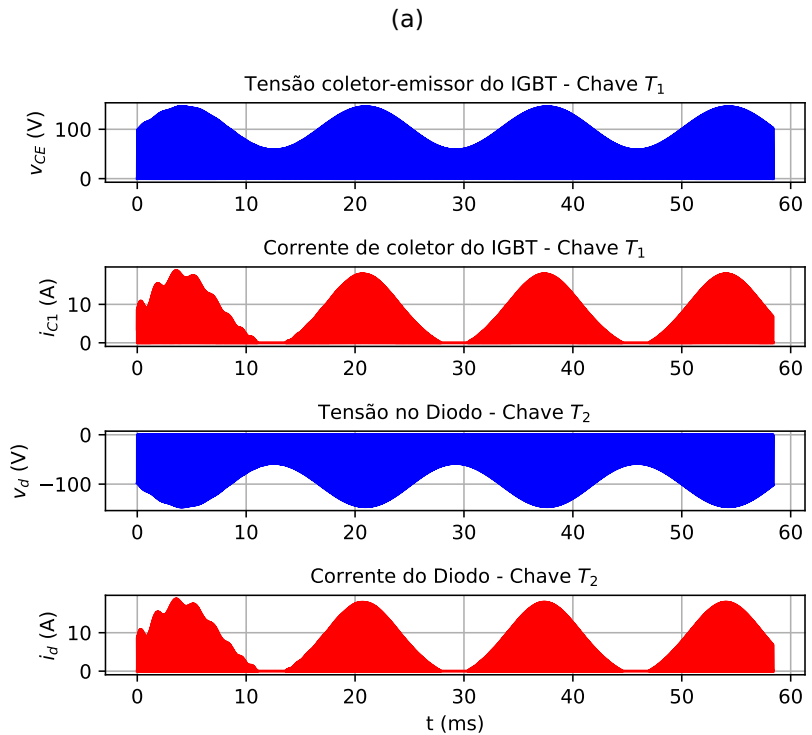


Fonte: Autor.

4.3.4 Tensão e corrente nas chaves do inversor

IGBT chave T_1 e Diodo chave T_2 : Na Figura 97a são apresentadas as formas de onda das tensões e correntes nas respectivas chaves, bem como seus detalhes na Figura 97b.

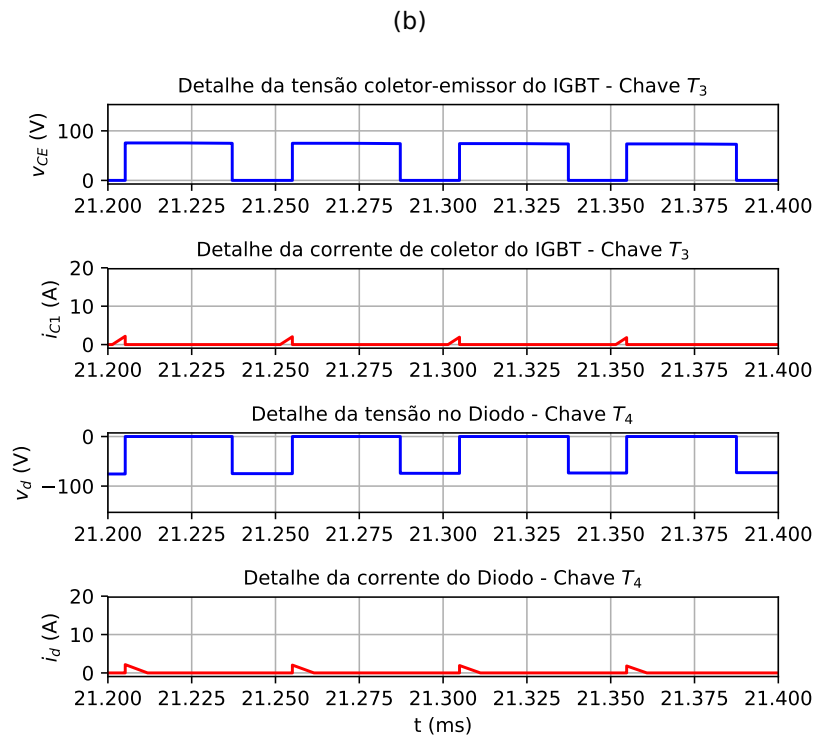
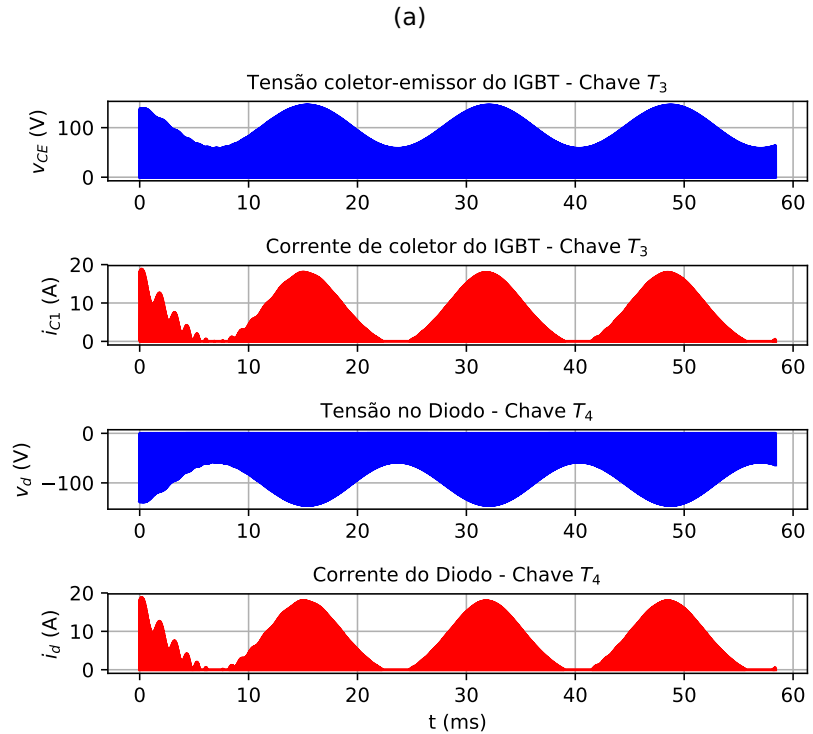
Figura 97 – Tensão e corrente no IGBT chave T_1 e Diodo chave T_2



Fonte: Autor.

IGBT chave T_3 e Diodo chave T_4 : Na Figura 98a são apresentadas as formas de onda das tensões e correntes nas respectivas chaves, bem como seus detalhes na Figura 98b.

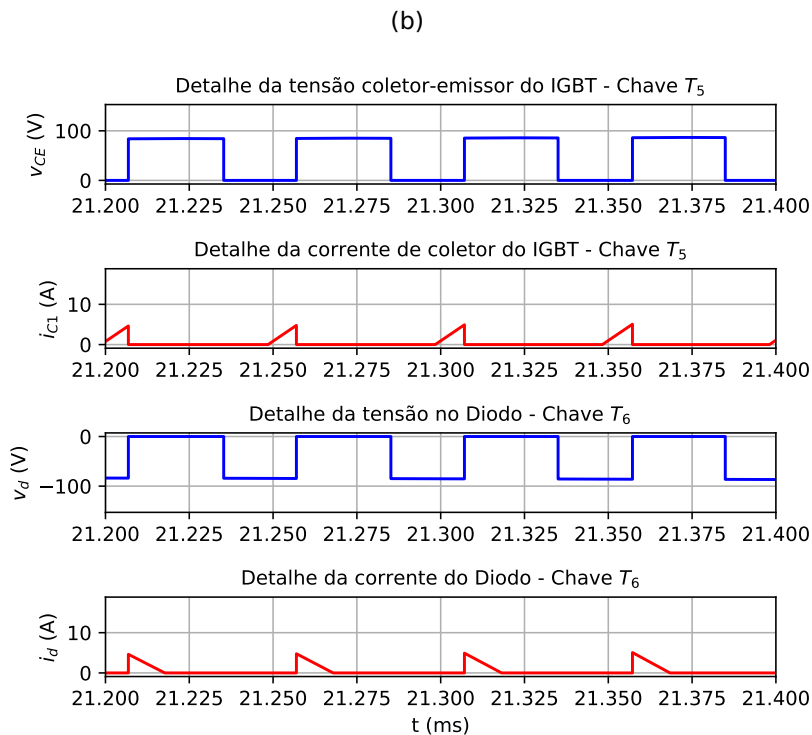
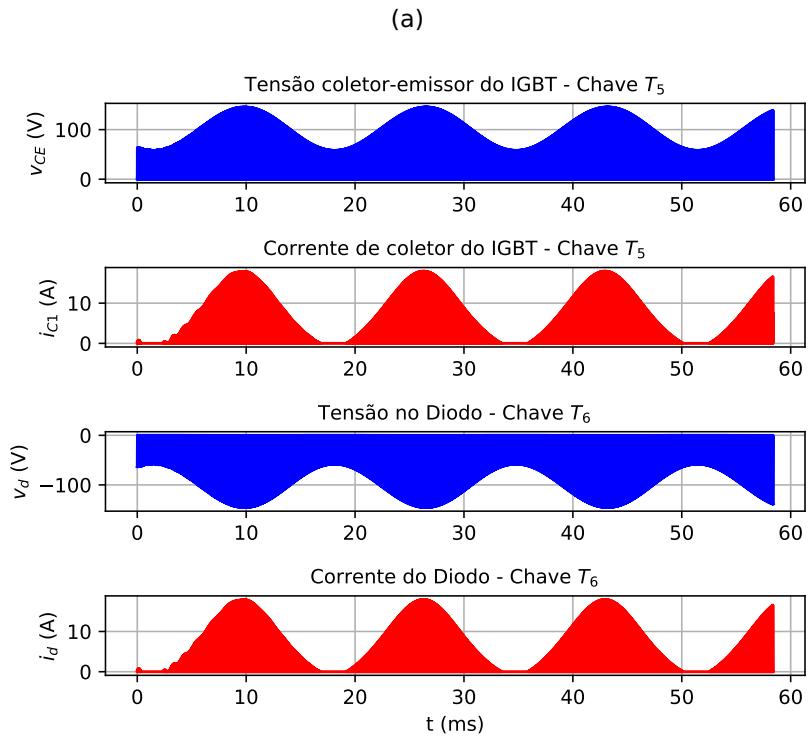
Figura 98 – Tensão e corrente no IGBT chave T_3 e Diodo chave T_4



Fonte: Autor.

IGBT chave T_5 e Diodo chave T_6 : Na Figura 99a são apresentadas as formas de onda das tensões e correntes nas respectivas chaves, bem como seus detalhes na Figura 99b.

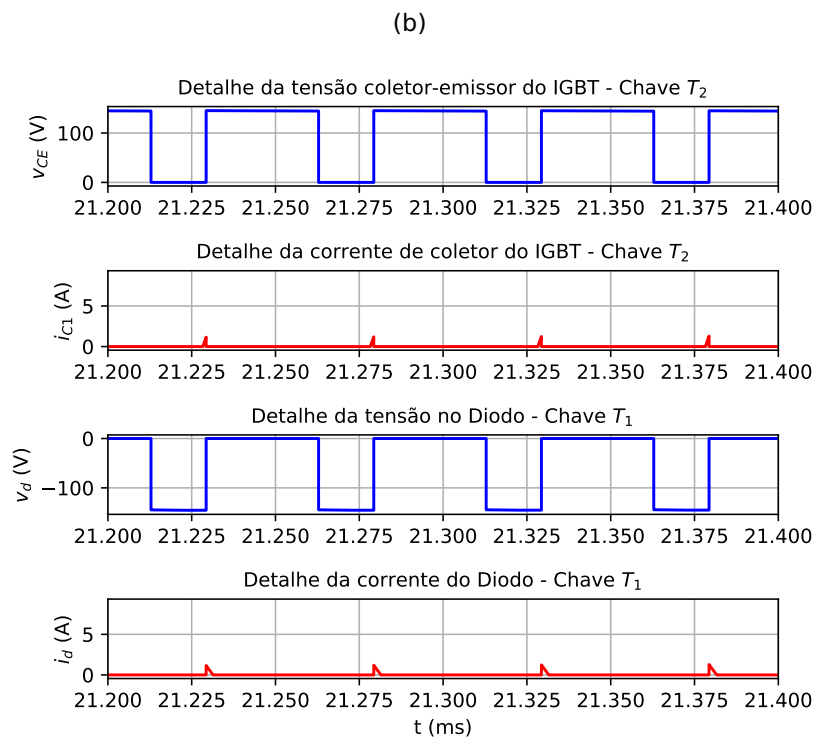
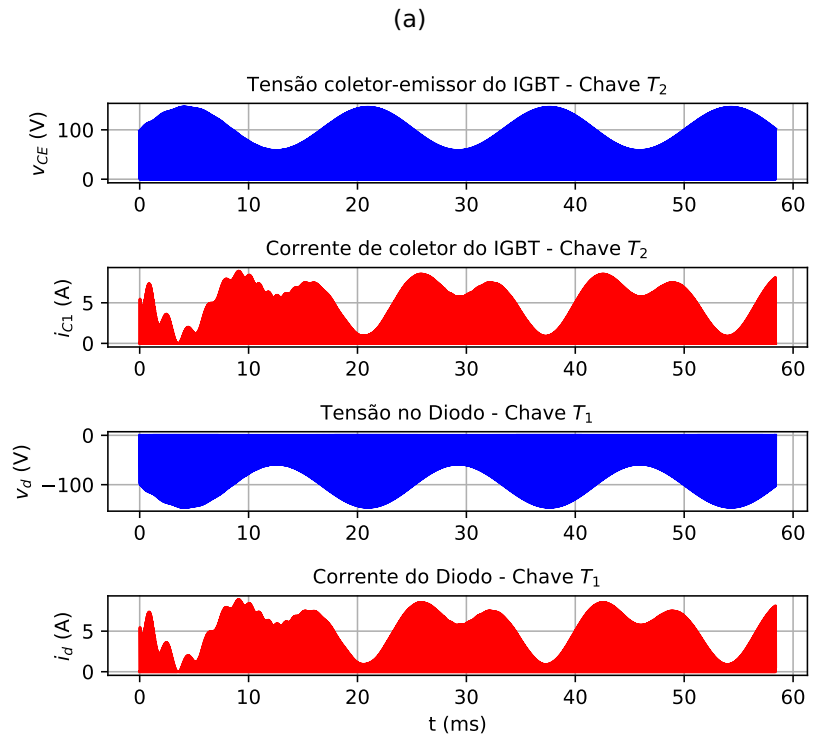
Figura 99 – Tensão e corrente no IGBT chave T_5 e Diodo chave T_6



Fonte: Autor.

IGBT chave T_2 e Diodo chave T_1 : Na Figura 100a são apresentadas as formas de onda das tensões e correntes nas respectivas chaves, bem como seus detalhes na Figura 100b.

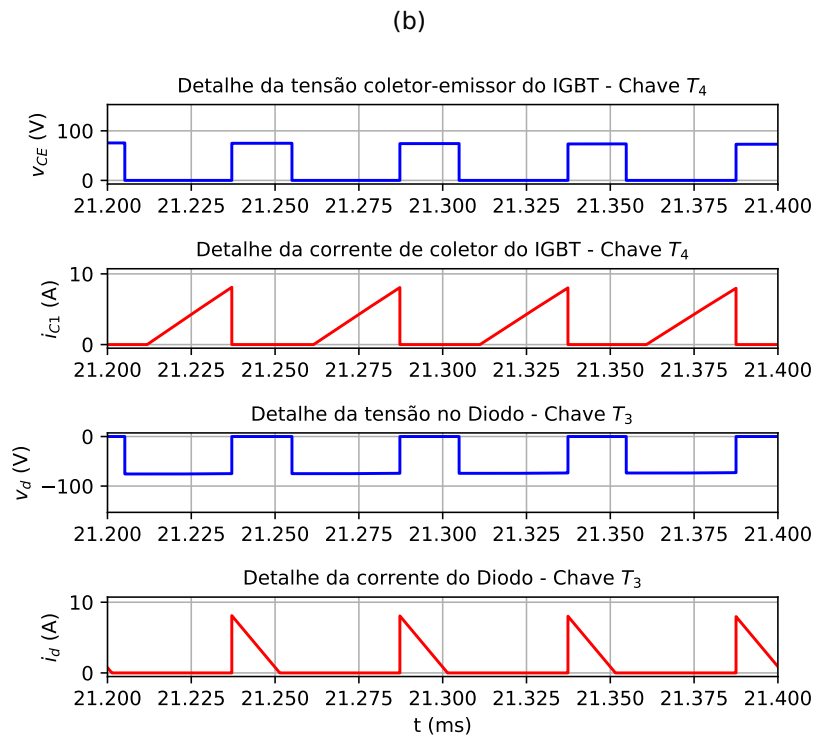
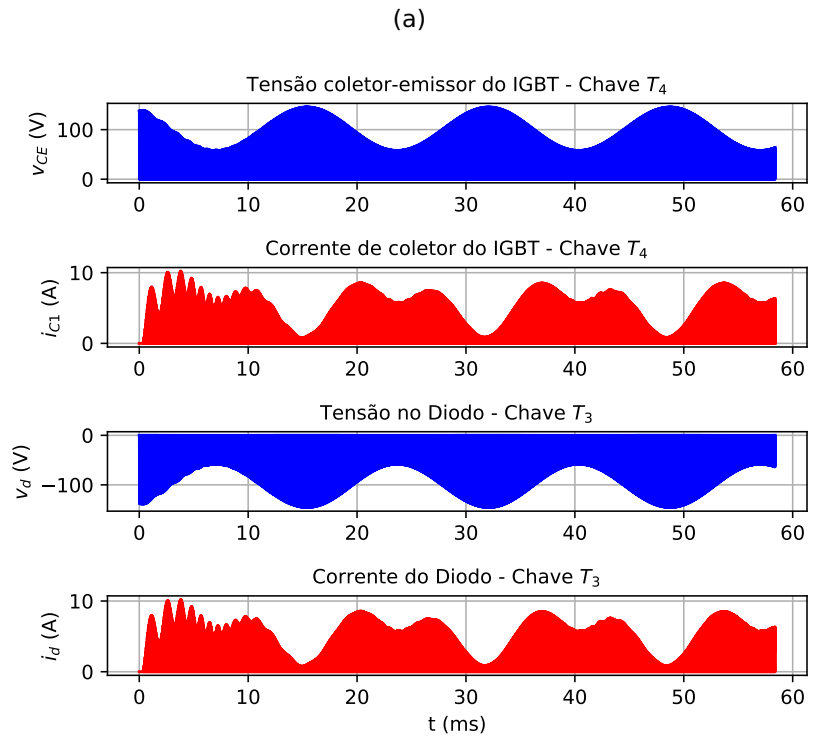
Figura 100 – Tensão e corrente no IGBT chave T_2 e Diodo chave T_1



Fonte: Autor.

IGBT chave T_4 e Diodo chave T_3 : Na Figura 101a são apresentadas as formas de onda das tensões e correntes nas respectivas chaves, bem como seus detalhes na Figura 101b.

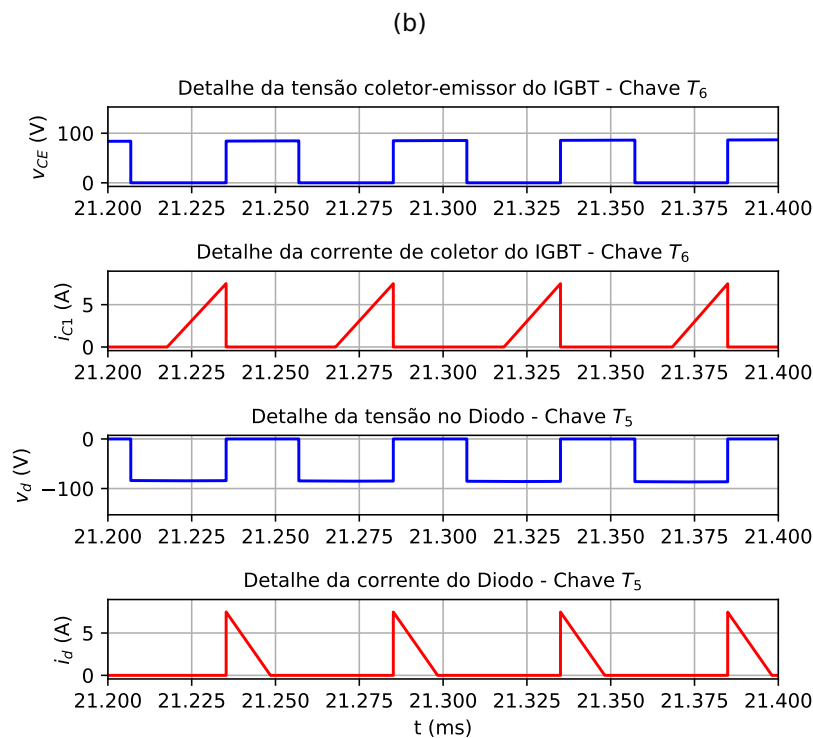
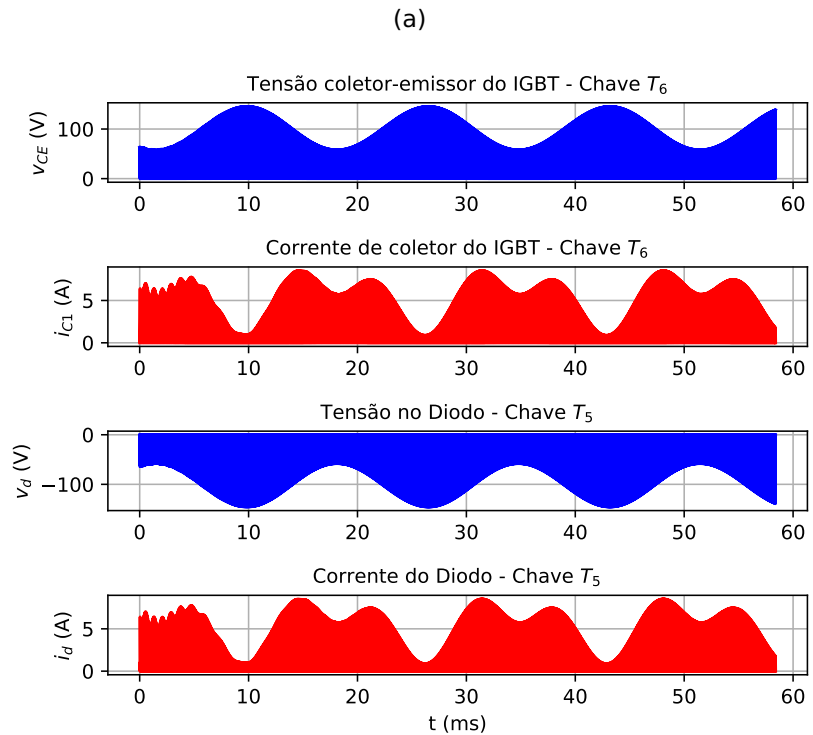
Figura 101 – Tensão e corrente no IGBT chave T_4 e Diodo chave T_3



Fonte: Autor.

IGBT chave T_6 e Diodo chave T_5 : Na Figura 102a são apresentadas as formas de onda das tensões e correntes nas respectivas chaves, bem como seus detalhes na Figura 102b.

Figura 102 – Tensão e corrente no IGBT chave T_6 e Diodo chave T_5



Fonte: Autor.

Tabela 2 – Valores médios e eficazes das correntes em cada elemento das chaves

Elemento	Valor Médio	Valor Eficaz
<i>IGBT₁</i>	1,9 A	4,32 A
<i>Diodo₁</i>	0,62 A	1,7 A
<i>IGBT₂</i>	1,11 A	2,26 A
<i>Diodo₂</i>	1,11 A	3,21 A
<i>IGBT₃</i>	1,9 A	4,33 A
<i>Diodo₃</i>	0,62 A	1,69 A
<i>IGBT₄</i>	1,12 A	2,26 A
<i>Diodo₄</i>	1,11 A	3,2 A
<i>IGBT₅</i>	1,9 A	4,32 A
<i>Diodo₅</i>	0,62 A	1,70 A
<i>IGBT₆</i>	1,12 A	2,25 A
<i>Diodo₆</i>	1,12 A	3,2 A

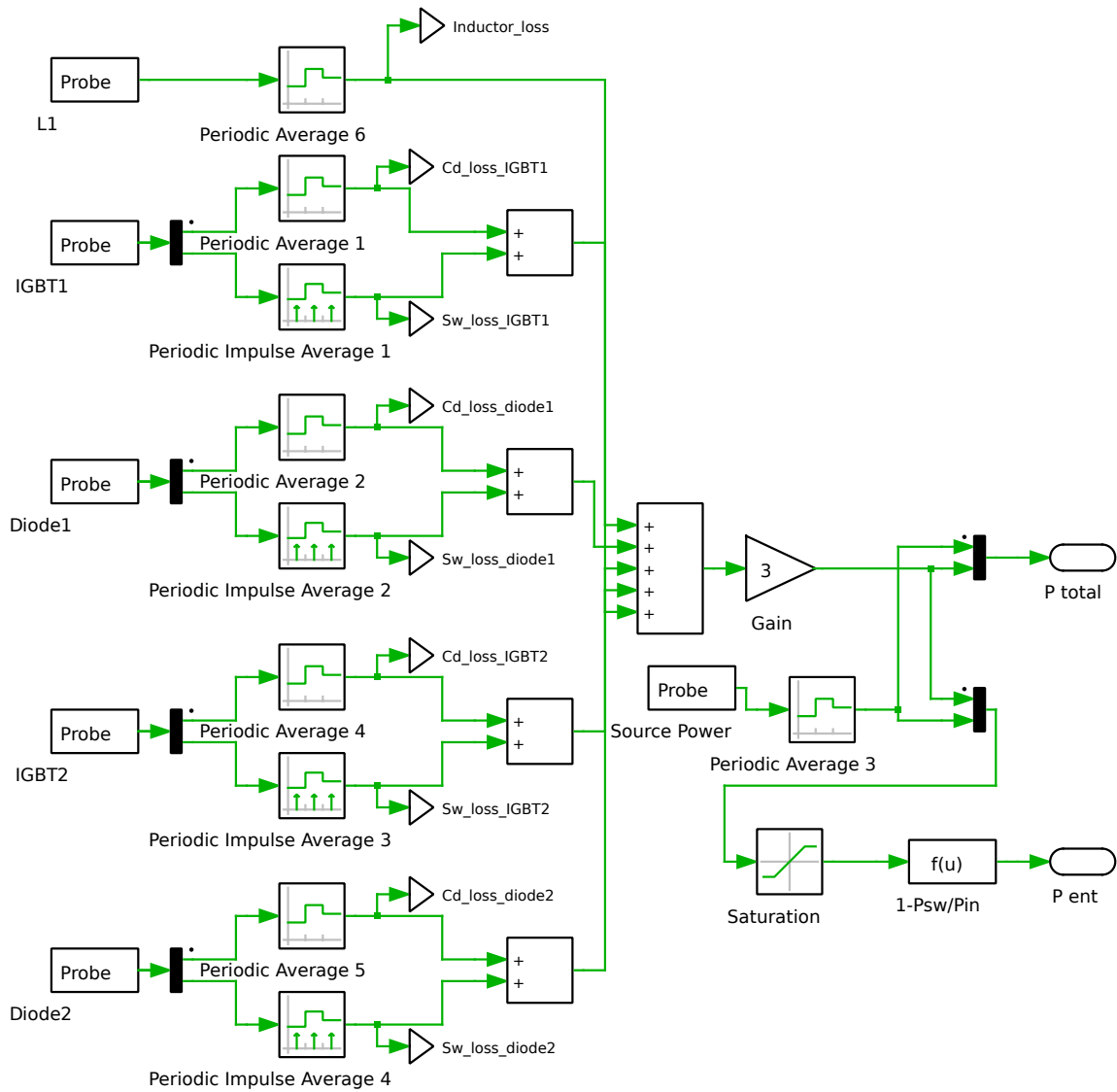
Fonte: Autor.

4.3.5 Determinação das perdas nas chaves e indutores do conversor

Para determinação das perdas nas chaves e indutores do conversor, foram utilizadas facilidades do simulador de eletrônica PLECS que mede em tempo real a potência de elementos passivos, bem como determina através de *look-up tables*, as perdas por condução e chaveamento nos semicondutores. A Figura 103 mostra os elementos utilizados no bloco "Calculo Perdas" apresentado no diagrama da Figura 87 para a determinação das perdas no braço 1 do inversor.

As funções *look-up tables* utilizadas nos cálculos das perdas dos semicondutores estão apresentadas na figura 104 para os IGBTs e na figura 105 para os diodos.

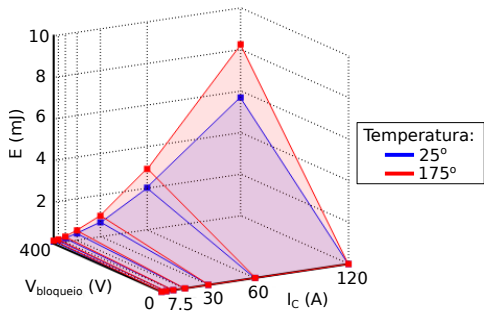
Figura 103 – Diagrama interno do bloco "Calcula Perdas"



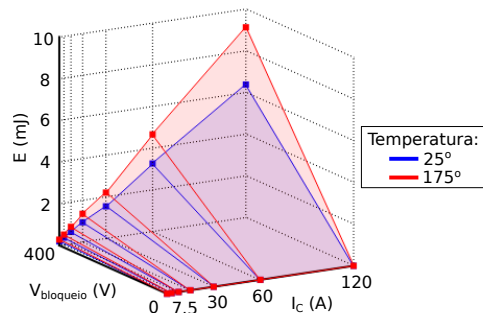
Fonte: Autor.

Figura 104 – Funções utilizadas no PLECS para determinação das perdas nos IGBTs

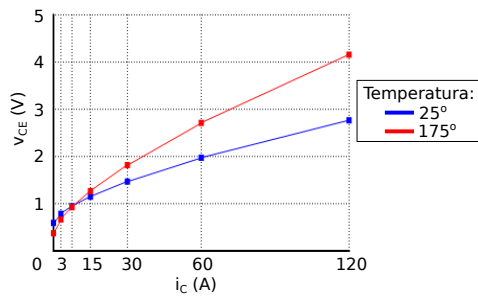
(a) Perdas por chaveamento na ativação do IGBT



(b) Perdas por chaveamento no bloqueio do IGBT



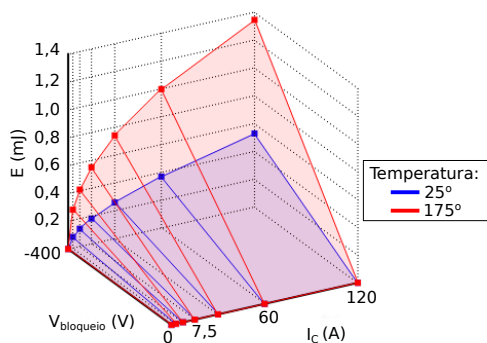
(c) Tensão coletor-emissor em função da corrente de coletor



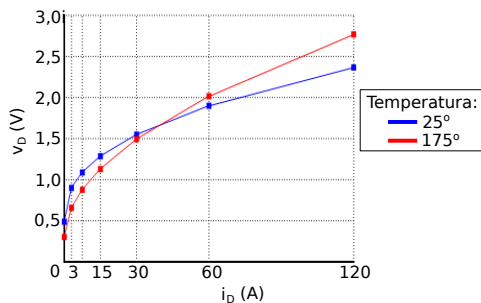
Fonte: Autor.

Figura 105 – Funções utilizadas no PLECS para determinação das perdas nos diodos

(a) Perdas por chaveamento no bloqueio do Diodo



(b) Tensão direta do diodo em função da corrente direta



Fonte: Autor.

As perdas no indutor e nas chaves para o braço 1 do inversor estão apresentadas na Tabela 3 que se segue.

Perdas		
Indutor		1,26 W
$IGBT_1$	Condução	1,89 W
	Chaveamento	1,59 W
$Diodo_1$	Condução	0,61 w
	Chaveamento	0,038 W
$IGBT_2$	Condução	0,95 W
	Chaveamento	1,07 W
$Diodo_2$	Condução	1,27 W
	Chaveamento	0,015 W
Total braço 1		9,7 W

Tabela 3 – Perdas no indutor e chaves do braço 1 do inversor

Considerando-se todos os braços do inversor idênticos, e com base nos dados apresentados na Tabela 3 pode-se determinar a potência total dissipada (P_{TD}) pelo conversor, sendo dada por:

$$P_{TD} = 3 \times P_{TD1}$$

$$P_{TD} = 3 \times 9,7$$

$$P_{TD} = 29,1 \text{ W}$$

4.3.5.1 Eficiência

A eficiência será dada pela razão entre a potência saída (P_S) e a potência entrada (P_E), desta forma tem-se que:

$$\eta = \frac{P_S}{P_E} \quad (4.26)$$

A potência de saída será calculada de acordo com os dados apresentados na Tabela 1, sendo igual a:

$$P_S = V_1 \times i_1 + V_2 \times i_2 + V_3 \times i_3$$

$$P_S = 28,74 \times 2,15 + 28,75 \times 2,15 + 28,74 \times 2,15$$

$$P_S = 185,37 \text{ W}$$

A potência de entrada poderá ser calculada das seguintes formas:

1- Pela soma da potência de saída com a potência total dissipada, sendo:

$$P_E = P_S + P_{TD}$$

$$P_E = 185,37 + 29,1$$

$$P_E = 214,47 \text{ W}$$

2- Pelo produto da tensão e corrente de entrada no inversor, sendo:

$$P_E = V_g \times I_g$$

$$P_E = 48 + 4,48$$

$$P_E = 215,04 \text{ W}$$

Observa-se que existe uma pequena diferença entre os valores de potência de entrada entre as duas formas de cálculos. Esta diferença é devido as diferenças entre erros nas formas das obtenções dos valores das variáveis descritas pelo simulador. Por definição adota-se o maior valor. Desta forma a eficiência será igual a:

$$\eta = \frac{185,37}{215,04}$$

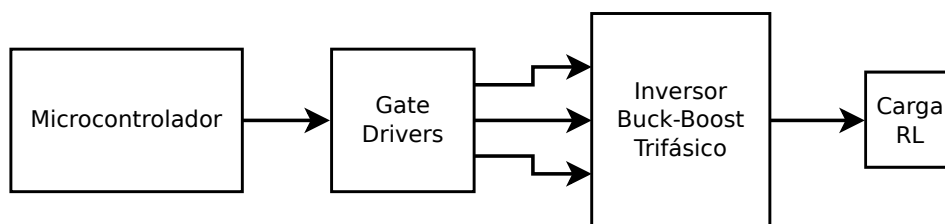
$$\eta = 86,2 \%$$

CAPÍTULO 5

PROTÓTIPO

Para comprovação das simulações e validação dos resultados foi construído um protótipo com as mesmas características e parâmetros do circuito proposto na figura 16 apresentada no Capítulo 2. A carga RL possui as mesmas características utilizadas nas simulações apresentadas na seção 4.3. A figura 106 representa o diagrama em blocos do protótipo.

Figura 106 – Diagrama em blocos do protótipo.



Fonte: Autor.

Uma breve descrição de cada bloco é apresentada a seguir.

1- Bloco Microcontrolador:

Este bloco é responsável por gerar as razões cíclicas necessárias à cada braço do inversor para se produzir as tensões de saída desejadas. Ele também é responsável por monitorar as correntes e tensões na carga, nos indutores e capacitores para efeitos de proteção, caso haja uma sobrecarga ou comportamento inadequado do conversor.

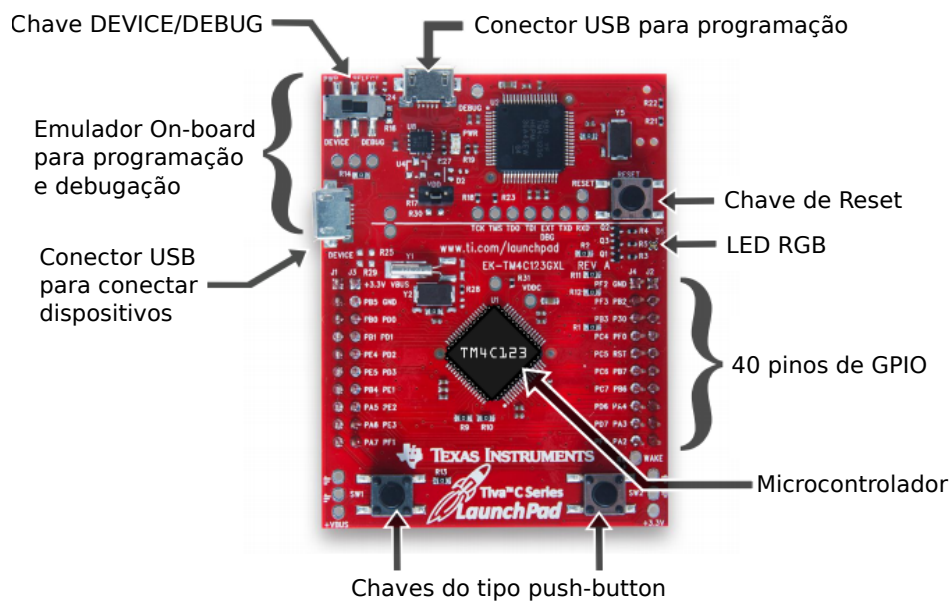
Para realizar esta tarefa foi utilizada a placa de desenvolvimento TIVA-C da Texas Instruments, que utiliza o microcontrolador TM4C123GH6PM [36], cujas principais características são apresentadas na tabela 4:

Tabela 4 – Principais características do microcontrolador TM4C123GH6PM

Núcleo	ARM Cortex-M4F - 32 bits
Frequência de Clock	Até 80 MHz
Memória Flash	256 KB
Memória SRAM	32 KB
Memória EEPROM	2KB
UART	8 módulos
SSI - Synchronous Serial Interface	4 módulos
I2C	4 módulos
CAN	2 módulos
USB	USB 2.0 OTG/Host/Device
ADC	12 canais com 12 bits de resolução
PWM	2 módulos com 8 saídas independentes
Temporizadores	6 blocos de 16/32 bits e 6 blocos de 32/64 bits

Na figura 107 é apresentada uma foto da placa de desenvolvimento com algumas de suas características ressaltadas.

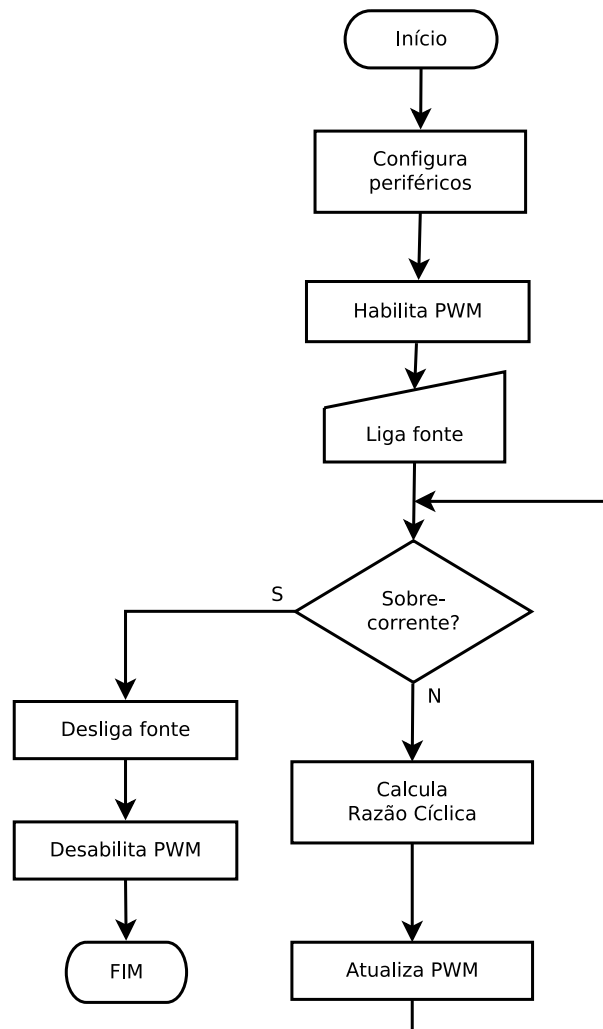
Figura 107 – Placa de desenvolvimento TIVA-C.



Fonte: <http://energia.nu/pinmaps/ek-tm4c123gxl/> (Adptado pelo autor).

Toda a programação do microcontrolador foi feita em linguagem C, utilizando a IDE de programação Energia [37]. O fluxograma de funcionamento da rotina principal é apresentado na figura 108.

Figura 108 – Fluxograma da rotinal principal.



Fonte: Autor.

2- Bloco Gate Driver:

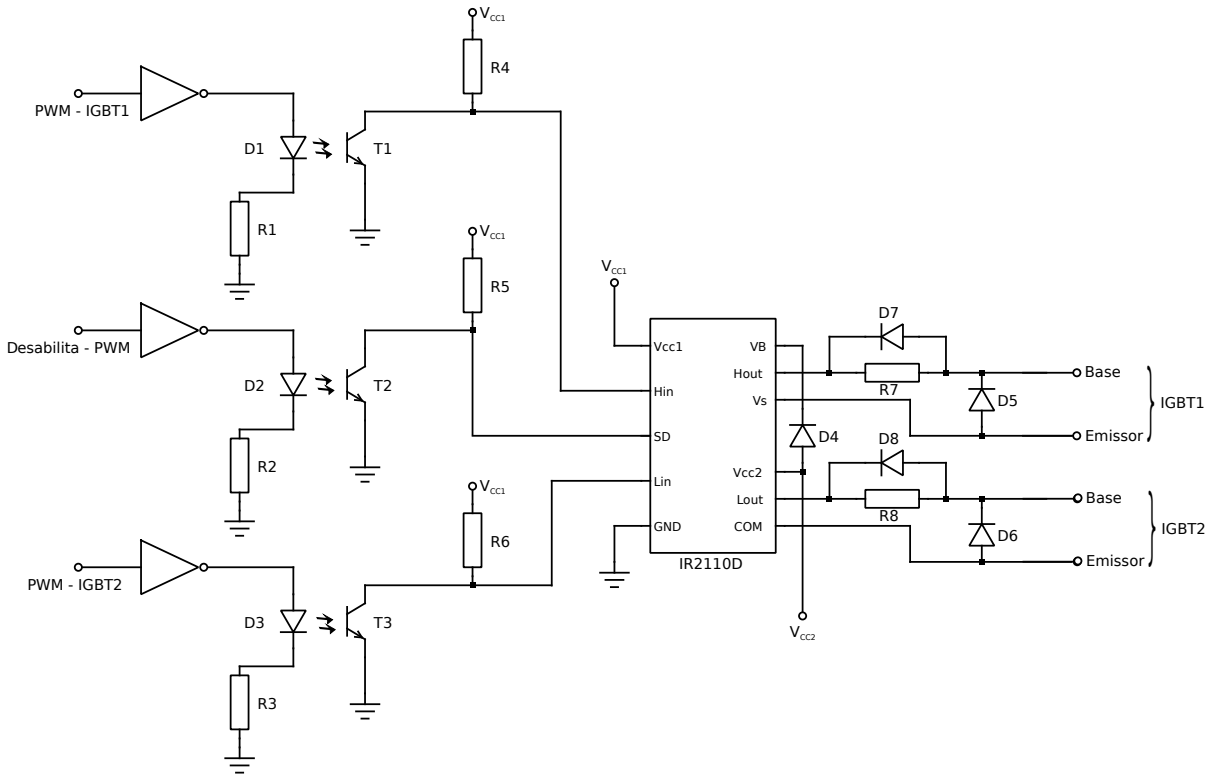
O diagrama elétrico de um braço deste bloco está ilustrado na figura 109. Este possui três entradas digitais:

- **PWM - IGBT1 e PWM - IGBT2:** São os sinais PWMs complementares, com banda morta, gerados pelo microcontrolador para o controle das chaves IGBT1 e IGBT2 respectivamente.
- **Desabilita - PWM:** É utilizado para desabilitar o sinais PWMs caso haja alguma falha ou por intenção do usuário.

Estes sinais são enviados ao circuito integrado IR2110D, cuja folha de dados encontra-se disponível no Anexo A2. Este CI é responsável por adequar os sinais do microcontrolador para os níveis de tensão e corrente necessários para o acionamento dos IGBTs.

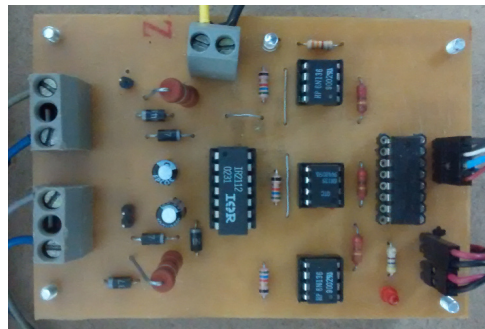
Na figura 110 é apresentada a foto da placa do *gate-driver* para um braço do inversor. As placas para os demais braços são idênticas.

Figura 109 – Diagrama elétrico do circuito de gate-driver.



Fonte: Autor.

Figura 110 – Foto da placa de circuito impresso do *gate-driver* para um braço do inversor.

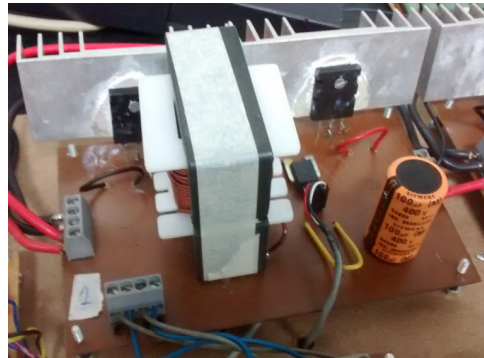


Fonte: Autor.

3- Bloco Inversor Buck-Boost Trifásico:

O bloco inversor já foi apresentado no Capítulo 2 (figura 14), porém na figura 111 é mostrada a foto da placa de circuito impresso de um dos braços que compõe este bloco.

Figura 111 – Foto da placa de circuito impresso de um dos braços que compõe o inversor.

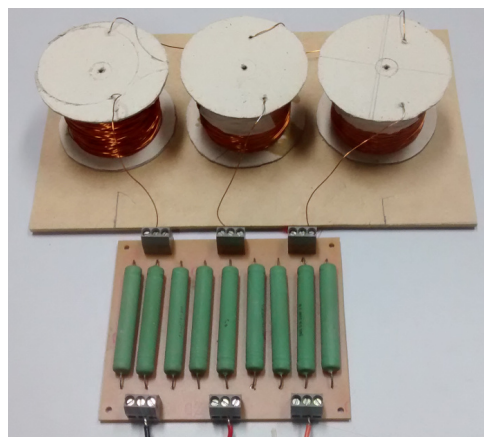


Fonte: Autor.

4- Bloco Carga RL:

Este bloco é composto por uma carga RL série configurada em ligação do tipo estrela, de potência 250 VA com uma impedância igual a $Z = 12,0 + j6,75\Omega$, e fator de potência 0,86. A figura 112 mostra a foto da carga utilizada.

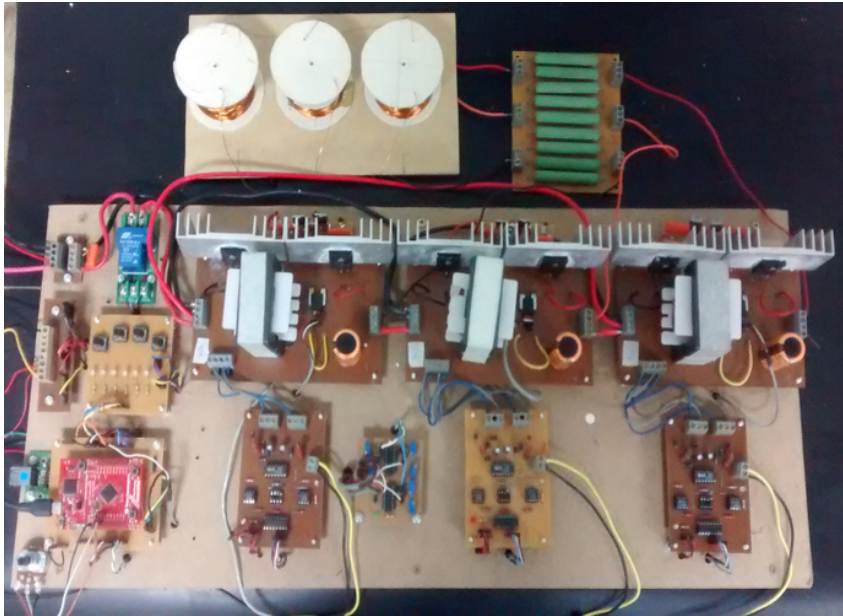
Figura 112 – Foto da carga utilizada no protótipo.



Fonte: Autor.

Por fim, na figura 113 é mostrada a foto de todo o conjunto de placas que formam o inversor alimentando a carga RL.

Figura 113 – Foto do protótipo.



Fonte: Autor.

CAPÍTULO 6

RESULTADOS EXPERIMENTAIS

Neste Capítulo são apresentados os resultados experimentais do inversor *Buck-Boost* trifásico alimentando uma carga RL em estrela com tensão nominal de 50 V de linha a partir de uma tensão de entrada do conversor igual a 48 V. Também serão apresentados resultados simplificados para cargas R, RL e RC com tensão de entrada do conversor igual a 36 V.

6.1 Carga RL tipo 1

O resultados apresentados nesta seção foram obtidos com as seguintes especificações mostradas na tabela 5 relacionadas às características físicas obtidas pelas respectivas construções e/ou folha de dados dos componentes eletrônicos utilizados.

Tabela 5 – Principais parâmetros do inversor: situação 1

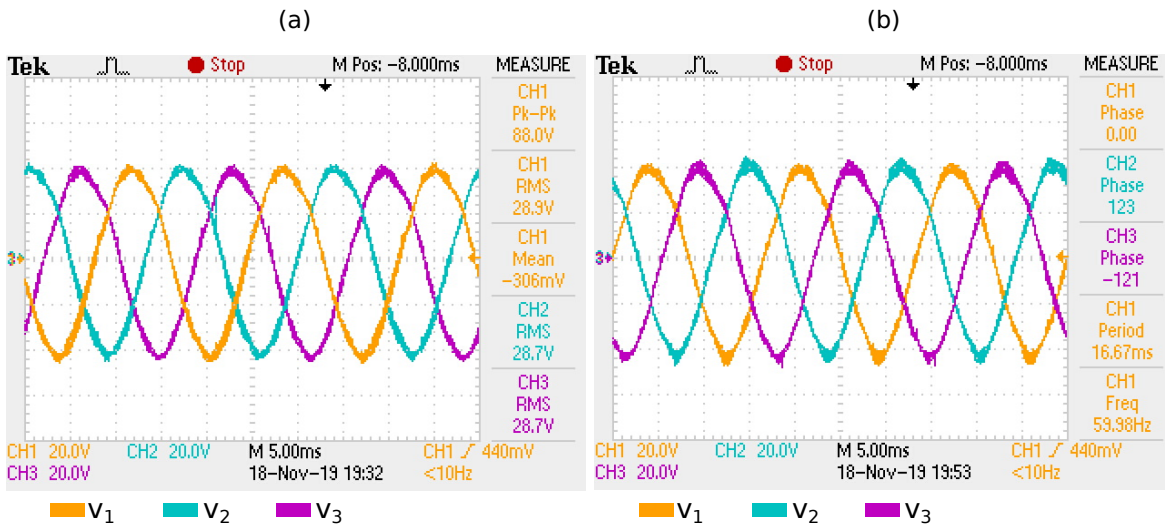
Tensão de entrada	48 V
Tensão de linha na Carga	50 V_{rms}
Componente CC das tensões nos capacitores	50,0 V
Impedância de carga (estrela)	12,0 + j6,75 Ω
Frequência da tensão de saída	60 Hz
Frequência de chaveamento	20 kHz
L_1, L_2 e L_3	85 μ H
C_1, C_2 e C_3	100 μ F
Resistência dos indutores	34,4 m Ω
Tensão de saturação dos IGBTs	2,5 V
Tensão direta dos diodos	1,7 V
Resistência direta dos diodos	50 m Ω

As principais forma de onda obtidas durante os ensaios serão apresentadas nas seções seguintes.

6.1.1 Tensões e correntes na carga

Tensão de fase: Na Figura 114 são apresentadas as tensões de fase na carga. Na Figura 114a são apresentados os valores de tensão de pico-a-pico (Pk-Pk), eficaz e médio (*Mean*) para a tensão na fase 1 da carga (CH1), e os valores eficazes (RMS) das tensões nas fases 2 (CH2) e 3 (CH3). Na Figura 114b, são apresentadas as fases (*Phase*) das tensões nas fases 1 (CH1), 2 (CH2) e 3 (CH3), bem como o período (*Period*) e a frequência (*Freq*) da tensão na fase 1 (CH1).

Figura 114 – Tensões de fase na carga

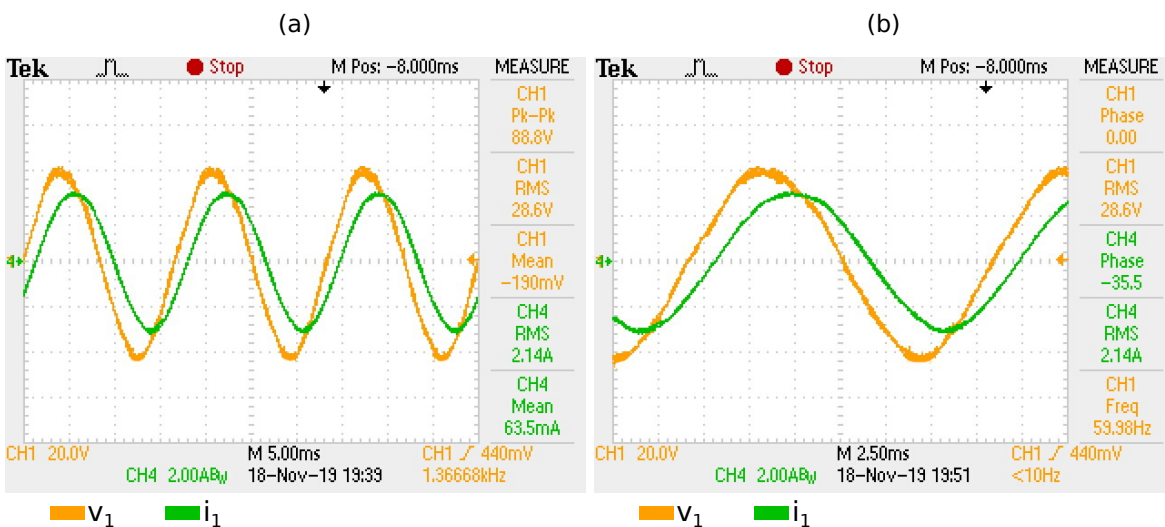


Fonte: Autor.

Tensões e correntes em cada fase da carga

Fase 1: Na Figura 115a são apresentadas os valores de pico-a-pico (Pk-Pk), eficaz (RMS) e médio (*Mean*) para a tensão (CH1) e corrente (CH4). Na Figura 115b são apresentados os valores da fase da tensão (CH1) e corrente (CH4), os valores de tensão e corrente eficazes (RMS), bem como a frequência da tensão (*Freq*).

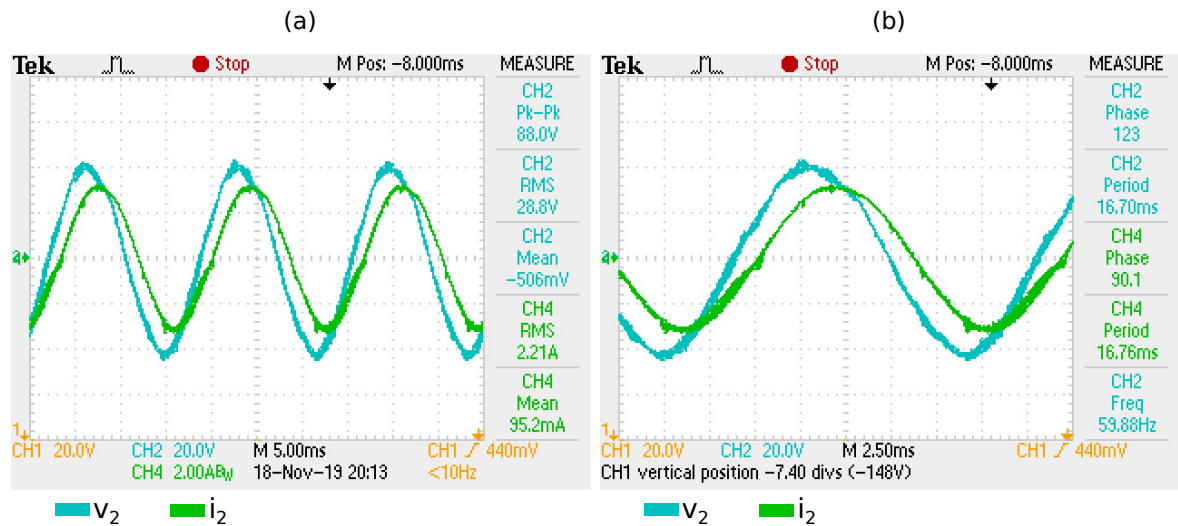
Figura 115 – Tensão e corrente na fase 1 da carga



Fonte: Autor.

Fase 2: Na Figura 116a são apresentadas os valores de pico-a-pico (Pk-Pk), eficaz (RMS) e médio (*Mean*) para a tensão (CH1) e corrente (CH4). Na Figura 116b são apresentados os valores da fase da tensão (CH1) e corrente (CH4), os valores de tensão e corrente eficazes (RMS), bem como a frequência da tensão (*Freq*).

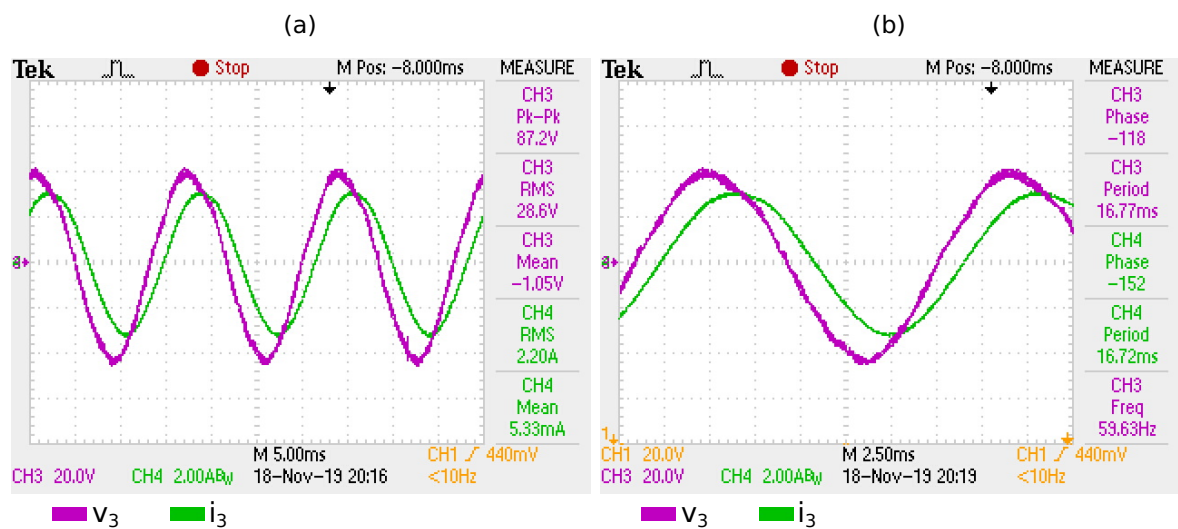
Figura 116 – Tensão e corrente na fase 2 da carga



Fonte: Autor.

Fase 3: Na Figura 117a são apresentadas os valores de pico-a-pico (Pk-Pk), eficaz (RMS) e médio (*Mean*) para a tensão (CH1) e corrente (CH4). Na Figura 117b são apresentados os valores da fase da tensão (CH1) e corrente (CH4), os valores de tensão e corrente eficazes (RMS), bem como a frequência da tensão (*Freq*).

Figura 117 – Tensão e corrente na fase 3 da carga

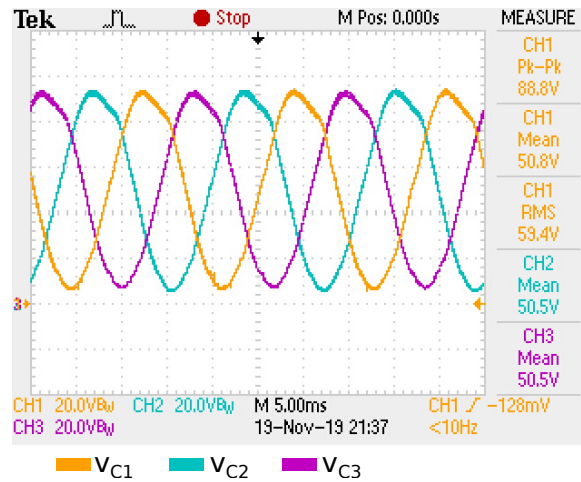


Fonte: Autor.

6.1.2 Formas de onda nos capacitores e indutores do inversor

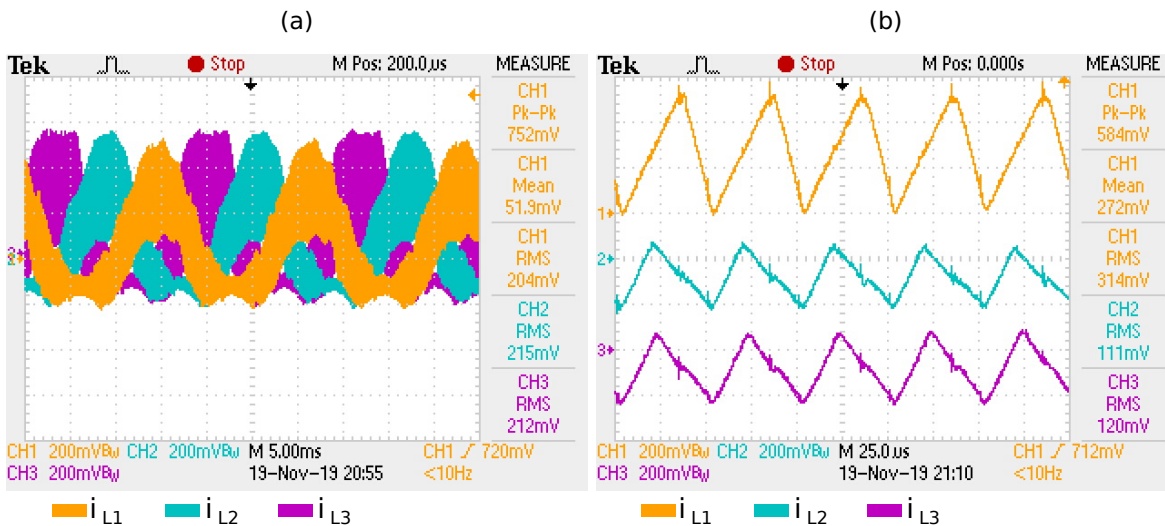
Tensão nos capacitores: Na Figura 118 são apresentados os valores de tensão de pico-a-pico (Pk-Pk), eficaz (RMS) e médio (*Mean*) para a tensão no capacitor da fase 1 (CH1) do inversor, e os valores eficazes (RMS) das tensões nos capacitores das fases 2 (CH2) e 3 (CH3) do inversor.

Figura 118 – Tensão nos capacitores do inversor



Corrente nos indutores: Na Figura 119a são apresentadas as formas onda das correntes nos indutores. A escala real de corrente é de 25 A/V. Em virtude disto, a Tabela 6 apresenta os valores relativos de pico-a-pico (Pk-Pk), médio (*Mean*) e eficaz (RMS) para a corrente no indutor da fase 1 (CH1) do inversor, bem como os valores eficazes (RMS) das correntes nos indutores das fases 2 (CH2) e 3 (CH3) respectivamente. Os detalhes das correntes nos indutores são apresentados na Figura 119b.

Figura 119 – Corrente nos indutores do inversor



Fonte: Autor.

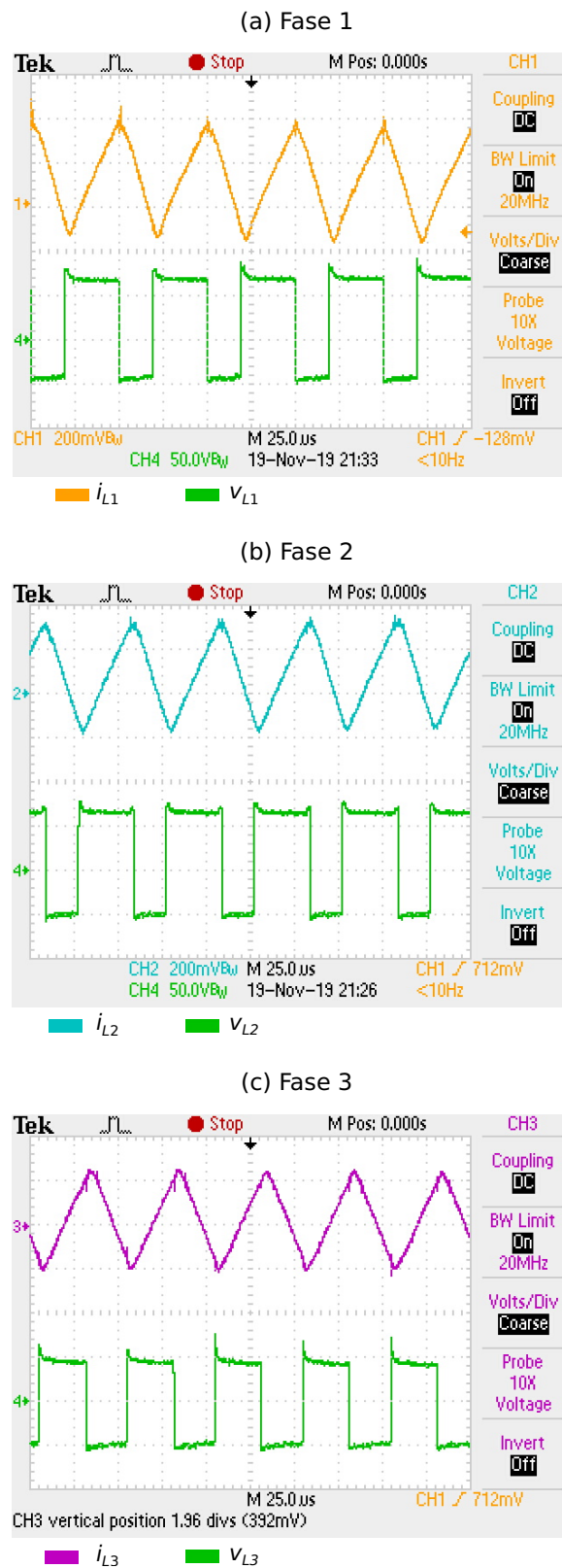
Tabela 6 – Valores absolutos de corrente nos indutores

Corrente	Pico-a-pico	Eficaz	Médio
i_{L1} (CH1)	18,8 A	5,1 A	1,30 A
i_{L2} (CH2)	-	5,37 A	-
i_{L2} (CH3)	-	5,3 A	-

Detalhe da tensão e corrente nos indutores:

Na Figura 120 são apresentadas os detalhes das tensões e correntes nos indutores de casa fase do inversor.

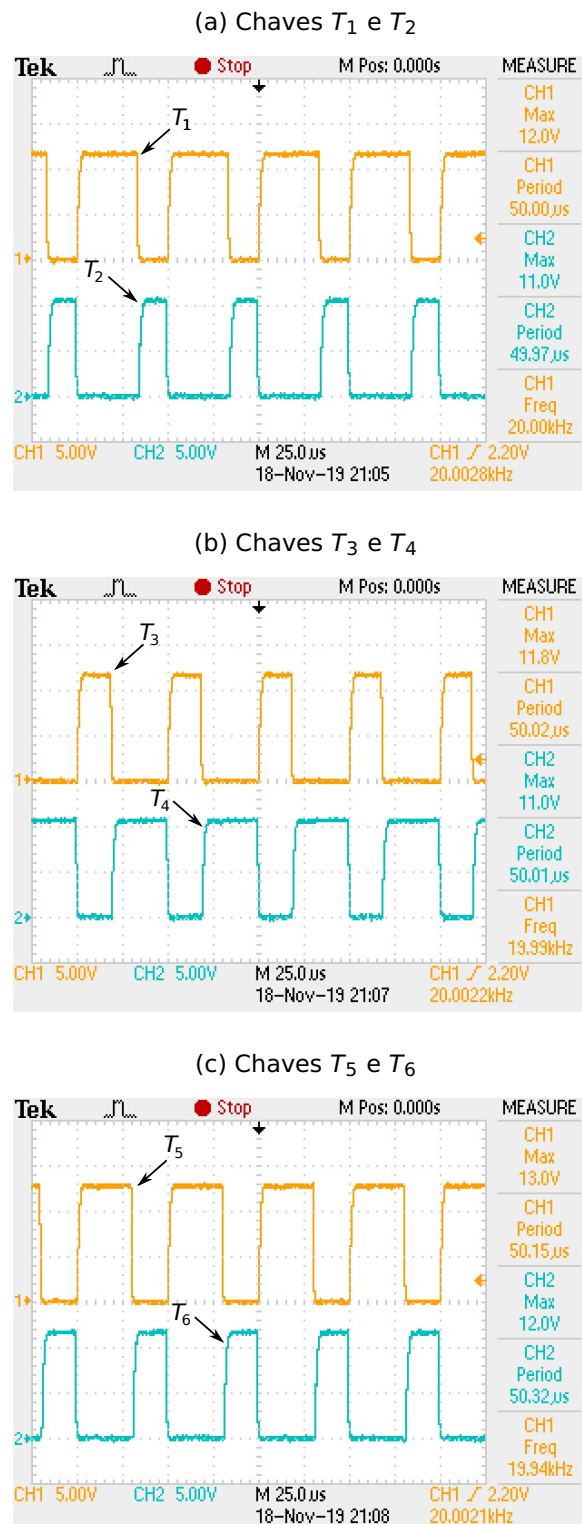
Figura 120 – Detalhe da tensão e corrente nos indutores do inversor



6.1.3 Tensões e correntes nas chaves

Tensão base-emissor: Nas Figura 121 são apresentadas as formas de onda nas junções base emissor dos IGBTs que compõe o inversor. Também são apresentadas as tensões máximas em cada junção, bem como o período e frequência de chaveamento.

Figura 121 – Tensões nas junções base-emissor dos IGBTs do inversor

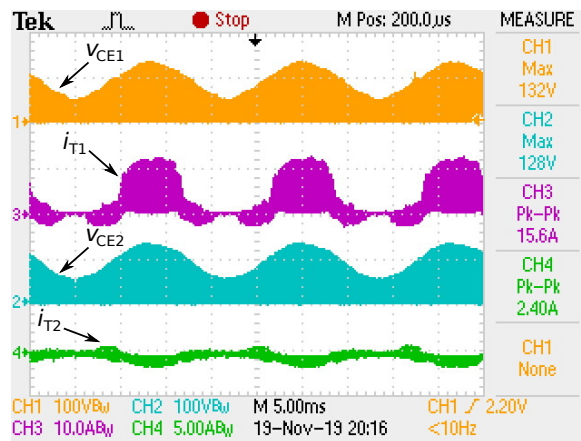


Fonte: Autor.

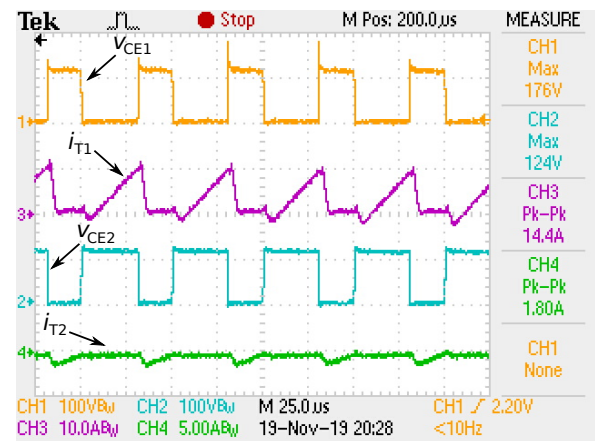
Tensão coletor-emissor e corrente nas chaves: Na Figura 122 são apresentadas as tensões entre coletor e emissor e as correntes para as chaves que compõe o inversor, bem como seus detalhes.

Figura 122 – Tensões e correntes nas chaves que compõe o inversor

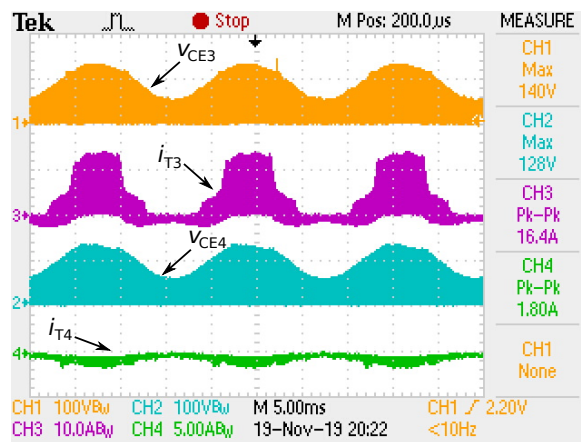
(a) Tensão coletor-emissor e corrente nas chaves T_1 e T_2



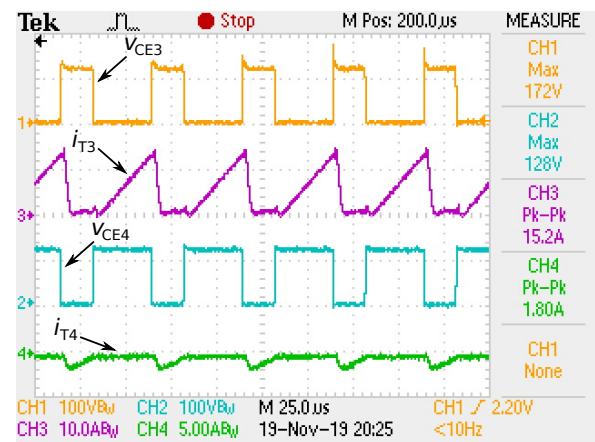
(b) Detalhe da tensão coletor-emissor e corrente nas chaves T_1 e T_2



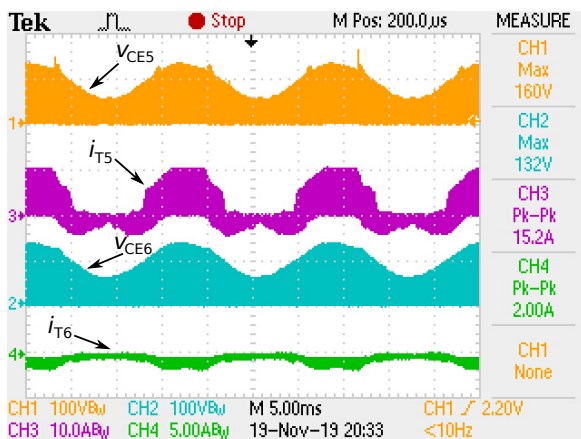
(c) Tensão coletor-emissor e corrente nas chaves T_3 e T_4



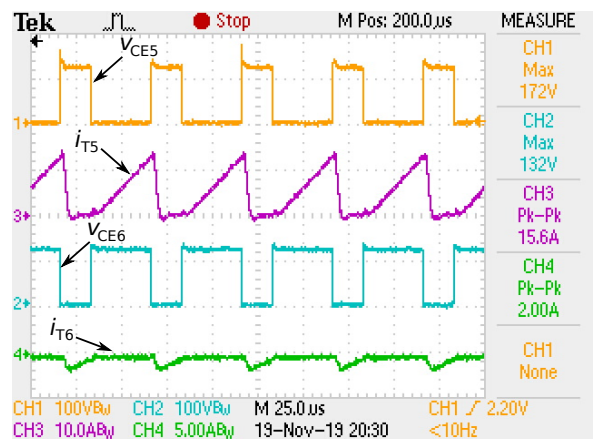
(d) Detalhe da tensão coletor-emissor e corrente nas chaves T_3 e T_4



(e) Tensão coletor-emissor e corrente nas chaves T_5 e T_6



(f) Detalhe da tensão coletor-emissor e corrente nas chaves T_5 e T_6



Fonte: Autor.

6.1.4 Eficiência

Para a determinação da eficiência do conversor, foram calculadas as potências de saída (P_S) e de entrada (P_E) do protótipo com base nas formas de onda obtidas para a carga nas Figuras 115a, 116a e 117a, bem como a medição da corrente de entrada do conversor obtendo-se os seguintes valores apresentados na Tabela 7.

Tabela 7 – Tensões e correntes de fase na carga e de entrada do inversor

	Fase 1	Fase 2	Fase 3	Entrada
Tensão (V)	28,6	28,8	28,6	48
Corrente (A)	2,14	2,21	2,20	4,61

A eficiência será dada por:

$$\eta = \frac{P_S}{P_E}$$

$$\eta = \frac{(28,6 \times 2,14 + 28,8 \times 2,21 + 28,6 \times 2,20)}{48 \times 4,61}$$

$$\eta = 84,86\%$$

Comparando-se a eficiência calculada através dos dados obtidos de forma experimental com a obtida pelos dados de simulação calculada na subseção 4.3.5.1, chega-se a uma diferença percentual de aproximadamente 2 unidades conforme apresentado na Tabela 8. Esta diferença da-se pelo aspecto de não serem levadas em conta outras perdas que um protótipo pode apresentar, tais como aquecimento de trilhas de circuito impresso devido a passagem de correntes, bem como a resistência dos cabos de ligação das placas à fontes, supressores de transientes, entre outras.

Eficiência calculada	
Resultados de simulação	Resultados experimentais
86,2 %	84,86 %

Tabela 8 – Eficiência obtida nas simulações e nos resultados experimentais

6.2 Resultados experimentais com outros tipos de cargas

Nesta seção serão apresentados resultados de simulação comparativos com os respectivos resultados experimentais para cargas puramente resistiva, RL série e RC série. Os parâmetros do inversor utilizados para obtenção dos resultados de simulação e experimentais estão apresentados na Tabela 9.

Tabela 9 – Principais parâmetros do inversor: situação 2

Tensão de entrada	36 V
Tensão de linha na Carga	50 V_{rms}
Componente CC das tensões nos capacitores	53,0 V
Frequência da tensão de saída	60 Hz
Frequência de chaveamento	20 kHz
L_1, L_2 e L_3	85 μ H
C_1, C_2 e C_3	100 μ F
Resistência dos indutores	34,4 m Ω
Tensão de saturação dos IGBTs	2,5 V
Tensão direta dos diodos	1,7 V
Resistência direta dos diodos	50 m Ω

6.2.1 Carga R

Resultados de simulação

Neste caso, uma carga puramente resistiva de 18 Ω foi utilizada. As principais formas de onda do inversor trifásico em regime permanente e as respectivas comparações com o modelo monofásico estão apresentadas nas figuras 123, 124 e 125. Na tabela 10 são apresentados os valores eficazes, médios e de pico-a-pico para as correntes e tensões na carga e variáveis de estado.

Figura 123 – Correntes nos indutores: Carga R.

- (a) Corrente nos indutores do modelo trifásico. (b) Corrente nos indutores do modelo monofásico e do trifásico (braço 1).

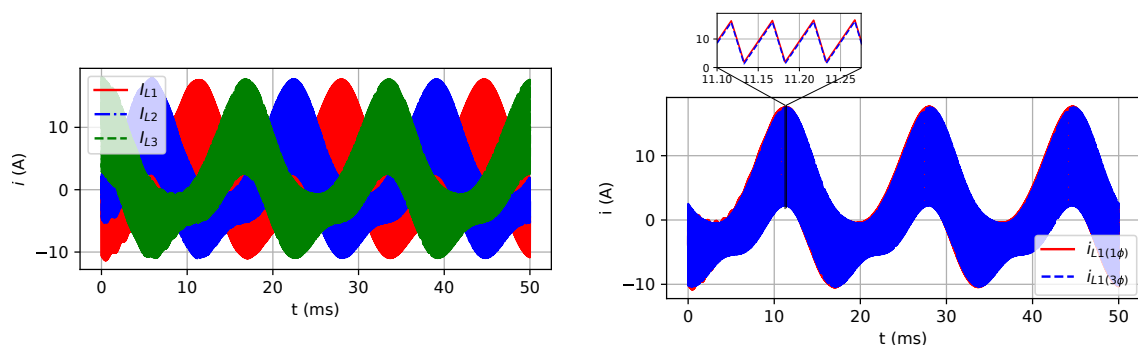


Figura 124 – Tensão nos capacitores: Carga R.

- (a) Tensão nos capacitores do modelo trifásico. (b) Tensão nos capacitores do modelo monofásico e do trifásico (braço 1).

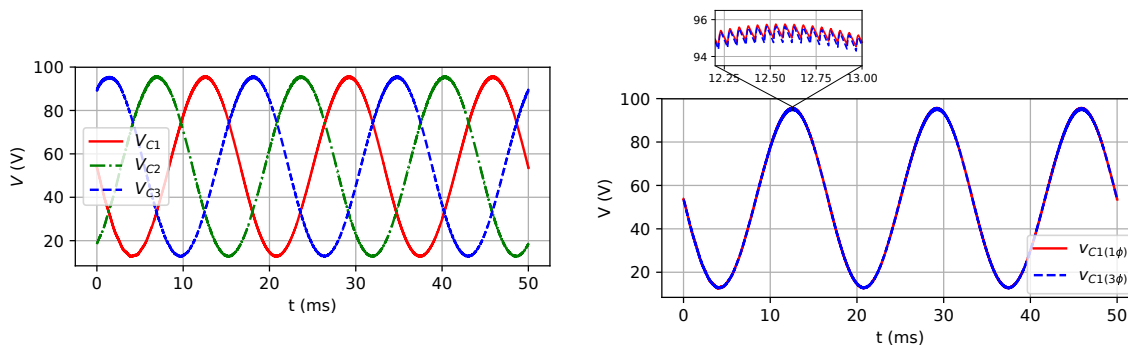


Figura 125 – Tensões de fase na carga: Carga R.

- (a) Tensões de fase na carga do modelo trifásico. (b) Tensões de fase na carga do modelo monofásico e do trifásico (braço 1).

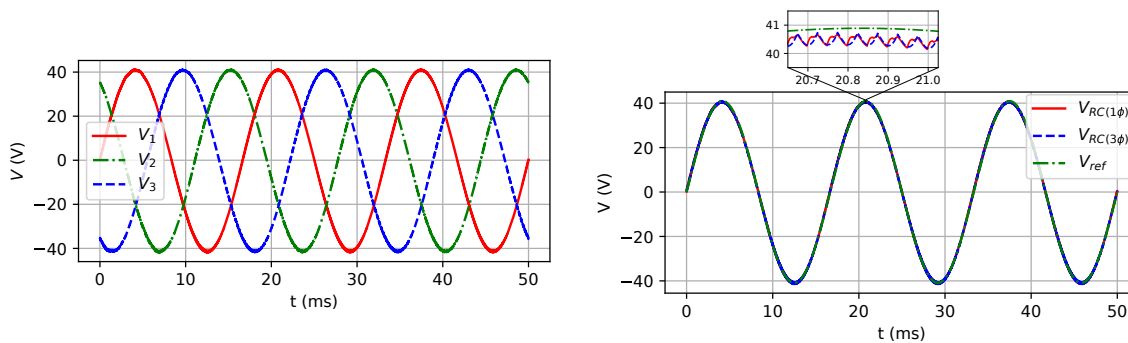


Tabela 10 – Valores eficazes, médios e de pico-a-pico simulados para as tensões na carga, nos capacitores e para as correntes nos indutores: carga R.

Grandeza	Valor eficaz	Valor médio	Valor de pico-a-pico
$V_{R(1\phi)}$	29,09 V	0,084 V	82,7 V
$V_{R(3\phi)}$	29,12 V	0,0025 V	82,9 V
$V_{C1(1\phi)}$	61,19 V	53,84 V	83,02 V
$V_{C1(3\phi)}$	61,23 V	53,87 V	83,21 V
$I_{L1(1\phi)}$	6,31 A	1,89 A	26,9 A
$I_{L1(3\phi)}$	6,36 A	1,91 A	27,3 A

Como pode ser observado, os valores das correntes nos indutores e das tensões nos capacitores para ambos os modelos são muito próximos, bem como os valores instantâneos da tensão de fase em ambos os modelos. Os resultados apresentados comprovam que o modelo monofásico pode ser utilizado com exatidão o comportamento dinâmico do inversor trifásico em regime permanente.

Resultados Experimentais

Os principais resultados experimentais são mostrados nas figuras 126 e 127 com o inversor conectado em sua saída uma carga resistiva constante de 18Ω . Na tabela 11 estão apresentadas as comparações entre os valores eficazes e de pico-a-pico obtidos nas simulações do modelo monofásico e os resultados experimentais para a tensão de fase na carga, tensão nos capacitores e corrente nos indutores.

Figura 126 – Forma de onda das correntes nos indutores: caso R.

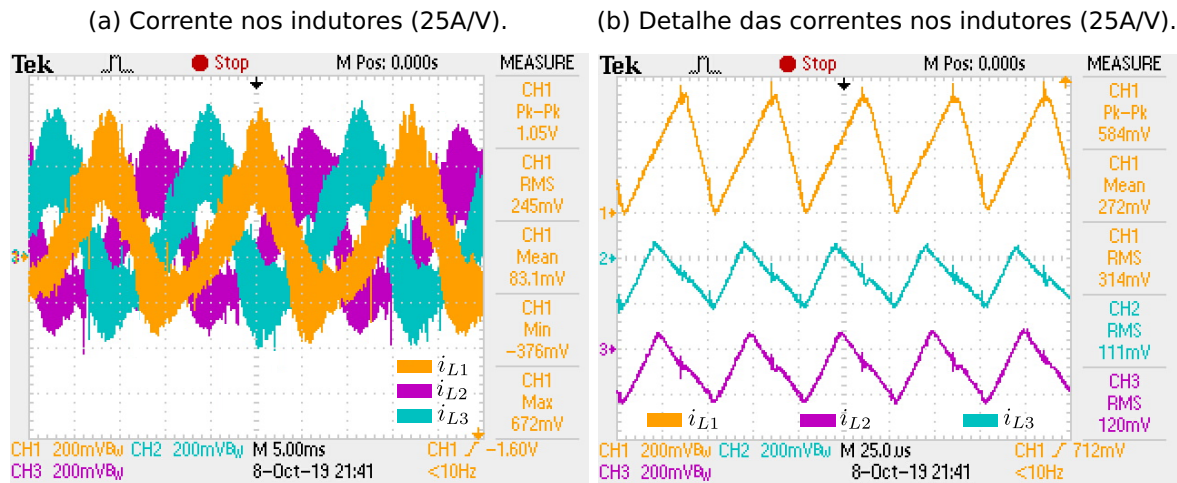
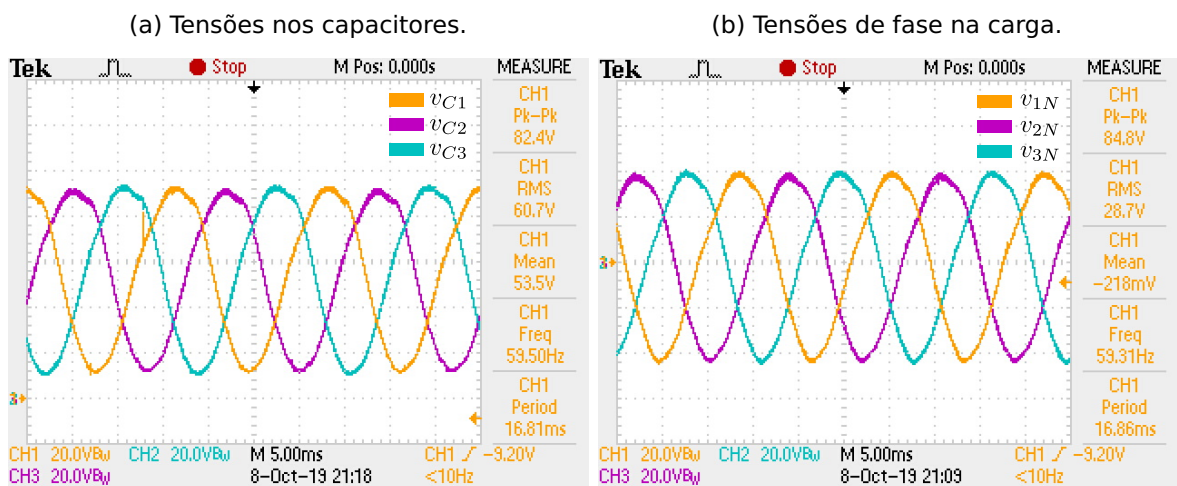


Figura 127 – Forma de onda das tensões de fase na carga e nos capacitores: caso R.



Os resultados experimentais apresentados validam o circuito monofásico equivalente, bem como seu modelo em equação de espaço estados. De acordo com os valores apresentados na Tabela 11, os resultados de simulação e os experimentais são bem próximos, sendo a maior diferença encontrada de 3,1%. O máximo ganho estático obtido nesta situação ($\frac{V_{Cmax}}{V_g}$) foi de 2,67.

Tabela 11 – Comparações entre os resultados de simulação do modelo monofásico e resultados experimentais do modelo trifásico: carga R.

Grandeza		Modelo Monofásico	Protótipo Trifásico	Erro
V_R	Eficaz	29,09 V	28,7 V	1,35%
	Pico-a-pico	82,7 V	84,8 V	2,47%
V_{C1}	Eficaz	61,19 V	60,7 V	0,81%
	Pico-a-pico	83,02 V	82,4 V	0,75%
I_{L1}	Eficaz	6,31 A	6,12 A	3,10%
	Pico-a-pico	26,9 A	26,25 A	2,47%

6.2.2 Carga RL tipo 2

Neste caso, uma carga RL formada por um resistor de 12Ω em série com um indutor de 22.1 mH , cuja impedância em 60 Hz é igual a $12 + j8.26 \Omega$, foi utilizada nas simulações e resultados experimentais apresentados nesta subseção.

Resultados de simulação

As principais formas de onda do inversor trifásico em regime permanente e as respectivas comparações com o modelo monofásico estão apresentadas nas figuras 133, 129 e 130. Na tabela 12 são apresentados os valores eficazes, médios e de pico-a-pico para as correntes e tensões na carga e variáveis de estado.

Figura 128 – Correntes nos indutores: Carga RL.

- (a) Corrente nos indutores do modelo trifásico. (b) Corrente nos indutores do modelo monofásico e do trifásico (braço 1).

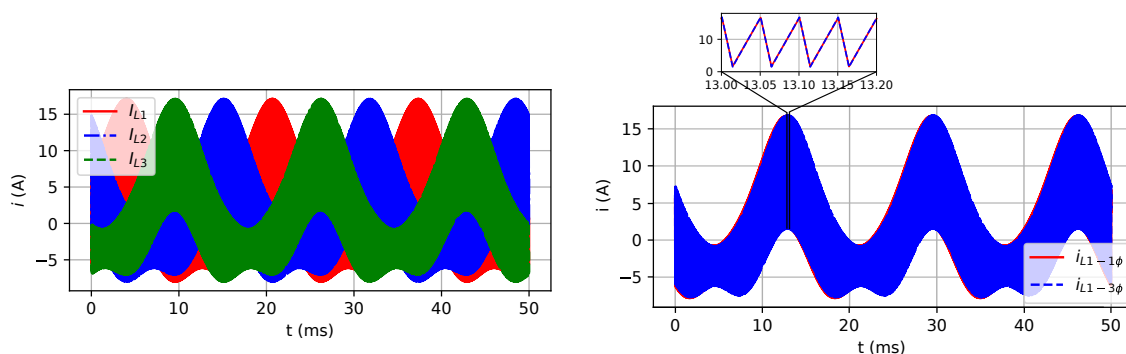


Figura 129 – Tensão nos capacitores: Carga RL.

- (a) Tensão nos capacitores do modelo trifásico. (b) Tensão nos capacitores do modelo monofásico e do trifásico (braço 1).

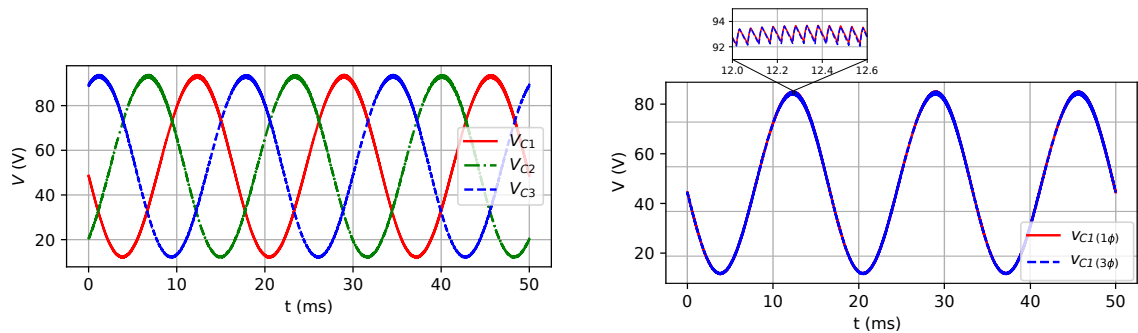


Figura 130 – Tensões de fase na carga: Carga RL.

- (a) Tensões de fase na carga do modelo trifásico. (b) Tensões de fase na carga do modelo monofásico e do trifásico (braço 1).

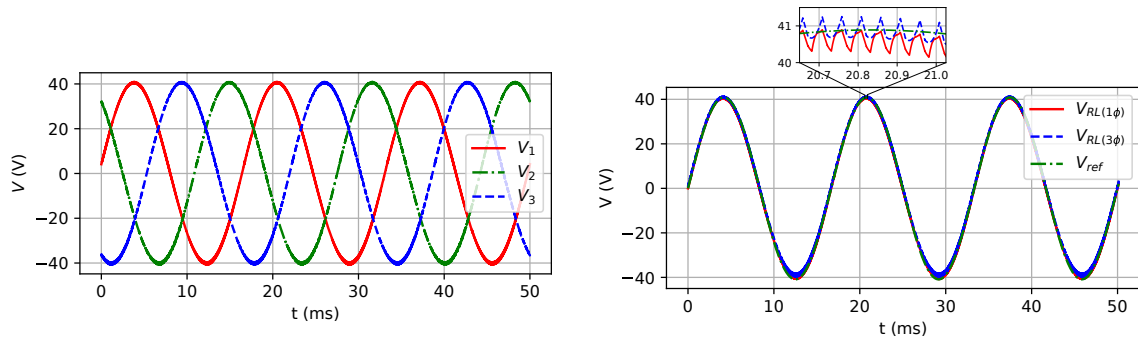


Tabela 12 – Valores eficazes, médios e de pico-a-pico simulados para as tensões na carga, nos capacitores e para as correntes nos indutores e na carga: carga RL.

Grandeza	Valor eficaz	Valor médio	Valor de pico-a-pico
$V_{R(1\phi)}$	28,84 V	0,063 V	82,3 V
$V_{R(3\phi)}$	28,88 V	0,003 V	82,6 V
$I_{RL(1\phi)}$	2,09 A	0,05 A	5,92 A
$I_{RL(3\phi)}$	2,1 A	-0,008 A	5,92 A
$V_{C1(1\phi)}$	50,31 V	52,96 V	83,4 V
$V_{C1(3\phi)}$	50,35 V	52,98 V	83,4 V
$I_{L1(1\phi)}$	5,96 A	1,38 A	23,8 A
$I_{L1(3\phi)}$	6,03 A	1,42 A	24,2 A

Como pode ser observado, os valores das correntes nos indutores e das tensões nos capacitores para ambos os modelos são muito próximos, bem como os valores instantâneos

da tensão de fase em ambos os modelos. Os resultados apresentados comprovam que o modelo monofásico pode ser utilizado com exatidão o comportamento dinâmico do inversor trifásico em regime permanente alimentando uma carga do tipo RL série.

Resultados Experimentais

Os principais resultados experimentais são mostrados nas figuras 131 e 132. Na tabela 13 estão apresentadas as comparações entre os valores eficazes e de pico-a-pico obtidos nas simulações do modelo monofásico e os resultados experimentais para a tensão de fase na carga, tensão nos capacitores e corrente nos indutores.

Figura 131 – Forma de onda das correntes nos indutores: caso RL.

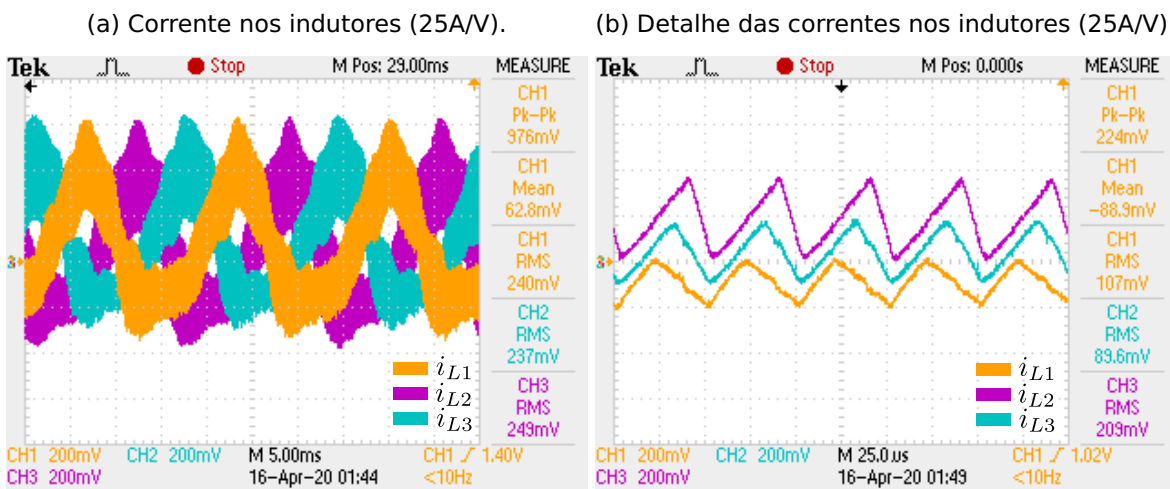
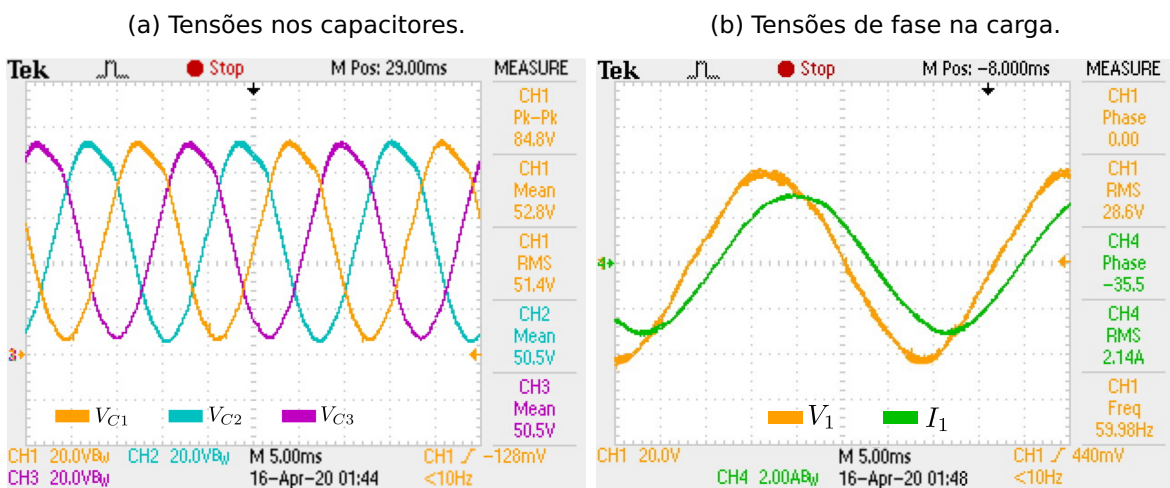


Figura 132 – Forma de onda das tensões de fase na carga e nos capacitores: caso RL.



Os resultados experimentais apresentados validam o circuito monofásico equivalente, bem como seu modelo em equação de espaço estados. De acordo com os valores apresentados na Tabela 13, os resultados de simulação e os experimentais são bem próximos, sendo a maior diferença encontrada de 2.33%. O máximo ganho estático obtido nesta situação ($\frac{V_{Cmax}}{V_g}$) foi de 2,63.

Tabela 13 – Comparações entre os resultados de simulação do modelo monofásico e resultados experimentais do modelo trifásico: carga RL.

Grandeza		Modelo Monofásico	Protótipo Trifásico	Erro
V_{RL}	Eficaz	28,84 V	28,6 V	0,83%
	Pico-a-pico	82,3 V	82,0 V	0,36%
I_{RL}	Eficaz	2,09 A	2,14 A	2,33%
	Pico-a-pico	5,92 A	6,0 A	1,33%
V_{C1}	Eficaz	50,31 V	51,4 V	2,10%
	Pico-a-pico	83,4 V	84,8 V	1,65%
I_{L1}	Eficaz	5,96 A	6,0 A	0,66%
	Pico-a-pico	23,8 A	24,4 A	0,25%

6.2.3 Carga RC

Neste caso, uma carga RC formada por um resistor de 6Ω em série com um capacitor de $235 \mu\text{F}$, cuja impedância em 60 Hz é igual a $6 + j11.29 \Omega$, foi utilizada nas simulações e resultados experimentais apresentados nesta subseção.

Resultados de simulação

As principais formas de onda do inversor trifásico em regime permanente e as respectivas comparações com o modelo monofásico estão apresentadas nas figuras ??, 134 e 135. Na tabela 14 são apresentados os valores eficazes, médios e de pico-a-pico para as correntes e tensões na carga e variáveis de estado.

Figura 133 – Correntes nos indutores: Carga RC.

- (a) Corrente nos indutores do modelo trifásico. (b) Corrente nos indutores do modelo monofásico e do trifásico (braço 1).

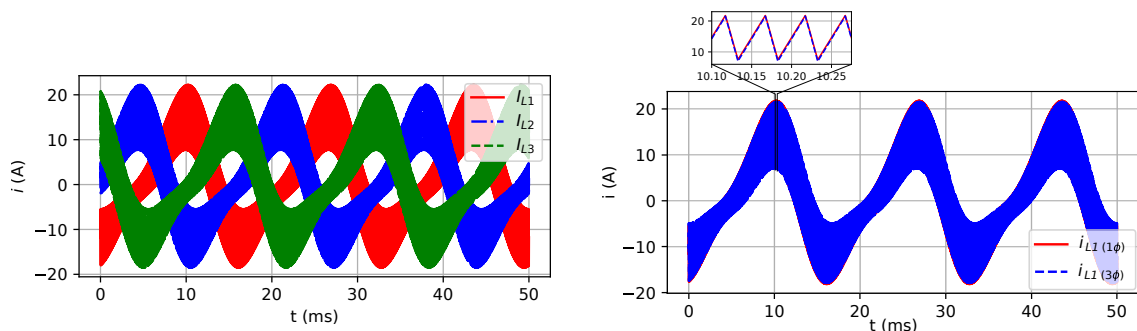


Figura 134 – Tensão nos capacitores: Carga RC.

- (a) Tensão nos capacitores do modelo trifásico. (b) Tensão nos capacitores do modelo monofásico e do trifásico (braço 1).

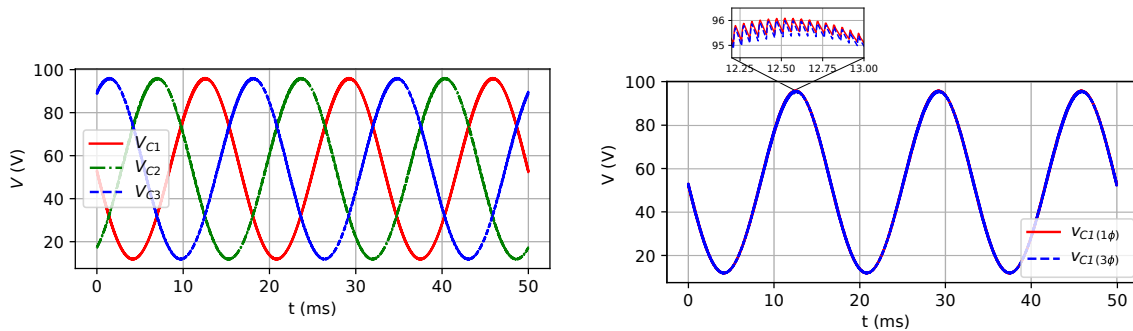


Figura 135 – Tensões de fase na carga: Carga RC.

- (a) Tensões de fase na carga do modelo trifásico. (b) Tensões de fase na carga do modelo monofásico e do trifásico (braço 1).

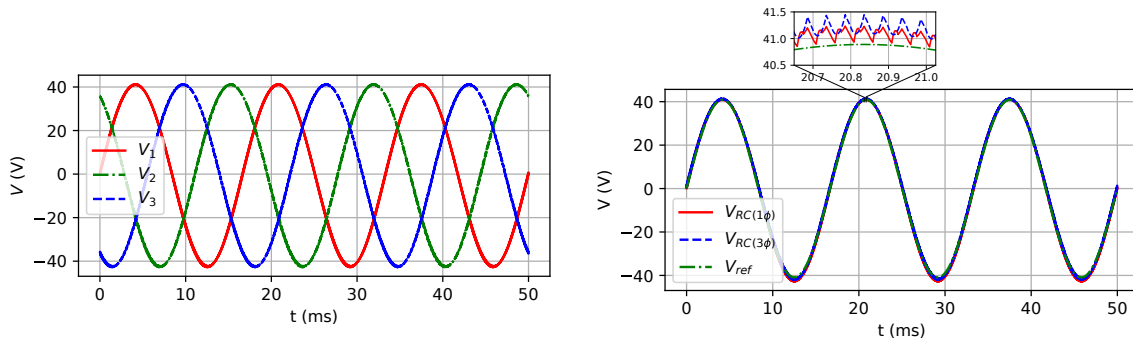


Tabela 14 – Valores eficazes, médios e de pico-a-pico simulados para as tensões na carga, nos capacitores e para as correntes nos indutores e na carga: carga RC.

Grandeza	Valor eficaz	Valor médio	Valor de pico-a-pico
$V_{RC(1\phi)}$	29,21 V	0,042 V	84,57 V
$V_{RC(3\phi)}$	29,25 V	0,0062 V	84,85 V
$I_{RC(1\phi)}$	2,31 A	0,025 A	6,73 A
$I_{RC(3\phi)}$	2,31 A	-0,008 A	6,74 A
$V_{C1(1\phi)}$	60,8 V	53,16 V	85,12 V
$V_{C1(3\phi)}$	60,9 V	53,18 V	85,15 V
$I_{L1(1\phi)}$	9,27 A	0,89 A	41,2 A
$I_{L1(3\phi)}$	9,22 A	0,89 A	40,7 A

Como pode ser observado, os valores das correntes nos indutores e das tensões nos capacitores para ambos os modelos são muito próximos, bem como os valores instantâneos

da tensão de fase em ambos os modelos. Os resultados apresentados comprovam que o modelo monofásico pode ser utilizado com exatidão o comportamento dinâmico do inversor trifásico em regime permanente alimentando uma carga do tipo RC série.

Resultados Experimentais

Os principais resultados experimentais são mostrados nas figuras 136 e 137. Na tabela 13 estão apresentadas as comparações entre os valores eficazes e de pico-a-pico obtidos nas simulações do modelo monofásico e os resultados experimentais para a tensão de fase na carga, tensão nos capacitores e corrente nos indutores.

Figura 136 – Forma de onda das correntes nos indutores: caso RC.

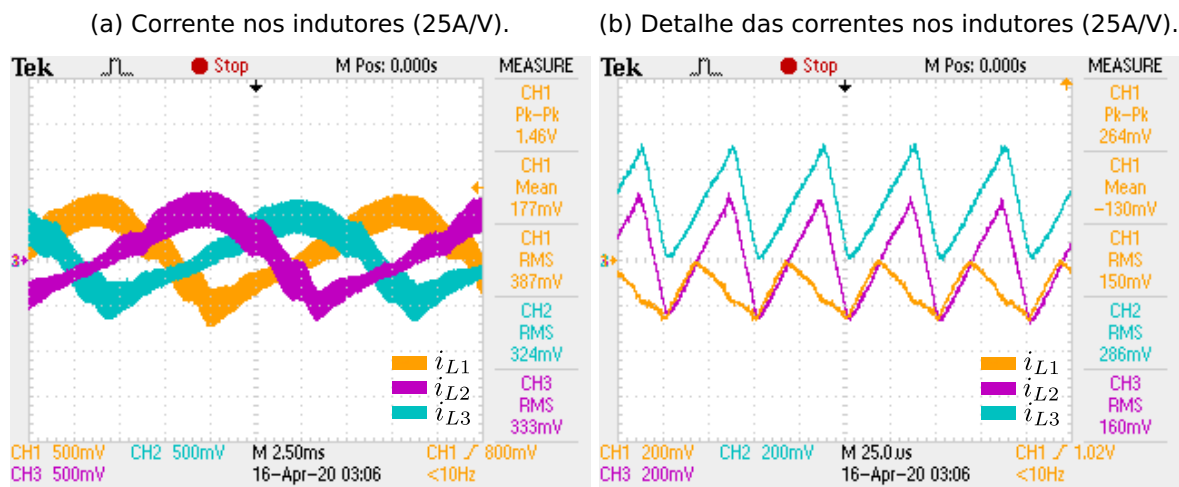
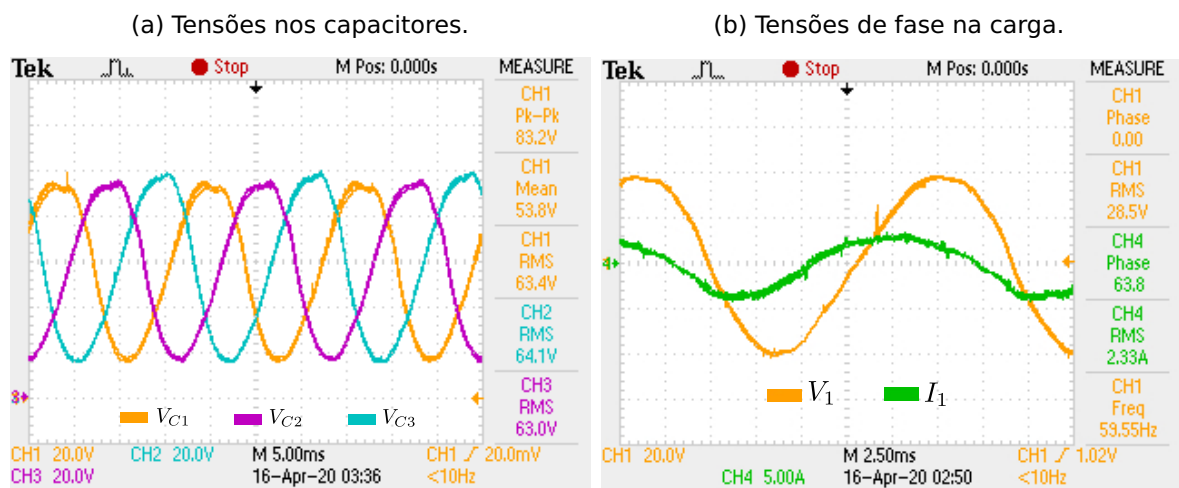


Figura 137 – Forma de onda das tensões de fase na carga e nos capacitores: caso RC.



De acordo com os valores apresentados na Tabela 15, percebe-se um desvio maior nos valores das correntes nos indutores do conversor e na carga. Isto deve-se ao fato da utilização de capacitores eletrolíticos despolarizados na carga RC. Estes o por sua vez podem possuir altos valores de corrente de fuga, ocasionando diferenças apreciáveis nos valores das correntes dos mesmos em relação às simulações, onde foram considerados ideais.

Porém, estas diferenças não anulam a aplicabilidade do modelo monofásico para representar cargas capacitivas, pois estas não idealidades não foram introduzidas no modelo. O máximo ganho estático obtido neste caso ($\frac{V_{Cmax}}{V_g}$) foi de 2,64.

Tabela 15 – Comparações entre os resultados de simulação do modelo monofásico e resultados experimentais do modelo trifásico: carga RC.

Grandeza		Modelo Monofásico	Protótipo Trifásico	Erro
V_{RC}	Eficaz	29,21 V	28,6 V	2,13%
	Pico-a-pico	84,57 V	82,0 V	3,13%
I_{RC}	Eficaz	2,31 A	2,14 A	7,9%
	Pico-a-pico	6,73 A	6,0 A	12,7%
V_{C1}	Eficaz	60,8 V	63,4 V	4,1%
	Pico-a-pico	85,12 V	83,2 V	2,3%
I_{L1}	Eficaz	9,27 A	9,75 A	4,92%
	Pico-a-pico	39,2 A	36,5 A	7,39%

6.3 Conclusão

Neste capítulo foram apresentados resultados experimentais do inversor *Buck-Boost* trifásico operando em malha aberta e em diferentes cenários. Em todas as situações o inversor se comportou como esperado e previsto nas simulações eletrônicas utilizando-se o circuito equivalente monofásico do inversor. Pequenos desvios ocorreram devido nas simulações não terem sido consideradas as não idealidades nas cargas, em específico para o caso RC, onde as correntes de fuga do capacitor podem influenciar significativamente na impedância do mesmo. Conclui-se finalmente que estes resultados atestam a aplicabilidade do modelo monofásico e seu circuito equivalente para representar o comportamento dinâmico do inversor *Buck-Boost* trifásico.

CAPÍTULO 7

CONSIDERAÇÕES E CONCLUSÕES FINAIS

No presente trabalho foi realizada a revisão bibliográfica das principais topologias de inversores elevadores não convencionais utilizando-se como base conversores CC-CC do tipo *Boost* e *Buck-Boost* nas versões monofásica e trifásica. Verificou-se um vasto campo de aplicações e de pesquisas para estes tipos de inversores, já não tão novos, na eletrônica de potência. O objetivo do trabalho foi abordar de uma forma mais detalhada a versão trifásica do inversor utilizando três conversores na topologia *Buck-Boost*, com um total de seis chaves do tipo IGBT, onde foram sendo apresentadas suas etapas de operação, seu modelamento em equação de espaço de estados e o comportamento dinâmico através de simulações computacionais comprovadas experimentalmente.

Foi determinado o circuito equivalente monofásico do inversor para o caso de uma carga trifásica equilibrada, e também seu modelo em espaço de estados, crucial para a análise por fase do comportamento dinâmico do inversor, e determinação das perdas. Foram realizadas simulações computacionais utilizando-se *scripts* na linguagem *Python* para solução dos modelos monofásico e trifásico em espaço de estados. Os resultados obtidos comprovaram a exatidão do modelo monofásico proposto, que foi utilizado para o projeto dos indutores e capacitores do inversor, bem como para o cálculo das perdas. Foi concluído que em situações onde a amplitude da tensão da saída do inversor possa ser ajustada entre zero e seu valor nominal, a componente da tensão contínua presente nos capacitores de saída do inversor pode ser proporcional à amplitude da componente senoidal da tensão de saída, fazendo com que as perdas nos semicondutores e no cobre nos indutores sejam minimizadas.

Apesar de ter-se modelado o conversor por valores médios quase instantâneos, o que facilita a determinação de uma regra de controle, geralmente linear, pode-se utilizar as equações do conversor para aplicar um controle preditivo. Supostamente, o controle da tensão de saída e da corrente no indutor, pode vir a melhorar tanto a THD da tensão, quanto a resposta a algum degrau de carga, variação paramétricas e oscilação da tensão de saída.

Para a determinação dos valores das indutâncias dos indutores e capacitância dos capacitores do inversor, foi proposta uma metodologia que utiliza como base o diagrama

de Bode para adequar o comportamento dinâmico do inversor às especificações da tensão de saída, podendo esta ser otimizada de tal forma que sejam obtidos valores reduzidos para as indutâncias sem que o comportamento dinâmico do inversor seja comprometido. A metodologia foi avaliada através de simulações computacionais utilizando-se *scripts* na linguagem *Python* para solução dos modelos em espaço de estados, e com o auxílio de *software* dedicado à simulações de circuitos eletrônicos de potência, o PLECS. Os resultados obtidos para as formas de onda de tensão e corrente nos indutores e capacitores foram coincidentes com os valores determinados analiticamente através da metodologia proposta. Os resultados experimentais obtidos também comprovam a veracidade da metodologia, podendo ser esta aplicada a inversores elevadores não convencionais com precisão.

Os resultados experimentais foram obtidos através de um protótipo construído em laboratório com o inversor operando em malha aberta alimentando uma carga RL equilibrada. Os resultados apresentados comprovaram a validade do estudo teórico realizado. Os ensaios confirmaram os valores eficazes das tensões e corrente de fase estiveram de acordo com o esperado em função dos resultados obtidos pelas simulações com PLECS. Foram ainda comprovadas as formas de onda das correntes e tensões nos indutores e capacitores, bem como nos semicondutores. Outros resultados experimentais foram obtidos com cargas R, RL e RC com inversor produzindo a mesma tensão nominal de linha na caso anterior, porém com uma tensão de entrada menor, experimentando assim um ganho estático máximo maior. Os resultados mais uma vez foram de acordo com as simulações realizadas, comprovando-se mais uma vez a aplicabilidade do modelo. Devido o comportamento apresentado com cargas RL, o inversor *Buck-Boost* torna-se um forte candidato para acionamentos de motores de indução trifásicos, inclusive em situações onde se existe a possibilidade de controle de velocidade, e recuperação de energia, devido a bidirecionalidade do sentido de corrente nas chaves do inversor.

Portanto, em relação à topologia proposta, pode-se sumarizar algumas conclusões deste trabalho:

- ✓ O inversor estudado pode ser aplicado em situações onde se aplicam os inversores CC-CA de mais de um estágio;
- ✓ O circuito equivalente monofásico pode ser utilizado para o projeto, e análise de perdas e comportamento dinâmico do inversor com precisão;
- ✓ Trabalhando-se como o nível de tensão CC nos capacitores do inversor proporcional à amplitude da tensão de saída, as perdas são minimizadas;
- ✓ A proposta de uma metodologia analítica na determinação das indutâncias dos indutores e capacitâncias dos capacitores do inversor;
- ✓ Aplicações em acionamentos de motores de indução, e em situações onde pode haver recuperação de energia;
- ✓ A faixa de potência dos inversor deve ser analisada em função da aplicação devido os valores de pico e RMS de corrente nos indutores e semicondutores, na etapa de operação em que os indutores são energizados, serem elevados se comparados aos valores médios.

7.1 Trabalhos futuros

Durante o estudo e o desenvolvimento das pesquisas apresentadas nesta tese foi verificada a possibilidade de realizar uma continuidade do presente trabalho abordando os seguintes aspectos:

- ✓ Analisar e comparar experimentalmente a operação do inversor em malha fechada utilizando-se controle linear e preditivo com diversos cenários de cargas;
- ✓ Análise comparativa entre as perdas em um conversor tradicional de mais de um estágio com o inversor *Buck-Boost* de um estágio para mesma potência de carga.
- ✓ Implementar um circuito de controle e ajuste de velocidade para motores de indução e recuperação de energia com o objetivo de aplicações veiculares.
- ✓ Otimização da metodologia de cálculo das indutâncias e capacitâncias do inversor.
- ✓ Determinação do modelo vetorial do inversor.

REFERÊNCIAS

- [1] K. C. A. de Souza, M. R. de Castro, and F. Antunes, "A dc/ac converter for single-phase grid-connected photovoltaic systems," in *IEEE 2002 28th Annual Conference of the Industrial Electronics Society. IECON 02*, vol. 4, pp. 3268–3273 vol.4, Nov 2002.
- [2] T. Rahman, S. M. A. Motakabber, and M. I. Ibrahimy, "Design of a switching mode three phase inverter," in *2016 International Conference on Computer and Communication Engineering (ICCCE)*, pp. 155–160, July 2016.
- [3] Y. Xue, L. Chang, S. B. Kjaer, J. Bordonau, and T. Shimizu, "Topologies of single-phase inverters for small distributed power generators: an overview," *IEEE Transactions on Power Electronics*, vol. 19, pp. 1305–1314, Sept 2004.
- [4] A. Khaligh and Z. Li, "Battery, ultracapacitor, fuel cell, and hybrid energy storage systems for electric, hybrid electric, fuel cell, and plug-in hybrid electric vehicles: State of the art," *IEEE Transactions on Vehicular Technology*, vol. 59, pp. 2806 – 2814, April 2010.
- [5] L. Tsorng-Juu, S. Jueni-Lung, and C. Jiann-Fuh, "A novel dc/ac boost inverter," *Energy Conversion Engineering Conference - IECEC 37th Intersociety*, pp. 29–31, July 2004.
- [6] E. C. dos Santos and M. Darabi, "Novel bidirectional dc-dc-ac three-phase power converter," in *2013 IEEE Power and Energy Conference at Illinois (PECI)*, pp. 169–174, Feb 2013.
- [7] O. Hegazy, J. V. Mierlo, and P. Lataire, "Design and control of bidirectional dc/ac and dc/dc converters for plug-in hybrid electric vehicles," in *2011 International Conference on Power Engineering, Energy and Electrical Drives*, pp. 1–7, May 2011.
- [8] L. Zhu, H. Wu, T. Mu, F. Yang, and X. Ma, "An asymmetrical three-level dual-input bidirectional dc/ac converter with improved conversion efficiency for vehicle-to-grid application," in *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2062–2067, March 2017.
- [9] X. Jia, H. Wang, B. Wang, X. Guo, and X. Wang, "A novel boost four-leg converter for electric vehicle applications," *Chinese Journal of Electrical Engineering*, vol. 3, no. 1, pp. 79–83, 2017.

- [10] R. Caceres and I. Barbi, "A boost dc-ac converter: operation, analysis, control and experimentation," in *Proceedings of IECON '95 - 21st Annual Conference on IEEE Industrial Electronics*, vol. 1, pp. 546–551 vol.1, Nov 1995.
- [11] R. O. Caceres and I. Barbi, "A boost dc-ac converter: analysis, design, and experimentation," *IEEE Transactions on Power Electronics*, vol. 14, pp. 134–141, Jan 1999.
- [12] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*. Springer, 2ed ed., 2004.
- [13] N. Vazquez, J. Almazan, J. Alvarez, C. Aguilar, and J. Arau, "Analysis and experimental study of the buck, boost and buck-boost inverters," in *30th Annual IEEE Power Electronics Specialists Conference. Record. (Cat. No.99CH36321)*, vol. 2, pp. 801–806 vol.2, July 1999.
- [14] R. Caceres, R. Rojas, and O. Camacho, "Robust pid control of a buck-boost dc-ac converter," in *INTELEC. Twenty-Second International Telecommunications Energy Conference (Cat. No.00CH37131)*, pp. 180–185, Sept 2000.
- [15] P. S. Gursipide, O. A. Sadaba, L. M. Palomo, T. Meynard, and E. Lefeuvre, "A new control strategy for the boost dc-ac inverter," in *2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)*, vol. 2, pp. 974–979 vol.2, June 2001.
- [16] P. Sanchis, A. Ursua, E. Gubia, and L. Marroyo, "Buck-boost dc-ac inverter: proposal for a new control strategy," in *2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551)*, vol. 5, pp. 3994–3998 Vol.5, June 2004.
- [17] P. Sanchis, A. Ursua, E. Gubia, and L. Marroyo, "Design and experimental operation of a control strategy for the buck-boost dc-ac inverter," *IEE Proceedings - Electric Power Applications*, vol. 152, pp. 660–668, May 2005.
- [18] A. A. Gandomi, K. Varesi, and S. H. Hosseini, "Dc-ac buck and buck-boost inverters for renewable energy applications," in *The 6th Power Electronics, Drive Systems Technologies Conference (PEDSTC2015)*, pp. 77–82, Feb 2015.
- [19] E. Hofreiter and A. M. Bazzi, "Single-stage boost inverter reliability in solar photovoltaic applications," in *2012 IEEE Power and Energy Conference at Illinois*, pp. 1–4, Feb 2012.
- [20] D. Debnath and K. Chatterjee, "Solar photovoltaic-based stand-alone scheme incorporating a new boost inverter," *IET Power Electronics*, vol. 9, no. 4, pp. 621–630, 2016.
- [21] W. D. P. Vallejos, "Standalone photovoltaic system, using a single stage boost dc/ac power inverter controlled by a double loop control," in *2017 IEEE PES Innovative Smart Grid Technologies Conference - Latin America (ISGT Latin America)*, pp. 1–6, Sept 2017.
- [22] Q. Huang, Q. Ma, and A. Q. Huang, "Single-phase dual-mode four-switch buck-boost transformerless pv inverter with inherent leakage current elimination," in *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 3211–3217, March 2018.
- [23] H. Radwan, M. A. Sayed, T. Takeshita, A. A. Elbaset, and G. Shabib, "A novel single-stage high-frequency boost inverter for pv grid-tie applications," in *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2417–2423, March 2018.

- [24] F. C. Melo, L. S. Garcia, L. C. de Freitas, E. A. A. Coelho, V. J. Farias, and L. C. G. de Freitas, "Proposal of a photovoltaic ac-module with a single-stage transformerless grid-connected boost microinverter," *IEEE Transactions on Industrial Electronics*, vol. 65, pp. 2289–2301, March 2018.
- [25] C. Cecati, A. Dell'Aquila, and M. Liserre, "Analysis and control of a three-phase dc-ac step-up converter," *IEEE*, pp. 155–162, 2002.
- [26] B. Koushki, H. Khalilinia, J. Ghaisari, and M. S. Nejad, "A new three-phase boost inverter: Topology and controller," in *2008 Canadian Conference on Electrical and Computer Engineering*, pp. 000757–000760, May 2008.
- [27] P. dos Santos Garcia Giacomini, L. C. de Souza Marques, and M. Mezaroba, "Digital sliding mode controlled three-phase boost inverter implemented in a dsc," *Revista Eletrônica de Potência - SOBRAEP*, vol. 13, pp. 155–162, Agosto 2008.
- [28] T. Sürgevil, "Modeling and simulation of a boost dc/ac inverter fed induction motor drive," in *International Aegean Conference on Electrical Machines and Power Electronics and Electromotion, Joint Conference*, pp. 567–571, Sept 2011.
- [29] X. Li, Z. Yan, Y. Gao, and H. Qi, "The research of three-phase boost-buck-boost dc-ac inverter," *Energy and Power Engineering*, vol. 5, pp. 906–913, July 2013.
- [30] M. A. G. de Brito, L. P. Sampaio, M. G. Alves, and C. A. Canesin, "Inversor buck-boost tri-state integrado trifásico para aplicações fotovoltaicas," *Revista Eletrônica de Potência - SOBRAEP*, vol. 19, pp. 80–88, Fevereiro 2014.
- [31] L. E. Borges, *Python para Desenvolvedores*. Edição do Autor, 2 ed., 2010.
- [32] "Numpy - fundamental package for scientific computing with python." <http://www.numpy.org/>.
- [33] "Python-based ecosystem of open-source software for mathematics, science, and engineering." <https://www.scipy.org/>.
- [34] "Python plotting library." <https://matplotlib.org/>.
- [35] B. C. Kuo, *Automatic Control Systems (6th Ed.)*. Upper Saddle River, NJ, USA: Prentice-Hall, Inc., 1991.
- [36] "Datasheet microcontrolador tm4c123gh6pm." <http://www.ti.com/lit/ds/symlink/tm4c123gh6pm.pdf>.
- [37] "Energia." <http://energia.nu/>.
- [38] A. Ahmed, *Eletrônica de Potência*. São Paulo: Prattice Hall, 2009.
- [39] I. Barbi, C. H. I. Font, and R. L. Alves, *Projeto Físico de Indutores e Transformadores*. Florianópolis - SC, Brazil: INEP - Instituto de Eletrônica de Potência, 2002.

APÊNDICES

APÊNDICE A1

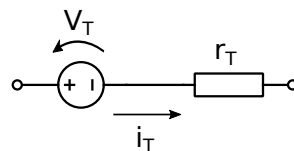
DETERMINAÇÃO DAS PERDAS

A1.1 Perdas por condução nas chaves

As perdas por condução são devidas a oposição à passagem da corrente elétrica pelos componentes eletrônicos, e geralmente são representadas por uma queda de tensão V_T em série com uma resistência r_T conforme ilustrado na figura 138. A potência dissipada no elemento pode ser calculada através da equação A1.1, onde $i_{T_{med}}$ e $i_{T_{rms}}$ são respectivamente os valores médio e eficaz das correntes que atravessam o elemento. Dependendo do componente a ser analisado, o mesmo pode possuir ou não todos os elementos descritos na figura 138.

$$P_{cond} = V_T \cdot i_{T_{med}} + r_t \cdot i_{T_{rms}}^2 \quad (A1.1)$$

Figura 138 – Modelo do componente.



Fonte: Autor.

1- Cálculo das perdas nos IGBTs:

Para a determinação das perdas em cada IGBT das chaves será utilizado o valor médio da corrente nos IGBTs, devido o IGBT ser modelado apenas por uma queda de tensão.

$$P_{IGBT} = v_{CE} \cdot i_{C_{medio}} \quad (A1.2)$$

2- Cálculo das perdas no Diodos:

Para a determinação das perdas em cada diodo das chaves, deve-se calcular a perda para se vencer a barreira de potencial, e a perda na resistência de junção, conforme modelo apresentado na figura 138. Estes dois valores somados produzirão a perda total no referido diodo.

2.1- Perda na barreira de potencial:

$$P_{vD} = v_D \cdot i_{D_{medio}} \quad (A1.3)$$

2.2- Perda na resistência de condução:

$$P_{rD} = r_D \cdot i_{D_{rms}}^2 \quad (A1.4)$$

2.3 - Perda total por condução no Diodo₁:

A perda total será dada por:

$$P_{Diodo} = P_{vD} + P_{rD} \quad (A1.5)$$

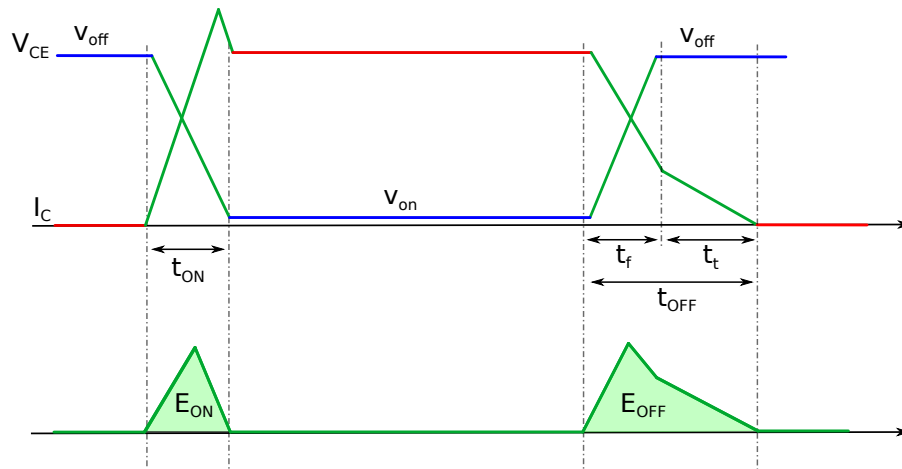
A1.2 Perdas por chaveamento

As perdas por chaveamento devem-se ao fato de os semicondutores não serem capazes de mudar o seu estado de condução para o corte instantaneamente, e vice-versa. Este atraso faz com que ocorram perdas e também limitam a máxima frequência de chaveamento que pode ser utilizada [38]. Desta forma é desejável que o semicondutor em questão apresente pequenos intervalos de tempo de comutação para que as perdas sejam minimizadas.

A1.2.1 Perdas nos IGBTs

A figura 139 mostra as formas de onda da entrada em condução e corte do IGBT com carga indutiva. Na saída de condução percebe-se um retardo na extinção da corrente, correspondente ao intervalo de tempo t_t , devido a presença de indutâncias no circuito, caso contrário apenas o intervalo t_f seria suficiente para que a corrente de coletor se extinguísse.

Figura 139 – Formas de onda da tensão e corrente no IGBT durante a entrada em condução e corte.



Fonte: Autor.

Integrando-se as curvas da tensão v_{CE} e corrente I_C para os casos de entrada em condução e corte, determina-se as energias dissipadas nestas situações respectivamente iguais a E_{ON} e E_{OFF} . Para se determinar as perdas totais, basta-se multiplicar pela frequência de chaveamento:

$$P_{sh} = (E_{ON} + E_{OFF}) \times f_s \quad (A1.6)$$

No caso do conversor experimentado, as tensões e correntes nos instantes de chaveamento de condução para corte e de corte para condução não são iguais. Desta forma faz-se necessário determinar a relação entre as perdas de chaveamento na entrada em condução e no corte em função destes valores. Sendo estas dadas pelas seguintes proporções:

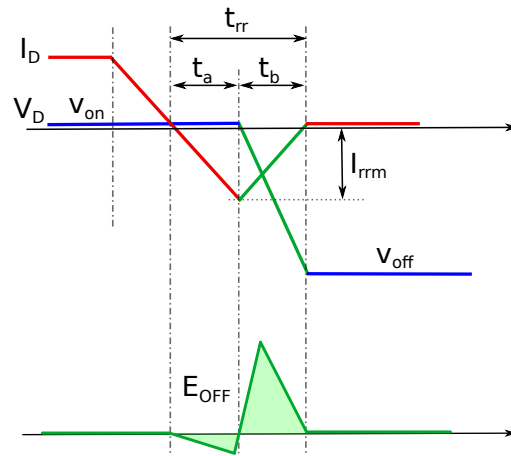
$$E_{ON} = k_{ON} \times v_{CE} \times I_C \quad (A1.7)$$

$$E_{OFF} = k_{OFF} \times v_{CE} \times I_C \quad (A1.8)$$

A1.2.2 Perdas nos Diodos

Os diodos reais não são capazes de comutar do estado de condução para o corte instantaneamente. Isto ocorre devido ao fato de que os portadores minoritários devem se totalmente removidos para que o diodo consiga então realizar a comutação. Esta remoção ocorre através da recombinação dos elétrons livres no interior do semicondutor. As perdas por chaveamento no diodo são ocasionadas por esta razão e pela corrente de recuperação reversa (I_{rrm}), cujo comportamento é apresentado na figura 140.

Figura 140 – Formas de onda da corrente no diodo durante a entrada em corte.



Fonte: Autor.

Entre os instantes t_0 e t_2 serão desconsideradas as perdas, devido o valor da tensão direta do diodo ser muito pequena comparada a tensão reversa. Desta forma considerando-se então as perdas apenas entre os intervalos de tempo t_2 e t_3 , e integrado-se as curvas da tensão V_D e corrente I_D no respectivo intervalo determina-se a energia dissipada E_{OFF} . Para se determinar as perdas totais, basta-se multiplicar pela frequência de chaveamento:

$$P_{sh} = (E_{OFF}) \times f_s \quad (A1.9)$$

Onde E_{OFF} pode ser calculado da seguinte forma:

$$E_{OFF} = I_D \times \frac{V_D}{6} \times t_b$$

Sendo $t_b = \frac{t_{rr}}{2}$, tem-se:

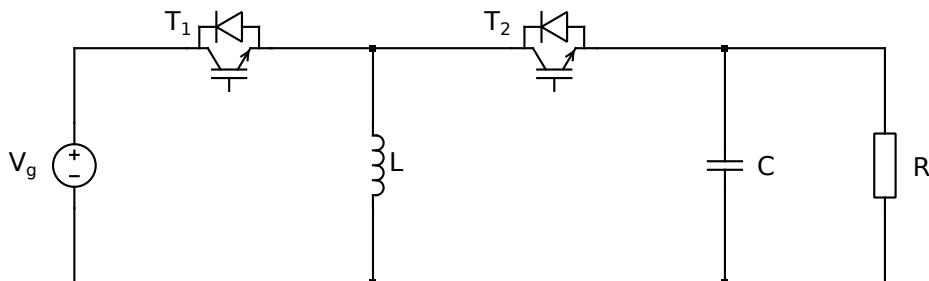
$$E_{OFF} = I_D \times \frac{V_D}{6} \times \frac{t_{rr}}{2} \quad (A1.10)$$

APÊNDICE A2

MODELAMENTO DO CONVERSOR BUCK-BOOST IDEAL

No modelamento proposto para o conversor *Buck-Boost* serão considerados elementos ideais no circuito, cujo diagrama esquemático é apresentado na figura 141.

Figura 141 – Diagrama esquemático do conversor Buck-Boost.

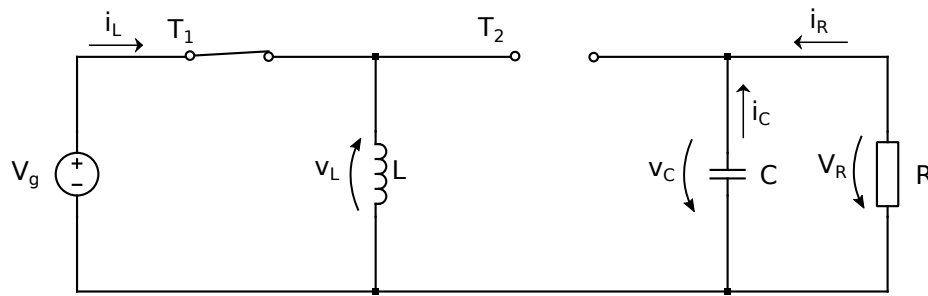


Para se determinar as equações que regem a dinâmica de operação do conversor, será utilizado o modelamento por equação de espaço estados considerando suas duas etapas de operação.

1. Primeira etapa (chave T_1 ligada e chave T_2 desligada)

A figura 142 mostra a primeira etapa de operação do conversor considerando as perdas ôhmicas do indutor, bem como as não idealidades das chaves.

Figura 142 – Diagrama esquemático do conversor Buck-Boost na primeira etapa de operação.



Considerando-se as variáveis de estado a corrente no indutor e a tensão no capacitor, pode-se escrever as seguintes equações para cada elemento armazenador de energia:

- Indutor:

$$+ V_g - v_L = 0$$

$$v_L = V_g \quad (\text{A2.1})$$

Substituindo v_L por $L \frac{di_L}{dt}$, tem-se:

$$L \frac{di_L}{dt} = V_g$$

$$\frac{di_L}{dt} = \frac{1}{L} V_g \quad (\text{A2.2})$$

- Capacitor:

$$i_C + i_R = 0$$

$$i_C = -i_R \quad (\text{A2.3})$$

Como R e C estão em paralelo, $v_R = v_C$. Substituindo i_R por $\frac{v_C}{R}$, tem-se:

$$i_C = -\frac{v_C}{R} \quad (\text{A2.4})$$

Substituindo agora i_C por $C \frac{dv_C}{dt}$, tem-se:

$$C \frac{dv_C}{dt} = -\frac{v_C}{R}$$

$$\frac{dv_C}{dt} = -\frac{v_C}{RC} \quad (\text{A2.5})$$

As equações diferenciais A2.2 e A2.5 representam a dinâmica do circuito na primeira etapa de operação dando origem ao seguinte sistema:

$$\left\{ \begin{array}{l} \frac{di_L}{dt} = \frac{1}{L} V_g \\ \frac{dv_C}{dt} = -\frac{v_C}{RC} \end{array} \right. \quad (\text{A2.6})$$

De acordo com o sistema de equações A2.6, pode-se extrair as matrizes de espaço-estados A_1 e B_1 , bem como os vetores das variáveis de estado X e de entrada U :

$$A_1 = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{RC} \end{bmatrix} \quad B_1 = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}$$

$$X = \begin{bmatrix} i_L \\ v_C \end{bmatrix} \quad U = [V_g]$$

Obtendo-se assim a equação matricial que representa o sistema durante a primeira etapa de operação:

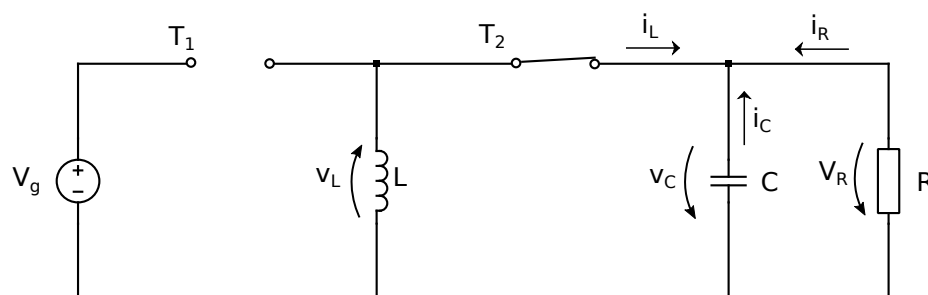
$$\dot{X} = A_1 X + B_1 U$$

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_{C1} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} [V_g]$$

2. Segunda etapa (chave T_1 desligada e chave T_2 ligada)

A figura 143 mostra a segunda etapa de operação do conversor considerando as perdas ôhmicas do indutor, bem como as não idealidades dos três tipos de chaves mencionadas.

Figura 143 – Diagrama esquemático do conversor Buck-Boost na segunda etapa de operação.



- Indutor:

$$v_L + v_C = 0$$

$$v_L = -v_C$$

(A2.7)

Substituindo v_L por $L \frac{di_L}{dt}$, tem-se:

$$\begin{aligned} L \frac{di_L}{dt} &= -v_C \\ \frac{di_L}{dt} &= -\frac{1}{L} v_C \end{aligned} \quad (\text{A2.8})$$

- Capacitor:

$$\begin{aligned} i_C &= i_L - i_R \\ i_C &= i_L - \frac{1}{R} v_C \end{aligned} \quad (\text{A2.9})$$

Substituindo agora i_C por $C \frac{dv_C}{dt}$, tem-se:

$$\begin{aligned} C \frac{dv_C}{dt} &= i_L - \frac{v_C}{R} \\ \frac{dv_C}{dt} &= \frac{1}{C} i_L - \frac{1}{RC} v_C \end{aligned} \quad (\text{A2.10})$$

As equações diferenciais [A2.8](#) e [A2.10](#) representam a dinâmica do circuito na segunda etapa de operação, dando origem ao seguinte sistema:

$$\begin{cases} \frac{di_L}{dt} = -\frac{1}{L} v_C \\ \frac{dv_C}{dt} = \frac{1}{C} i_L - \frac{1}{RC} v_C \end{cases} \quad (\text{A2.11})$$

De acordo com o sistema de equações [A2.11](#), pode-se extrair as matrizes de espaço-estados A_2 e B_2 , bem como os vetores das variáveis de estado X e de entrada U :

$$A_2 = \begin{bmatrix} -\frac{r_L}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \quad B_2 = \begin{bmatrix} \frac{1}{L} & 0 & -\frac{1}{L} \\ 0 & 0 & 0 \end{bmatrix}$$

$$X = \begin{bmatrix} i_L \\ v_C \end{bmatrix} \quad U = \begin{bmatrix} V_g \\ v_{CE1} \\ v_{CE2} \end{bmatrix}$$

Obtendo-se assim a equação matricial que representa o sistema durante a segunda etapa de operação:

$$\dot{X} = A_2 X + B_2 U$$

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} \begin{bmatrix} V_g \end{bmatrix}$$

Para se determinar a equação final de espaço estados que representa o conversor em suas duas etapas de operação, deve-se encontrar as matrizes de espaço-estado A e B dadas pela média entre as matrizes $A_1; A_2$ e $B_1; B_2$ dentro do período de chaveamento T , ou seja:

$$A = \frac{A_1 D T + A_2 (1 - D) T}{T}$$

$$B = \frac{B_1 D T + B_2 (1 - D) T}{T}$$

Desta forma:

$$A = \frac{A_1 D T + A_2 (1 - D) T}{T}$$

$$A = A_1 D + A_2 (1 - D)$$

$$A = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{RC} \end{bmatrix} D + \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} (1 - D)$$

$$A = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{RC} D \end{bmatrix} + \begin{bmatrix} 0 & -\frac{1}{L} (1 - D) \\ \frac{1}{C} (1 - D) & -\frac{1}{RC} (1 - D) \end{bmatrix}$$

$$A_{11} = 0$$

$$A_{12} = 0 \cdot D - \frac{(1 - D)}{L} = -\frac{(1 - D)}{L}$$

$$A_{21} = 0 \cdot D + \frac{(1 - D)}{C} = \frac{(1 - D)}{C}$$

$$A_{22} = -\frac{1}{RC} D + -\frac{1}{RC} (1 - D) = -\frac{1}{RC} D - \frac{1}{RC} + \frac{1}{RC} D = -\frac{1}{RC}$$

Obtendo-se então a matriz A :

$$A = \begin{bmatrix} 0 & -\frac{(1-D)}{L} \\ \frac{(1-D)}{C} & -\frac{1}{RC} \end{bmatrix}$$

De forma semelhante, determina-se a matriz B :

$$B = \frac{B_1 D \mathcal{I} + B_2 (1-D) \mathcal{I}}{\mathcal{I}}$$

$$B = B_1 D + B_2 (1-D)$$

$$B = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} D + \begin{bmatrix} 0 \\ 0 \end{bmatrix} (1-D)$$

$$B = \begin{bmatrix} \frac{1}{L} D \\ 0 \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix}$$

$$B_{11} = \frac{1}{L} D + \frac{1}{L} (1-D) = \frac{1}{L} \cancel{D} + \frac{1}{L} \cancel{1} \cancel{D} = \frac{1}{L}$$

$$B_{21} = 0$$

Chegando-se a matriz B como sendo:

$$B = \begin{bmatrix} \frac{D}{L} \\ 0 \end{bmatrix}$$

Com as matrizes A e B determinadas, obtem-se a equação matricial final:

$$\dot{X} = AX + BU$$

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{(1-D)}{L} \\ \frac{(1-D)}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} \frac{D}{L} \\ 0 \end{bmatrix} \begin{bmatrix} V_g \end{bmatrix} \quad (\text{A2.12})$$

A2.1 Ganho do Conversor

Considerando a operação em regime permanente as derivadas das variáveis de estado serão nulas, desta forma o segundo membro da equação A2.12 serão igual a zero.

$$\begin{bmatrix} 0 \\ 0 \end{bmatrix} = \begin{bmatrix} 0 & -\frac{(1-D)}{L} \\ \frac{(1-D)}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} \frac{D}{L} \\ 0 \end{bmatrix} \begin{bmatrix} V_g \end{bmatrix} \quad (\text{A2.13})$$

Pode-se então escrever a equação:

$$\begin{aligned} 0 &= -(1-D)v_C + DV_g \\ v_C &= V_g \frac{D}{(1-D)} \\ \frac{v_C}{V_g} &= \frac{D}{(1-D)} \end{aligned} \quad (\text{A2.14})$$

A2.2 Razão Cíclica

Para de determinar a razão cíclica D , basta isolar esta variável na equação A2.14 como se segue.

$$\begin{aligned} v_C &= V_g \frac{D}{(1-D)} \\ v_C - v_C D &= V_g D \\ D(v_C + V_g) &= v_C \\ D &= \frac{v_C}{(v_C + V_g)} \end{aligned} \quad (\text{A2.15})$$

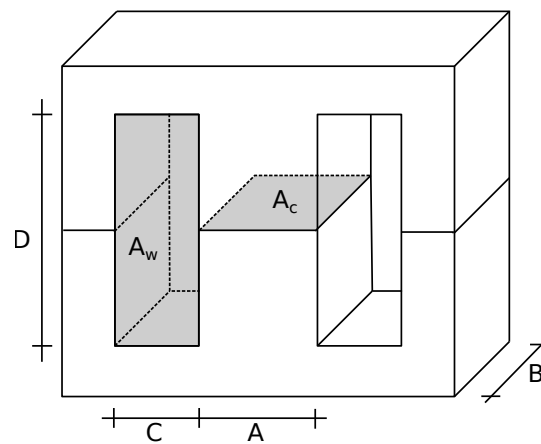
APÊNDICE A3

PROJETO DOS INDUTORES

A3.1 Projeto físico

Os indutores utilizados no projeto foram com o núcleo de ferrite do tipo E-E conforme apresentado na figura 144

Figura 144 – Núcleo de ferrite do tipo E-E.



Fonte: Autor.

Os seguintes cálculos foram baseados nas referências [12] e [39], sendo realizados os seguintes passos:

1- Determinação do produto $A_c \cdot A_w$

$$A_c \cdot A_w = \frac{L \cdot I_{max} \cdot I_{rms}}{K_w \cdot B_{max} \cdot J} \quad (A3.1)$$

De acordo com os valores de indutância e correntes apresentados na seção 4.2.3, tem-se:

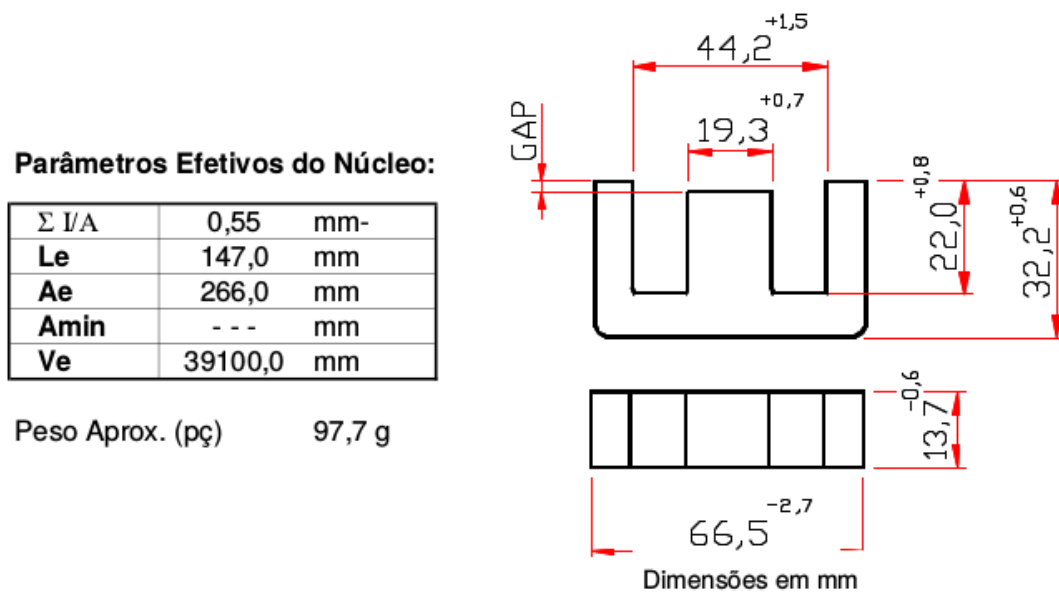
- $L_1 = L_2 = L_3 = 85,28 \mu\text{H}$
- $I_{max} = 30 \text{ A}$
- $I_{rms} = 11 \text{ A}$
- $K_w = 0,35$ (fator de preenchimento da janela A_w)
- $B_{max} = 0,2 \text{ T}$ (máxima densidade de fluxo do núcleo)
- $J = 3 \text{ A/mm}^2$ (densidade de corrente nos condutores)

$$A_c \cdot A_w = \frac{85,28 \times 10^{-6} \times 30 \times 11}{0,35 \times 0,2 \times 3}$$

$$A_c \cdot A_w = 133571,4 \text{ mm}^4$$

Com base no *Datasheet* da Thornton e disponibilidade de material, foi escolhido o núcleo E-E cujas estão apresentadas na figura 145 atendem à condição do produto $A_c \cdot A_w$.

Figura 145 – Especificações do núcleo utilizado.



Fonte: Datasheet Thornton.

2- Determinação do número de espiras

$$N = \frac{L \cdot I_{max}}{B_{max} \cdot A_c} \times 10^6 \quad (\text{A3.2})$$

Da figura 145 tem-se $A_c = 266 \text{ mm}$.

$$N = \frac{85,28 \times 10^{-6} \times 30}{0,2 \times 266}$$

$$N = 48 \text{ espiras}$$

3- Determinação do comprimento do entreferro

$$l_g = \frac{\mu_0 \cdot N \cdot A_c}{2 \cdot L} \quad (\text{A3.3})$$

$$l_g = \frac{4\pi \times 10^{-7} \times 48 \times 266}{2 \cdot 85,28 \times 10^{-6}}$$

$$l_g = 4,53 \text{ mm}$$

4- Determinação da bitola do fio

$$a_w \geq \frac{I_{rms}}{J} \quad (\text{A3.4})$$

$$a_w \geq \frac{11}{3}$$

$$a_w \geq 3,67 \text{ mm}^2$$

4.1- Determinação do número de condutores paralelos

Para se diminuir o efeito pelicular devido a alta frequência das correntes nos indutores, foram utilizados condutores de menor bitola em paralelo. O diâmetro máximo dos condutores em paralelo não poderá ser superior à seguinte relação:

$$d_{max} \leq \frac{15}{f} \quad (\text{A3.5})$$

Onde f é a frequência de chaveamento da corrente nos indutores. Desta forma, tem-se que:

$$d_{max} \leq \frac{15}{20000}$$

$$d_{max} \leq 0,75 \text{ mm} \Rightarrow a_1 \leq 0,41 \text{ mm}^2 \Rightarrow a_1 \leq 21 \text{ AWG}$$

Por questões de disponibilidade, foi adotada a bitola 21 AWG para construção dos condutores dos indutores.

O número de condutores paralelos será dado por:

$$n = \frac{a_w}{a_1}$$

$$n = \frac{3,67}{0,41}$$

$$n = 8,95 \Rightarrow 9 \text{ condutores em paralelo}$$

4.2- Determinação da resistência CC do enrolamento dos indutores

$$r = \frac{\rho \cdot N \cdot MLT}{n \cdot a_1} \quad (\text{A3.6})$$

De acordo com os dados do núcleo apresentado na figura 145, tem-se que $MLT = 147$ mm.

$$r = \frac{1,73 \times 10^{-5} \times 45 \times 147}{9 \cdot 0,41}$$

$$r = 32,5 \times 10^{-3} \Omega$$

A3.2 Determinação das perdas no indutor

1- Perdas por efeito Joule

$$P_r = r \cdot I_{rms}^2$$

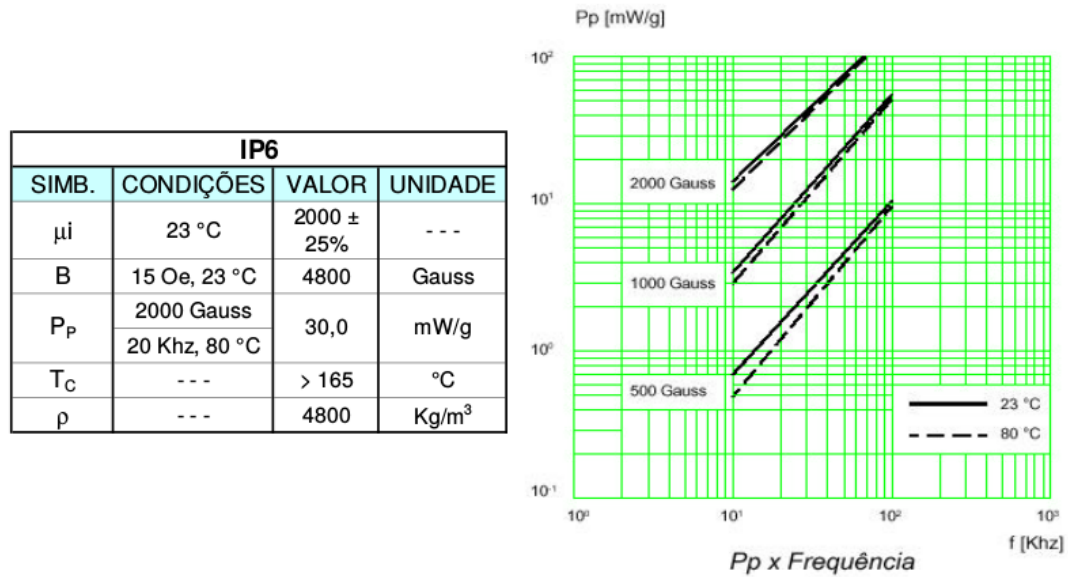
$$P_r = 32,5 \times 10^{-3} \times 11^2$$

$$P_r = 3,94 \text{ W}$$

2- Perdas no núcleo

$$P_n = P_p \cdot m_{nucleo} \cdot 10^{-3} \quad (\text{A3.7})$$

Figura 146 – Especificações das perdas do núcleo utilizado.



Fonte: Datasheet Thornton.

Com base nas informações apresentadas nas figuras 145 e 146, tem-se que:

$$P_n = 30 \times 97,7 \times 2 \times 10^{-3}$$

$$P_n = 5,86 \text{ W}$$

3- Determinação da elevação máxima da temperatura no núcleo

$$\Delta T = (P_r + P_n) \cdot 23 \left(\frac{A_c \cdot C \cdot D}{10000} \right)^{-0,37}$$

$$\Delta T = (0,394 + 5,86) \cdot 23 \left(\frac{266 \cdot 10 \cdot 40}{10000} \right)^{-0,37}$$

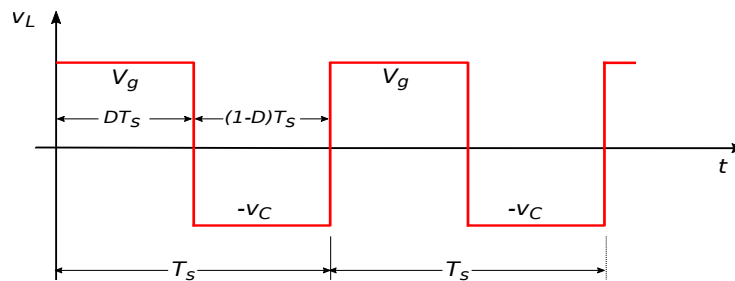
$$\Delta T = 59,98 \text{ K}$$

APÊNDICE A4

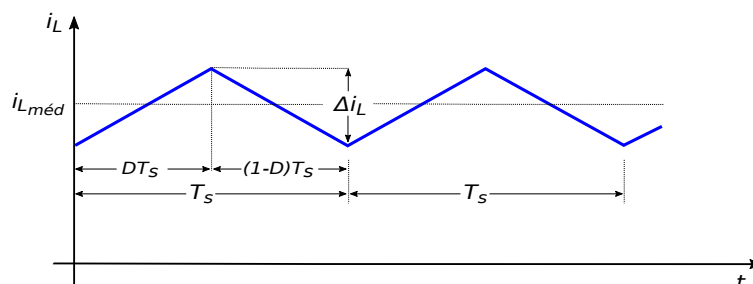
VALORES MÉDIO E EFICAZ DA CORRENTE NOS INDUTORES

Figura 147 – Formas de onda da tensão e corrente nos indutores do conversor.

(a) Tensão nos indutores.



(b) Corrente nos indutores



Fonte: Autor.

A partir das formas de onda de tensão e corrente no indutor mostradas na figura 147, os valores para a corrente no indutor podem ser calculados para um período de chaveamento:

1- Valor médio:

$$i_{L_{med}} = \frac{1}{T_s} \left[\int_0^{DT_s} \left(\frac{\Delta i_L}{DT_s} t + i_{L_{min}} \right) dt + \int_0^{(1-D)T_s} \left(-\frac{\Delta i_L}{(1-D)T_s} t + i_{L_{max}} \right) dt \right]$$

$$i_{L_{med}} = \frac{1}{T_s} \left[\left| \frac{\Delta i_L}{DT_s} \frac{t^2}{2} + i_{L_{min}} t \right|_0^{DT_s} + \left| -\frac{\Delta i_L}{(1-D)T_s} \frac{t^2}{2} + i_{L_{max}} t \right|_0^{(1-D)T_s} \right]$$

$$i_{L_{med}} = \frac{1}{T_s} \left[\frac{\Delta i_L}{DT_s} \frac{D^2 T_s^2}{2} + i_{L_{min}} DT_s - \frac{\Delta i_L}{(1-D)T_s} \frac{(1-D)^2 T_s^2}{2} + i_{L_{max}} (1-D) T_s \right]$$

$$i_{L_{med}} = \frac{1}{T_s} \left[\frac{\Delta i_L DT_s}{2} + i_{L_{min}} DT_s - \frac{\Delta i_L (1-D) T_s}{2} + i_{L_{max}} (1-D) T_s \right]$$

$$i_{L_{med}} = \frac{1}{T_s} \left[\frac{2i_{L_{min}} DT_s + \Delta i_L DT_s}{2} + \frac{2i_{L_{max}} (1-D) T_s - \Delta i_L (1-D) T_s}{2} \right]$$

$$i_{L_{med}} = \frac{1}{T_s} \left[\left(\frac{2i_{L_{min}} + \Delta i_L}{2} \right) DT_s + \left(\frac{2i_{L_{max}} - \Delta i_L}{2} \right) (1-D) T_s \right]$$

Substituindo $i_{L_{max}}$ por $(i_{L_{min}} + \Delta i_L)$, obtem-se:

$$i_{L_{med}} = \frac{1}{T_s} \left[\left(\frac{2i_{L_{min}} + \Delta i_L}{2} \right) DT_s + \left(\frac{2(i_{L_{min}} + \Delta i_L) - \Delta i_L}{2} \right) (1-D) T_s \right]$$

$$i_{L_{med}} = \frac{1}{T_s} \left[\left(\frac{2i_{L_{min}} + \Delta i_L}{2} \right) DT_s + \left(\frac{2i_{L_{min}} + \Delta i_L}{2} \right) (1-D) T_s \right]$$

$$i_{L_{med}} = \frac{1}{T_s} [(2i_{L_{min}} + \Delta i_L) D + (2i_{L_{min}} + \Delta i_L) (1-D)] \frac{T_s}{2}$$

$$i_{L_{med}} = \frac{1}{T_s} [(2i_{L_{min}} + \Delta i_L) D + (2i_{L_{min}} + \Delta i_L) - (2i_{L_{min}} + \Delta i_L) D] \frac{T_s}{2}$$

$$i_{L_{med}} = \frac{1}{T_s} [(2i_{L_{min}} + \Delta i_L)] \frac{T_s}{2}$$

$$\boxed{i_{L_{med}} = i_{L_{min}} + \frac{\Delta i_L}{2}}$$

(A4.1)

2- Valor eficaz:

$$i_L^2_{rms} = \frac{1}{T_s} \left[\int_0^{DT_s} \left(\frac{\Delta i_L}{DT_s} t + i_{Lmin} \right)^2 dt + \int_0^{(1-D)T_s} \left(-\frac{\Delta i_L}{(1-D)T_s} t + i_{Lmax} \right)^2 dt \right]$$

$$i_L^2_{rms} = \frac{1}{T_s} \left[\int_0^{DT_s} \left(\frac{\Delta i_L^2}{D^2 T_s^2} t^2 + 2 \frac{\Delta i_L}{DT_s} i_{Lmin} t + i_{Lmin}^2 \right) dt \dots \right. \\ \left. + \int_0^{(1-D)T_s} \left(\frac{\Delta i_L^2}{(1-D)^2 T_s^2} t^2 - 2 \frac{\Delta i_L}{(1-D)T_s} i_{Lmax} t + i_{Lmax}^2 \right) dt \right]$$

$$i_L^2_{rms} = \frac{1}{T_s} \left[\left. \frac{\Delta i_L^2}{D^2 T_s^2} \frac{t^3}{3} + 2 \frac{\Delta i_L}{DT_s} i_{Lmin} \frac{t^2}{2} + i_{Lmin}^2 t \right|_0^{DT_s} \dots \right. \\ \left. + \left. \frac{\Delta i_L^2}{(1-D)^2 T_s^2} \frac{t^3}{3} - 2 \frac{\Delta i_L}{(1-D)T_s} i_{Lmax} \frac{t^2}{2} + i_{Lmax}^2 t \right|_0^{(1-D)T_s} \right]$$

$$i_L^2_{rms} = \frac{1}{T_s} \left[\frac{\Delta i_L^2}{D^2 T_s^2} \frac{D^3 T_s^3}{3} + 2 \frac{\Delta i_L}{DT_s} i_{Lmin} \frac{D^2 T_s^2}{2} + i_{Lmin}^2 DT_s + \frac{\Delta i_L^2}{(1-D)^2 T_s^2} \frac{(1-D)^3 T_s^3}{3} \dots \right. \\ \left. - 2 \frac{\Delta i_L}{(1-D)T_s} i_{Lmax} \frac{(1-D)^2 T_s^2}{2} + i_{Lmax}^2 (1-D)T_s \right]$$

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{D^2 T_s^2} \frac{D^3 T_s^3}{3} + 2 \frac{\Delta i_L}{DT_s} i_{Lmin} \frac{D^2 T_s^2}{2} + \frac{i_{Lmin}^2 DT_s}{T_s} + \frac{\Delta i_L^2}{(1-D)^2 T_s^2} \frac{(1-D)^3 T_s^3}{3} \dots \right. \\ \left. - 2 \frac{\Delta i_L}{(1-D)T_s} i_{Lmax} \frac{(1-D)^2 T_s^2}{2} + \frac{i_{Lmax}^2 (1-D)T_s}{T_s} \right]$$

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{3} D + \Delta i_L i_{Lmin} D + i_{Lmin}^2 D + \frac{\Delta i_L^2}{3} (1-D) - \Delta i_L i_{Lmax} (1-D) + i_{Lmax}^2 (1-D) \right]$$

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{3} D + \frac{\Delta i_L^2}{3} - \frac{\Delta i_L^2}{3} D + \Delta i_L i_{Lmin} D + i_{Lmin}^2 D - \Delta i_L i_{Lmax} (1-D) + i_{Lmax}^2 (1-D) \right]$$

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{3} + \Delta i_L i_{Lmin} D + i_{Lmin}^2 D - \Delta i_L i_{Lmax} (1-D) + i_{Lmax}^2 (1-D) \right]$$

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{3} + \Delta i_L i_{Lmin} D + i_{Lmin}^2 D - \Delta i_L i_{Lmax} + \Delta i_L i_{Lmax} D + i_{Lmax}^2 - i_{Lmax}^2 D \right]$$

Substituindo-se i_{Lmax} por $(i_{Lmin} + \Delta i_L)$, tem-se que:

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{3} + \Delta i_L i_{Lmin} D + i_L^2_{min} D - \Delta i_L (i_{Lmin} + \Delta i_L) + \Delta i_L (i_{Lmin} + \Delta i_L) D \dots \right. \\ \left. + (i_{Lmin} + \Delta i_L)^2 - (i_{Lmin} + \Delta i_L)^2 D \right]$$

$$i_L^2_{rms} = \left[\frac{\Delta i_L^2}{3} + \Delta i_L i_{Lmin} D + i_L^2_{min} D - \Delta i_L i_{Lmin} - \Delta i_L^2 + \Delta i_L i_{Lmin} D + \Delta i_L^2 D \dots \right. \\ \left. + i_L^2_{min} + 2i_{Lmin} \Delta i_L + \Delta i_L^2 - i_L^2_{min} D - 2i_{Lmin} \Delta i_L D - \Delta i_L^2 D \right]$$

$$i_{Lrms} = \sqrt{\frac{\Delta i_L^2}{3} + \Delta i_L i_{Lmin} + i_L^2_{min}} \quad (A4.2)$$

A partir da equação (A4.1), pode-se escrever que:

$$i_{Lmin} = i_{Lmed} - \frac{\Delta i_L}{2} \quad (A4.3)$$

Substituindo-se a equação (A4.3) em (A4.2), tem-se:

$$i_{Lrms} = \sqrt{\frac{\Delta i_L^2}{3} + \Delta i_L \left(i_{Lmed} - \frac{\Delta i_L}{2} \right) + \left(i_{Lmed} - \frac{\Delta i_L}{2} \right)^2}$$

$$i_{Lrms} = \sqrt{\frac{\Delta i_L^2}{3} + i_{Lmed} \Delta i_L - \frac{\Delta i_L^2}{2} + i_{Lmed}^2 - 2i_{Lmed} \frac{\Delta i_L}{2} + \frac{\Delta i_L^2}{4}}$$

$$i_{Lrms} = \sqrt{i_{Lmed}^2 + \frac{\Delta i_L^2}{12}} \quad (A4.4)$$

Tomando-se como referência a forma de onda para a corrente no indutor apresentada na figura 147b, o máximo valor para a ondulação de corrente no indutor será dada como se segue.

$$\Delta i_L = \frac{V_g}{L} D T_s \quad (A4.5)$$

Substituindo-se $D = \frac{v_C}{(v_C + V_g)}$ e $v_C = v_{DC} + V_p \sin(\omega t)$ na equação (A4.5), tem-se:

$$\Delta i_L = \frac{V_g}{L} \frac{v_{DC} + V_p \sin(\omega t)}{(v_{DC} + V_p \sin(\omega t) + V_g)} T_s \quad (A4.6)$$

O máximo valor de Δi_L pode ser determinado derivando-se a equação (A4.6) e igualando-a a zero. Como resultado tem-se $\omega t = \frac{\pi}{2}$. Desta forma Δi_{Lmax} pode ser dado pela equação (A4.7) a seguir.

$$\Delta i_{Lmax} = \frac{V_g}{L} \frac{V_{DC} + V_p}{(V_{DC} + V_p + V_g)} T_s \quad (A4.7)$$

ANEXOS

ANEXO A1

DATASHEET IGBT

WARP2 SERIES IGBT WITH
ULTRAFAST SOFT RECOVERY DIODE

Applications

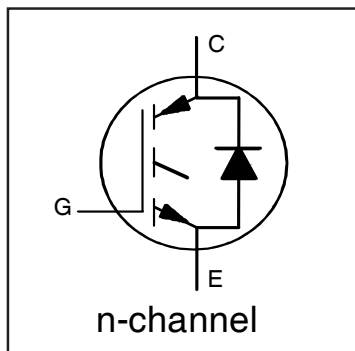
- Telecom and Server SMPS
- PFC and ZVS SMPS Circuits
- Uninterruptable Power Supplies
- Consumer Electronics Power Supplies

Features

- NPT Technology, Positive Temperature Coefficient
- Lower $V_{CE(SAT)}$
- Lower Parasitic Capacitances
- Minimal Tail Current
- HEXFRED Ultra Fast Soft-Recovery Co-Pack Diode
- Tighter Distribution of Parameters
- Higher Reliability

Benefits

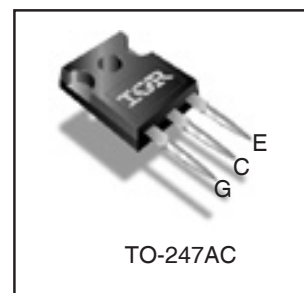
- Parallel Operation for Higher Current Applications
- Lower Conduction Losses and Switching Losses
- Higher Switching Frequency up to 150kHz



$V_{CES} = 600V$
 $V_{CE(on)} \text{ typ.} = 2.00V$
 @ $V_{GE} = 15V$ $I_C = 33A$

Equivalent MOSFET ParametersⓈ

$R_{CE(on)} \text{ typ.} = 61m\Omega$
 I_D (FET equivalent) = 50A



Absolute Maximum Ratings

	Parameter	Max.	Units
V_{CES}	Collector-to-Emitter Voltage	600	V
I_C @ $T_C = 25^\circ C$	Continuous Collector Current	75	A
I_C @ $T_C = 100^\circ C$	Continuous Collector Current	42	
I_{CM}	Pulse Collector Current (Ref. Fig. C.T.4)	150	
I_{LM}	Clamped Inductive Load Current ②	150	
I_F @ $T_C = 25^\circ C$	Diode Continuous Forward Current	50	
I_F @ $T_C = 100^\circ C$	Diode Continuous Forward Current	25	
I_{FRM}	Maximum Repetitive Forward Current ③	100	
V_{GE}	Gate-to-Emitter Voltage	±20	V
P_D @ $T_C = 25^\circ C$	Maximum Power Dissipation	370	W
P_D @ $T_C = 100^\circ C$	Maximum Power Dissipation	150	
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to +150	°C
	Soldering Temperature for 10 sec.	300 (0.063 in. (1.6mm) from case)	
	Mounting Torque, 6-32 or M3 Screw	10 lbf-in (1.1 N·m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$ (IGBT)	Thermal Resistance Junction-to-Case-(each IGBT)	—	—	0.34	°C/W
$R_{\theta JC}$ (Diode)	Thermal Resistance Junction-to-Case-(each Diode)	—	—	0.64	
$R_{\theta CS}$	Thermal Resistance, Case-to-Sink (flat, greased surface)	—	0.24	—	
$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient (typical socket mount)	—	—	40	
	Weight	—	6.0 (0.21)	—	g (oz)

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions	Ref.Fig
V _{(BR)CES}	Collector-to-Emitter Breakdown Voltage	600	—	—	V	V _{GE} = 0V, I _C = 500μA	
ΔV _{(BR)CES} /ΔT _J	Temperature Coeff. of Breakdown Voltage	—	0.61	—	V/°C	V _{GE} = 0V, I _C = 1mA (25°C-125°C)	
R _G	Internal Gate Resistance	—	1.2	—	Ω	1MHz, Open Collector	
V _{CE(on)}	Collector-to-Emitter Saturation Voltage	—	2.0	2.2	V	I _C = 33A, V _{GE} = 15V	4, 5,6,8,9
		—	2.4	2.6		I _C = 50A, V _{GE} = 15V	
		—	2.6	2.9		I _C = 33A, V _{GE} = 15V, T _J = 125°C	
		—	3.2	3.6		I _C = 50A, V _{GE} = 15V, T _J = 125°C	
V _{GE(th)}	Gate Threshold Voltage	3.0	4.0	5.0	V	I _C = 250μA	7,8,9
ΔV _{GE(th)} /ΔT _J	Threshold Voltage temp. coefficient	—	-7.07	—	mV/°C	V _{CE} = V _{GE} , I _C = 1.0mA	
g _{fe}	Forward Transconductance	—	42	—	S	V _{CE} = 50V, I _C = 33A, PW = 80μs	
I _{CES}	Collector-to-Emitter Leakage Current	—	5.0	500	μA	V _{GE} = 0V, V _{CE} = 600V	
		—	1.0	—	mA	V _{GE} = 0V, V _{CE} = 600V, T _J = 125°C	
V _{FM}	Diode Forward Voltage Drop	—	1.3	1.7	V	I _F = 25A, V _{GE} = 0V	10
		—	1.5	2.0		I _F = 50A, V _{GE} = 0V	
		—	1.3	1.7		I _F = 25A, V _{GE} = 0V, T _J = 125°C	
I _{GES}	Gate-to-Emitter Leakage Current	—	—	±100	nA	V _{GE} = ±20V, V _{CE} = 0V	

Switching Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions	Ref.Fig	
Q _g	Total Gate Charge (turn-on)	—	240	360		I _C = 33A	17	
Q _{gc}	Gate-to-Collector Charge (turn-on)	—	41	82	nC	V _{CC} = 400V	CT1	
Q _{ge}	Gate-to-Emitter Charge (turn-on)	—	84	130		V _{GE} = 15V		
E _{on}	Turn-On Switching Loss	—	360	590	μJ	I _C = 33A, V _{CC} = 390V	CT3	
E _{off}	Turn-Off Switching Loss	—	380	420		V _{GE} = +15V, R _G = 3.3Ω, L = 210μH		
E _{total}	Total Switching Loss	—	740	960		T _J = 25°C ④		
t _{d(on)}	Turn-On delay time	—	34	44	ns	I _C = 33A, V _{CC} = 390V	CT3	
t _r	Rise time	—	26	36		V _{GE} = +15V, R _G = 3.3Ω, L = 210μH		
t _{d(off)}	Turn-Off delay time	—	130	140		T _J = 25°C ④		
t _f	Fall time	—	43	56				
E _{on}	Turn-On Switching Loss	—	610	880	μJ	I _C = 33A, V _{CC} = 390V	CT3	
E _{off}	Turn-Off Switching Loss	—	460	530		V _{GE} = +15V, R _G = 3.3Ω, L = 210μH	11,13	
E _{total}	Total Switching Loss	—	1070	1410		T _J = 125°C ④	WF1,WF2	
t _{d(on)}	Turn-On delay time	—	33	43	ns	I _C = 33A, V _{CC} = 390V	CT3	
t _r	Rise time	—	26	36		V _{GE} = +15V, R _G = 3.3Ω, L = 200μH	12,14	
t _{d(off)}	Turn-Off delay time	—	140	160		T _J = 125°C ④	WF1,WF2	
t _f	Fall time	—	50	65				
C _{ies}	Input Capacitance	—	4750	—	pF	V _{GE} = 0V	16	
C _{oes}	Output Capacitance	—	390	—		V _{CC} = 30V		
C _{res}	Reverse Transfer Capacitance	—	58	—		f = 1Mhz		
C _{oes eff.}	Effective Output Capacitance (Time Related) ⑤	—	280	—		V _{GE} = 0V, V _{CE} = 0V to 480V		15
C _{oes eff. (ER)}	Effective Output Capacitance (Energy Related) ⑤	—	190	—				
RBSOA	Reverse Bias Safe Operating Area	FULL SQUARE				T _J = 150°C, I _C = 150A V _{CC} = 480V, V _p = 600V R _g = 22Ω, V _{GE} = +15V to 0V	3 CT2	
t _{rr}	Diode Reverse Recovery Time	—	50	75	ns	T _J = 25°C I _F = 25A, V _R = 200V,	19	
		—	105	160		T _J = 125°C di/dt = 200A/μs		
Q _{rr}	Diode Reverse Recovery Charge	—	112	375	nC	T _J = 25°C I _F = 25A, V _R = 200V,	21	
		—	420	4200		T _J = 125°C di/dt = 200A/μs		
I _{rr}	Peak Reverse Recovery Current	—	4.5	10	A	T _J = 25°C I _F = 25A, V _R = 200V,	19,20,21,22	
		—	8.0	15		T _J = 125°C di/dt = 200A/μs		CT5

Notes:

- ① R_{CE(on)} typ. = equivalent on-resistance = V_{CE(on)} typ. / I_C, where V_{CE(on)} typ. = 2.00V and I_C = 33A. I_D (FET Equivalent) is the equivalent MOSFET I_D rating @ 25°C for applications up to 150kHz. These are provided for comparison purposes (only) with equivalent MOSFET solutions.
- ② V_{CC} = 80% (V_{CES}), V_{GE} = 20V, L = 28 μH, R_G = 22 Ω.
- ③ Pulse width limited by max. junction temperature.
- ④ Energy losses include "tail" and diode reverse recovery, Data generated with use of Diode 30ETH06.
- ⑤ C_{oes eff.} is a fixed capacitance that gives the same charging time as C_{oes} while V_{CE} is rising from 0 to 80% V_{CES}.
C_{oes eff.(ER)} is a fixed capacitance that stores the same energy as C_{oes} while V_{CE} is rising from 0 to 80% V_{CES}.

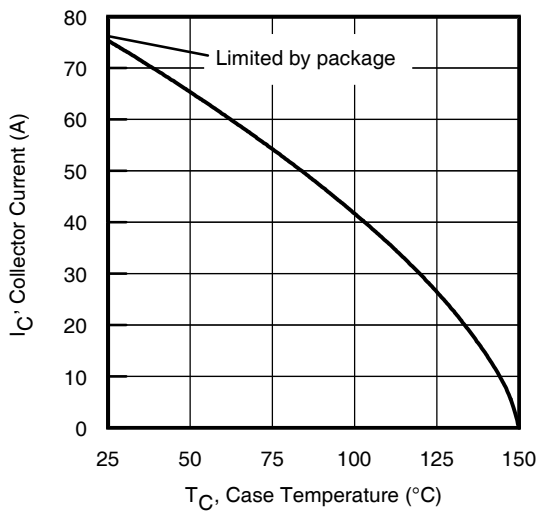


Fig. 1 - Maximum DC Collector Current vs. Case Temperature

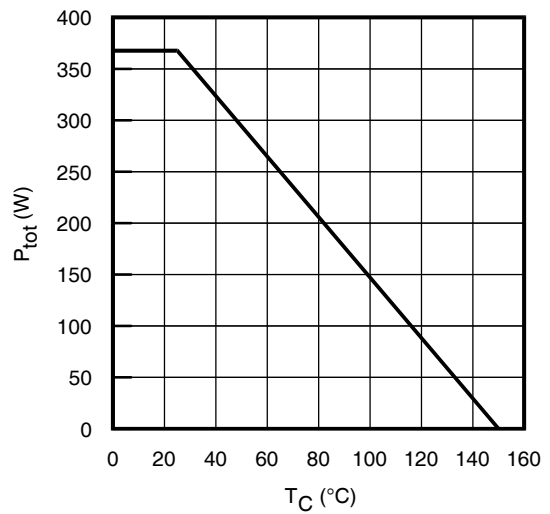


Fig. 2 - Power Dissipation vs. Case Temperature

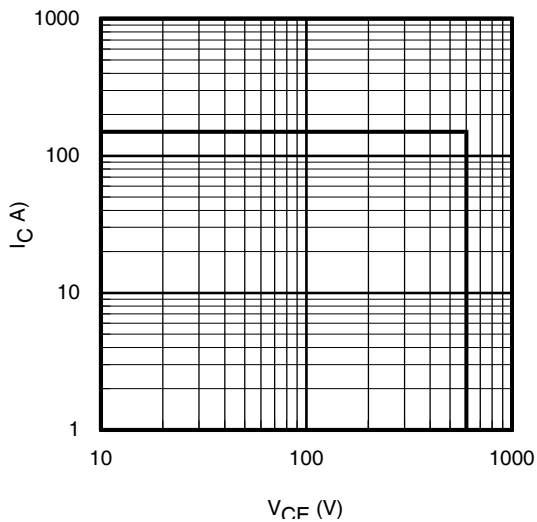


Fig. 3 - Reverse Bias SOA
 $T_J = 150^\circ\text{C}$; $V_{GE} = 15\text{V}$

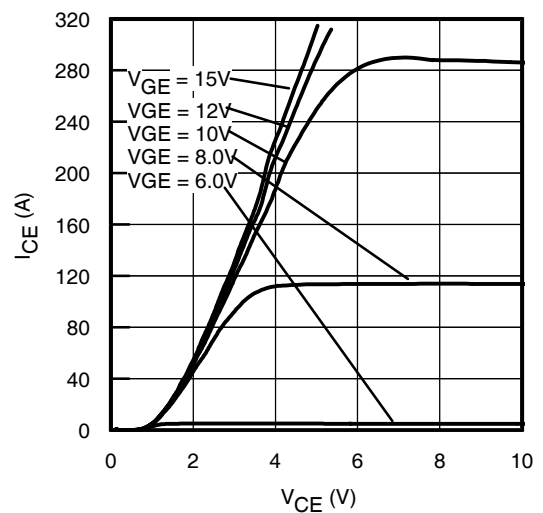


Fig. 4 - Typ. IGBT Output Characteristics
 $T_J = -40^\circ\text{C}$; $t_p = 80\mu\text{s}$

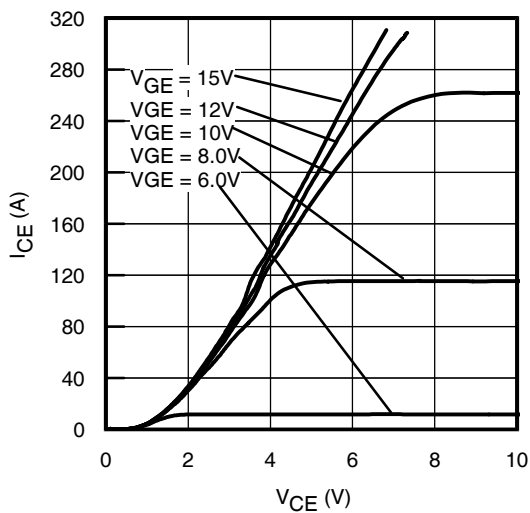


Fig. 5 - Typ. IGBT Output Characteristics
 $T_J = 25^\circ\text{C}$; $t_p = 80\mu\text{s}$

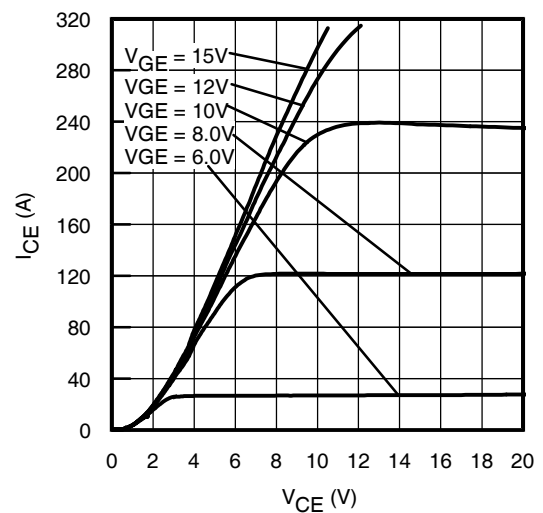


Fig. 6 - Typ. IGBT Output Characteristics
 $T_J = 125^\circ\text{C}$; $t_p = 80\mu\text{s}$

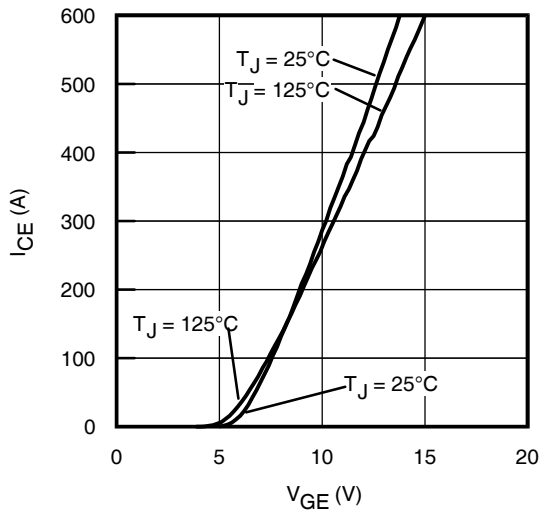


Fig. 7 - Typ. Transfer Characteristics
 $V_{CE} = 50V$; $t_p = 10\mu s$

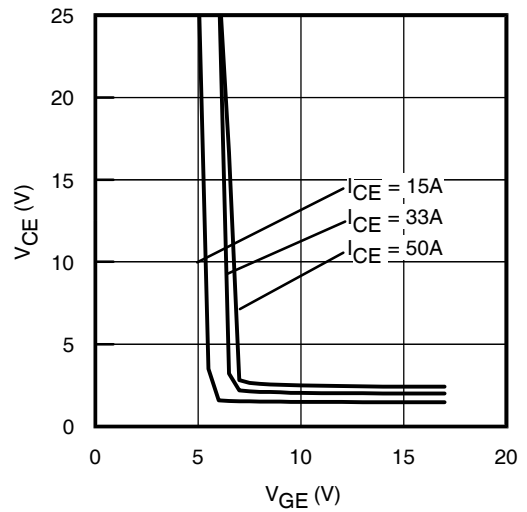


Fig. 8 - Typical V_{CE} vs. V_{GE}
 $T_J = 25^\circ C$

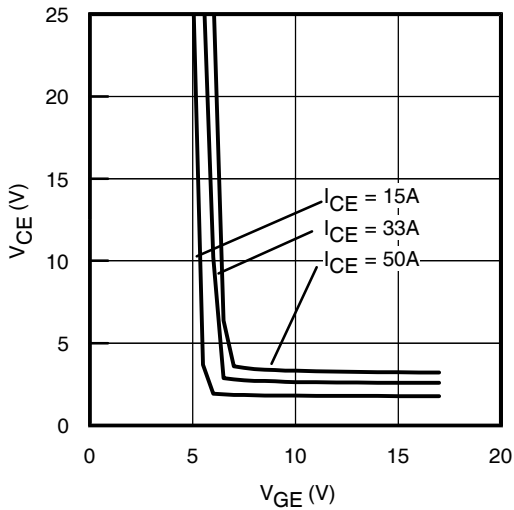


Fig. 9 - Typical V_{CE} vs. V_{GE}
 $T_J = 125^\circ C$

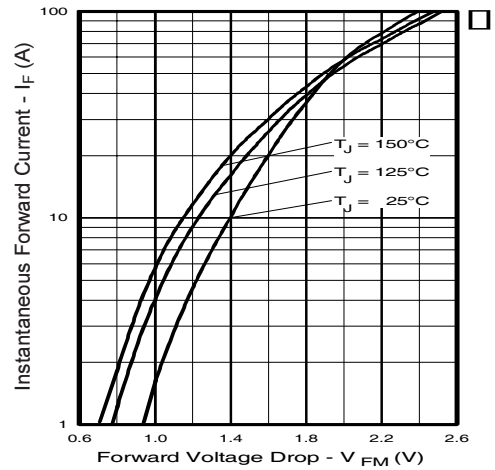


Fig. 10 - Maximum Diode Forward Characteristics
 $t_p = 80\mu s$

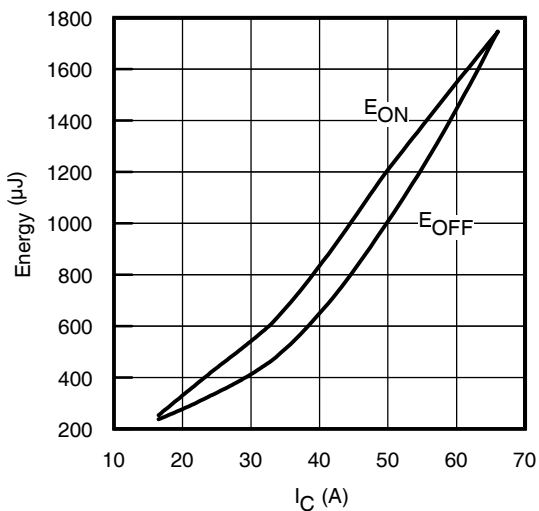


Fig. 11 - Typ. Energy Loss vs. I_C
 $T_J = 125^\circ C$; $L = 200\mu H$; $V_{CE} = 390V$; $R_G = 3.3\Omega$; $V_{GE} = 15V$.
Diode clamp used: 30ETH06 (See C.T.3)

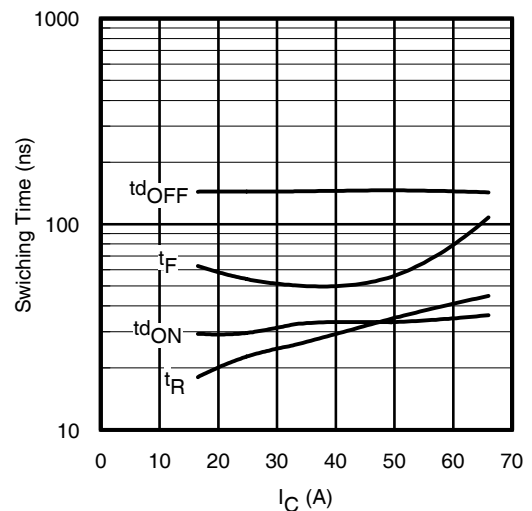


Fig. 12 - Typ. Switching Time vs. I_C
 $T_J = 125^\circ C$; $L = 200\mu H$; $V_{CE} = 390V$; $R_G = 3.3\Omega$; $V_{GE} = 15V$.
Diode clamp used: 30ETH06 (See C.T.3)

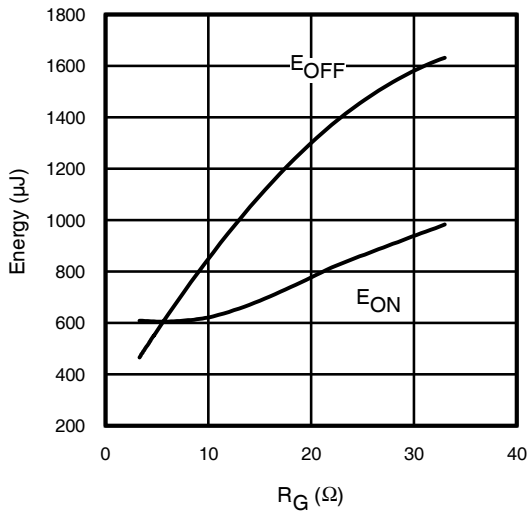


Fig. 13 - Typ. Energy Loss vs. R_G
 $T_J = 125^\circ\text{C}$; $L = 200\mu\text{H}$; $V_{CE} = 390\text{V}$, $I_{CE} = 33\text{A}$; $V_{GE} = 15\text{V}$
 Diode clamp used: 30ETH06 (See C.T.3)

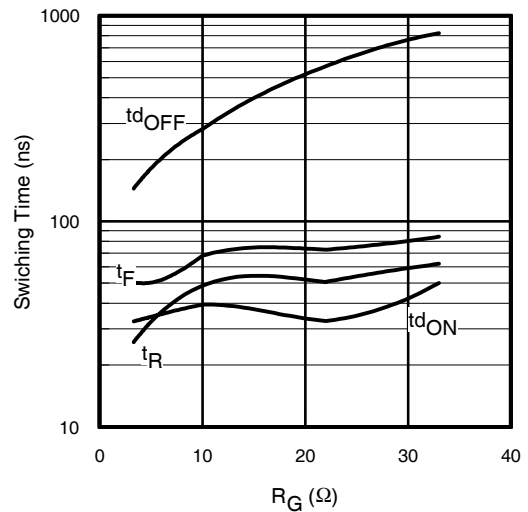


Fig. 14 - Typ. Switching Time vs. R_G
 $T_J = 125^\circ\text{C}$; $L = 200\mu\text{H}$; $V_{CE} = 390\text{V}$, $I_{CE} = 33\text{A}$; $V_{GE} = 15\text{V}$
 Diode clamp used: 30ETH06 (See C.T.3)

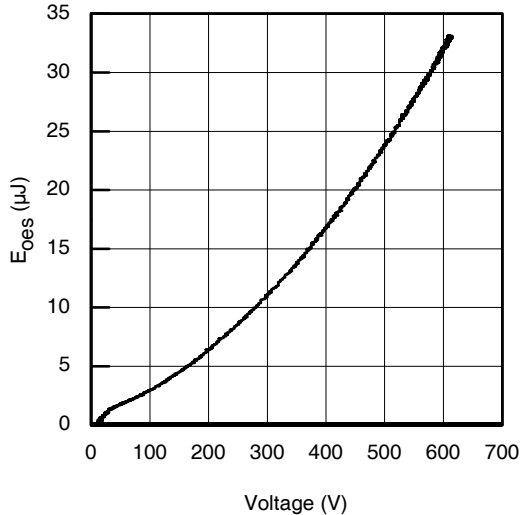


Fig. 15- Typ. Output Capacitance
 Stored Energy vs. V_{CE}

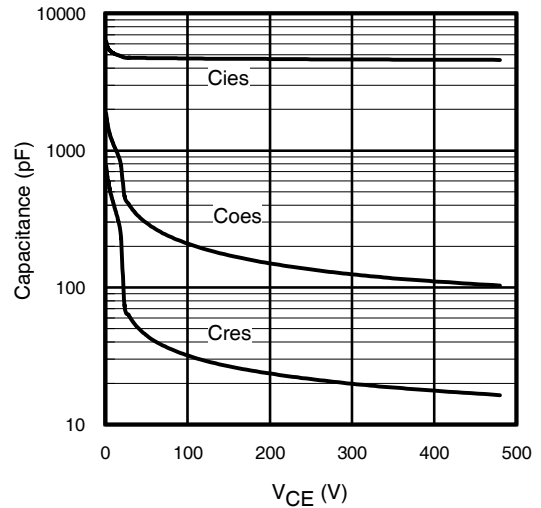


Fig. 16- Typ. Capacitance vs. V_{CE}
 $V_{GE} = 0\text{V}$; $f = 1\text{MHz}$

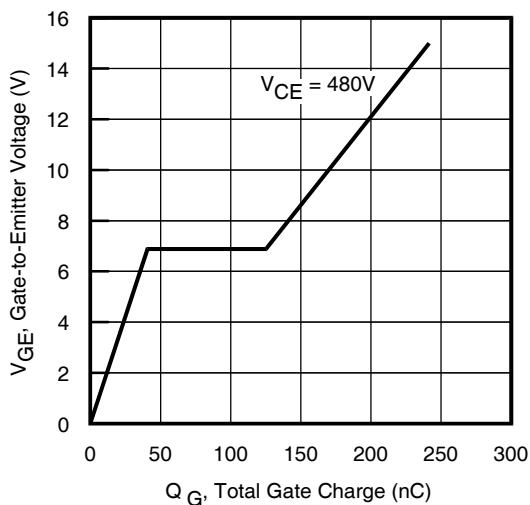


Fig. 17 - Typical Gate Charge vs. V_{GE}
 $I_{CE} = 33\text{A}$

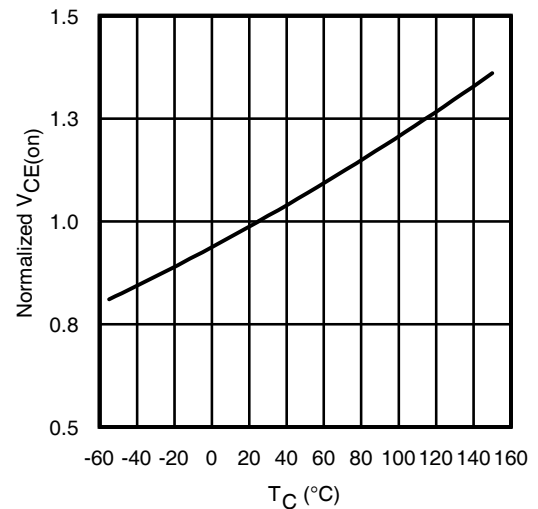


Fig. 18 - Normalized Typ. $V_{CE(on)}$
 vs. Junction Temperature
 $I_C = 33\text{A}$, $V_{GE} = 15\text{V}$

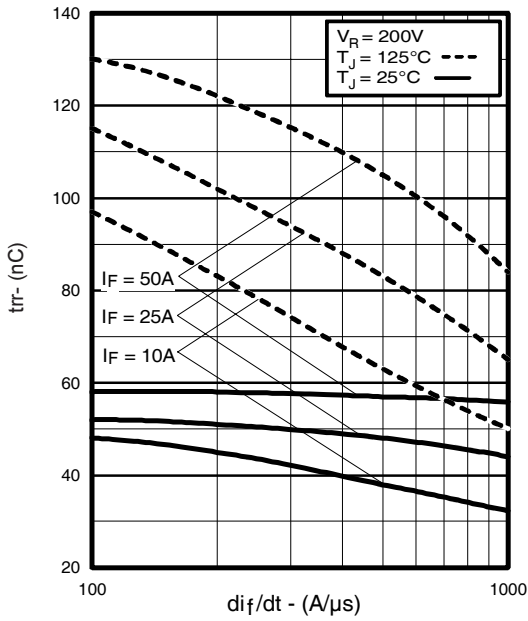


Fig. 19 - Typical Reverse Recovery vs. di_f/dt

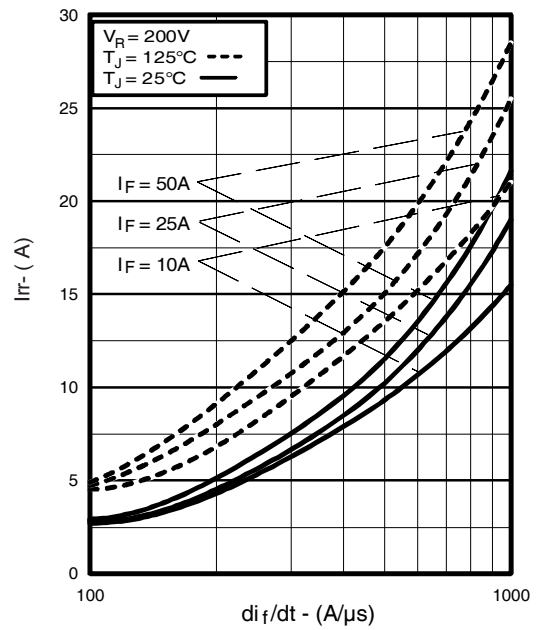


Fig. 20 - Typical Recovery Current vs. di_f/dt

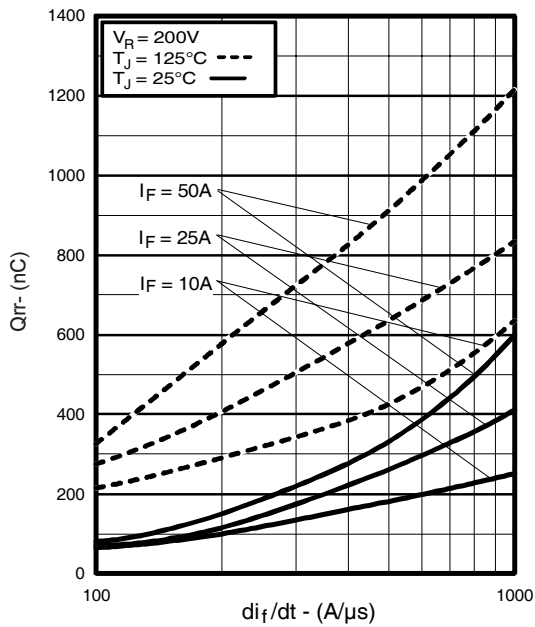


Fig. 21 - Typical Stored Charge vs. di_f/dt

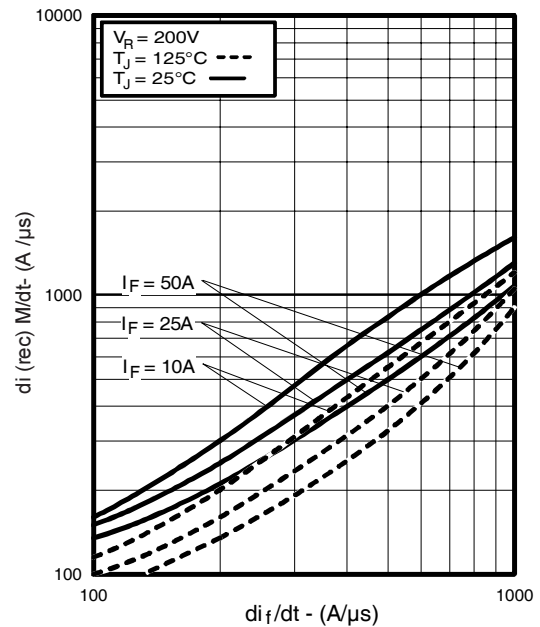


Fig. 22 - Typical $di_{(rec)M}/dt$ vs. di_f/dt

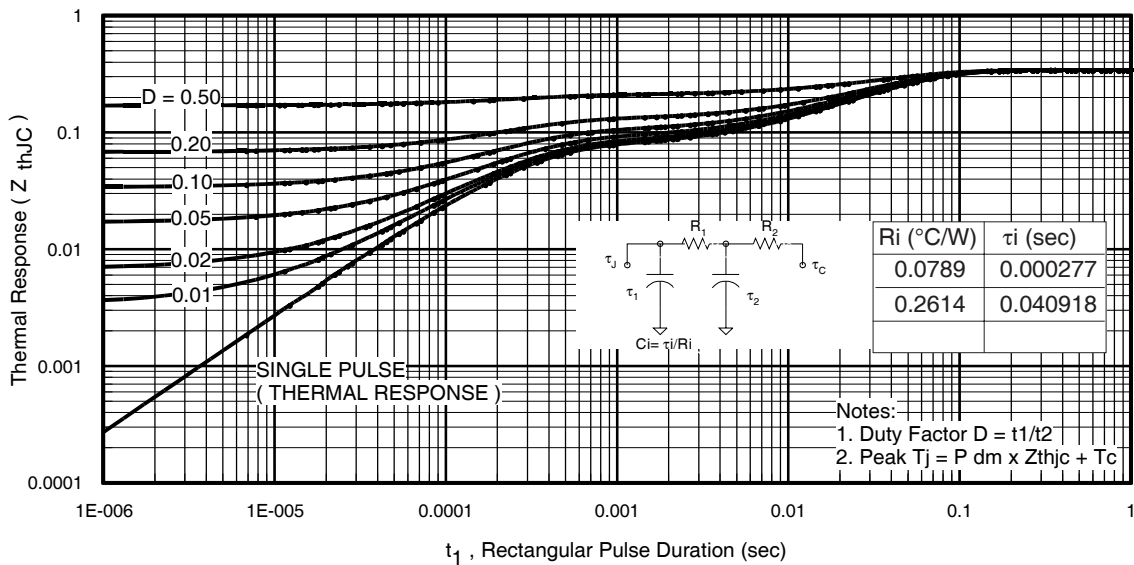


Fig 23. Maximum Transient Thermal Impedance, Junction-to-Case (IGBT)

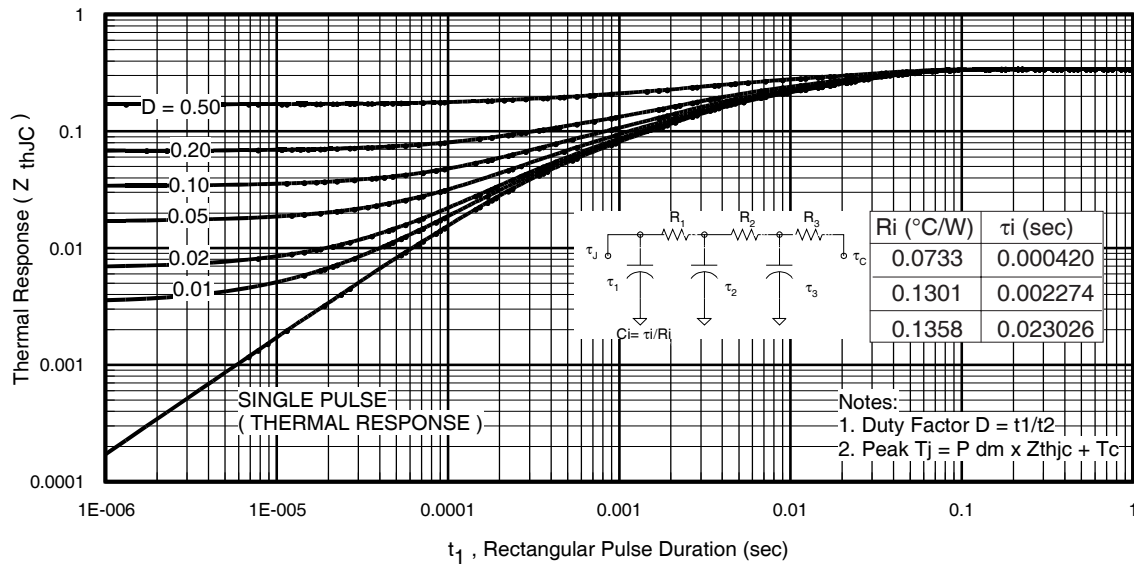


Fig 24. Maximum Transient Thermal Impedance, Junction-to-Case (DIODE)

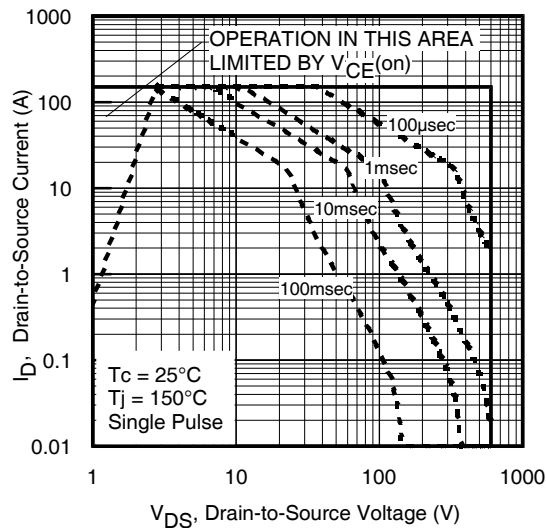


Fig. 25 - Forward SOA, $T_c = 25^\circ\text{C}$; $T_j \leq 150^\circ\text{C}$

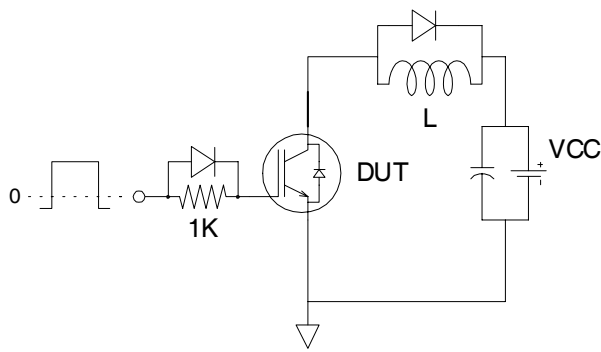


Fig.C.T.1 - Gate Charge Circuit (turn-off)

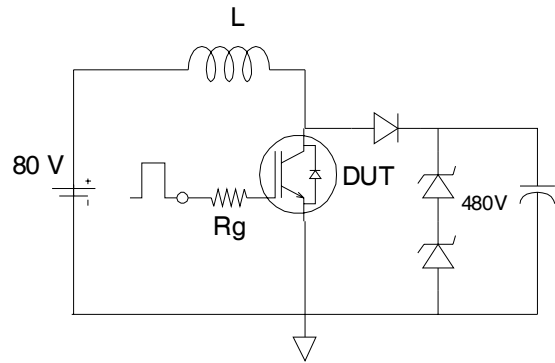


Fig.C.T.2 - RBSOA Circuit

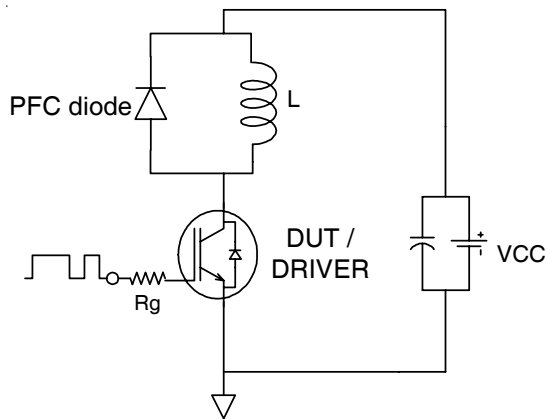


Fig.C.T.3 - Switching Loss Circuit

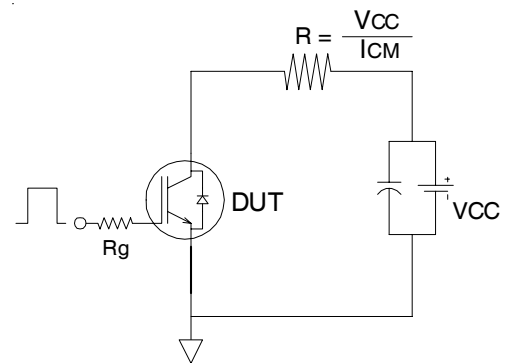


Fig.C.T.4 - Resistive Load Circuit

REVERSE RECOVERY CIRCUIT

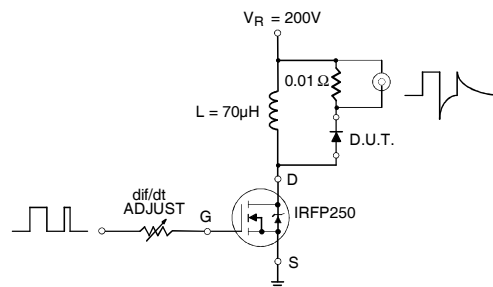


Fig. C.T.5 - Reverse Recovery Parameter Test Circuit

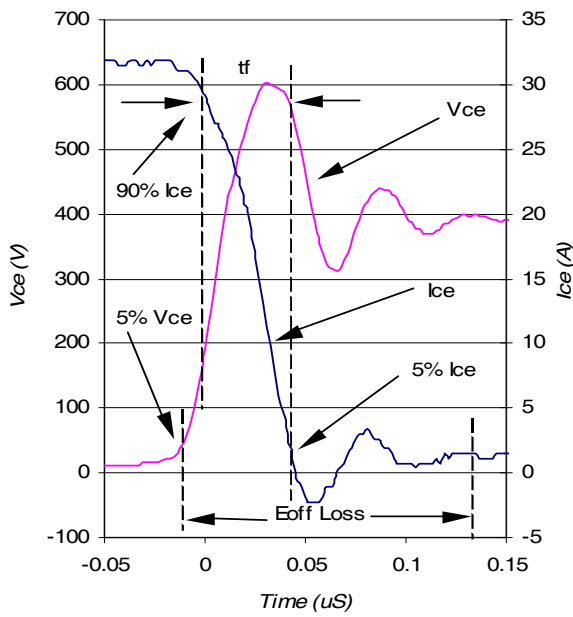


Fig. WF1 - Typ. Turn-off Loss Waveform
@ $T_J = 25^\circ\text{C}$ using Fig. CT.3

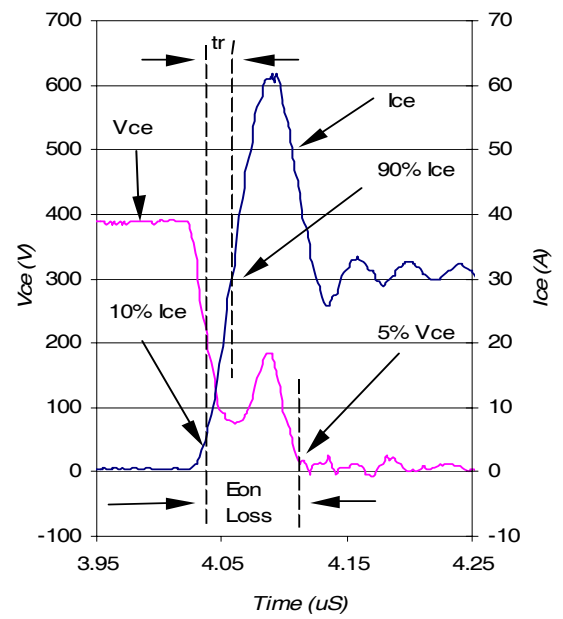
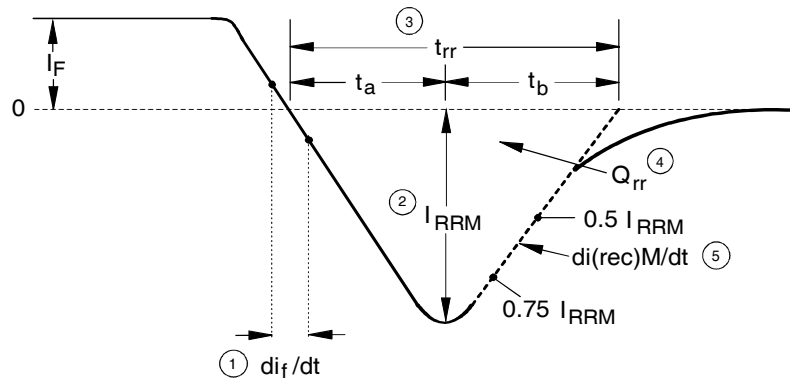


Fig. WF2 - Typ. Turn-on Loss Waveform
@ $T_J = 25^\circ\text{C}$ using Fig. CT.3



1. di/dt - Rate of change of current through zero crossing
2. I_{RRM} - Peak reverse recovery current
3. t_{rr} - Reverse recovery time measured from zero crossing point of negative going I_F to point where a line passing through $0.75 I_{RRM}$ and $0.50 I_{RRM}$ extrapolated to zero current
4. Q_{rr} - Area under curve defined by t_{rr} and I_{RRM}

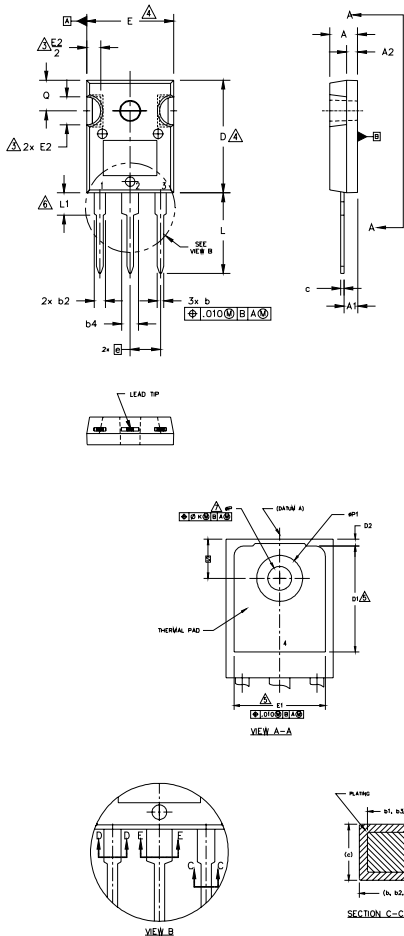
$$Q_{rr} = \frac{t_{rr} \times I_{RRM}}{2}$$
5. $di_{(rec)M}/dt$ - Peak rate of change of current during t_b portion of t_{rr}

Fig. WF3 - Reverse Recovery Waveform and Definitions

IRGP50B60PD

TO-247AC Package Outline

Dimensions are shown in millimeters (inches)



NOTES:

1. DIMENSIONING AND TOLERANCING AS PER ASME Y14.5M 1994.
2. DIMENSIONS ARE SHOWN IN INCHES.
3. CONTOUR OF SLOT OPTIONAL.
4. DIMENSION D & E DO NOT INCLUDE MOLD FLASH. MOLD FLASH SHALL NOT EXCEED .005" (0.127) PER SIDE. THESE DIMENSIONS ARE MEASURED AT THE OUTERMOST EXTREMES OF THE PLASTIC BODY.
5. THERMAL PAD CONTOUR OPTIONAL WITHIN DIMENSIONS D1 & E1.
6. LEAD FINISH UNCONTROLLED IN L1.
7. ØP TO HAVE A MAXIMUM DRAFT ANGLE OF 1.5 ° TO THE TOP OF THE PART WITH A MAXIMUM HOLE DIAMETER OF .154 INCH.
8. OUTLINE CONFORMS TO JEDEC OUTLINE TO-247AC .

SYMBOL	DIMENSIONS				NOTES
	INCHES		MILLIMETERS		
	MIN.	MAX.	MIN.	MAX.	
A	.183	.209	4.65	5.31	
A1	.087	.102	2.21	2.59	
A2	.059	.098	1.50	2.49	
b	.039	.055	0.99	1.40	
b1	.039	.053	0.99	1.35	
b2	.065	.094	1.65	2.39	
b3	.065	.092	1.65	2.34	
b4	.102	.135	2.59	3.43	
b5	.102	.133	2.59	3.38	
c	.015	.035	0.38	0.89	
c1	.015	.033	0.38	0.84	
D	.776	.815	19.71	20.70	
D1	.515	-	13.08	-	4
D2	.020	.053	0.51	1.35	5
E	.602	.625	15.29	15.87	
E1	.530	-	13.46	-	4
E2	.178	.216	4.52	5.49	
e	.215 BSC		5.46 BSC		
Øk	.010		0.25		
L	.559	.634	14.20	16.10	
L1	.146	.169	3.71	4.29	
ØP	.140	.144	3.56	3.66	
ØP1	-	.291	-	7.39	
Q	.209	.224	5.31	5.69	
S	.217 BSC		5.51 BSC		

LEAD ASSIGNMENTS

HEXFET

- 1.- GATE
- 2.- DRAIN
- 3.- SOURCE
- 4.- DRAIN

IGBTs, CoPACK

- 1.- GATE
- 2.- COLLECTOR
- 3.- EMITTER
- 4.- COLLECTOR

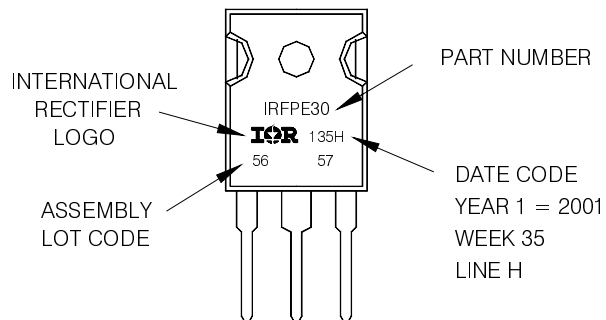
DIODES

- 1.- ANODE/OPEN
- 2.- CATHODE
- 3.- ANODE

TO-247AC Part Marking Information

EXAMPLE: THIS IS AN IRFPE30
WITH ASSEMBLY
LOT CODE 5657
ASSEMBLED ON WW 35, 2001
IN THE ASSEMBLY LINE "H"

Note: "P" in assembly line position
indicates "Lead-Free"



TO-247AC package is not recommended for Surface Mount Application.

Note: For the most current drawing please refer to IR website at <http://www.irf.com/package/>

Data and specifications subject to change without notice.
This product has been designed and qualified for Industrial market.
Qualification Standards can be found on IR's Web site.

ANEXO A2

DATASHEET IR2110D

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
 Fully operational to +500V or +600V
 Tolerant to negative transient voltage
 dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
 Separate logic supply range from 3.3V to 20V
 Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

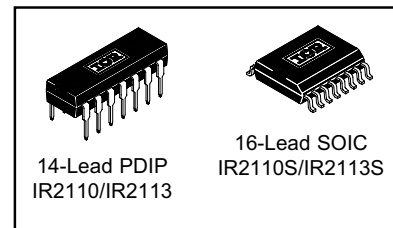
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{O+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{on/off}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

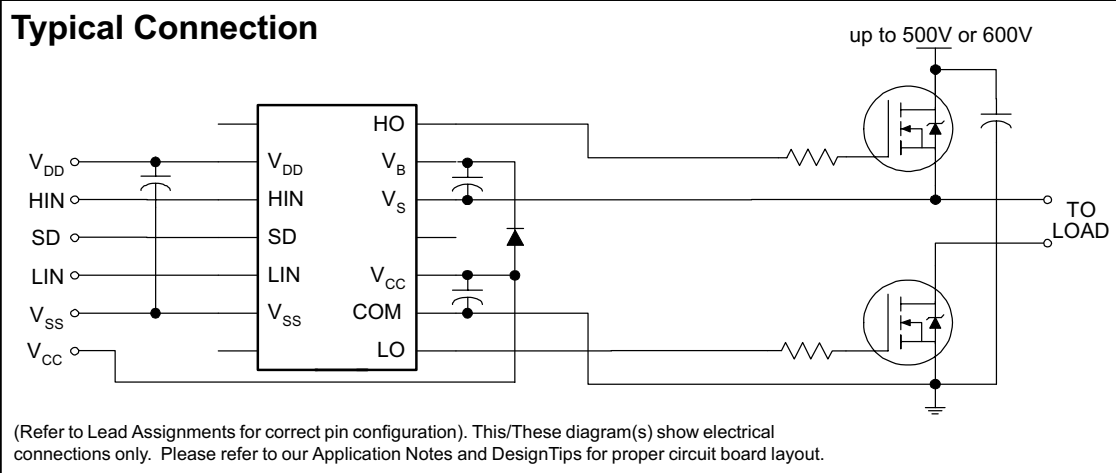
Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Packages



Typical Connection



IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply voltage (IR2110)	-0.3	525	V
	(IR2113)	-0.3	625	
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3	
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3	
V _{CC}	Low side fixed supply voltage	-0.3	25	
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3	
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25	
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3	
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50	
P _D	Package power dissipation @ T _A ≤ +25°C (14 lead DIP)	—	1.6	W
	(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient (14 lead DIP)	—	75	°C/W
	(16 lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C
T _S	Storage temperature	-55	150	
T _L	Lead temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 3	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

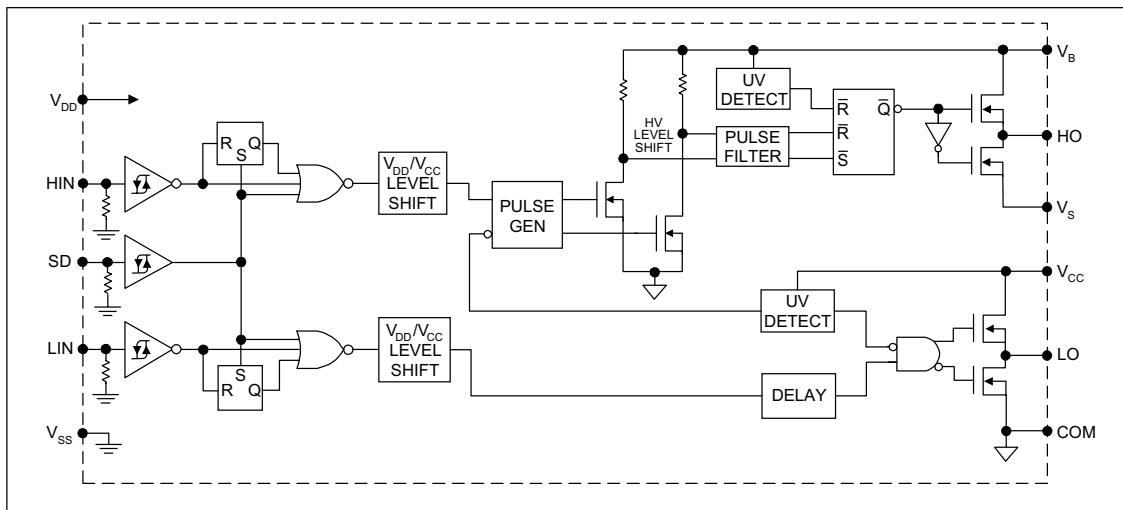
Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110)	—	—	—		10
		(IR2113)	—	—	—	20	

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0	$V_{IN} = 0V$	
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

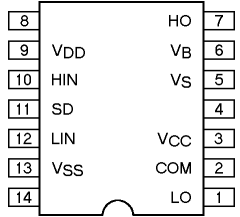
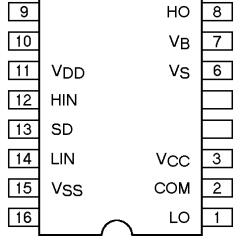
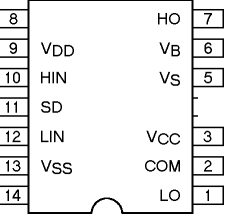
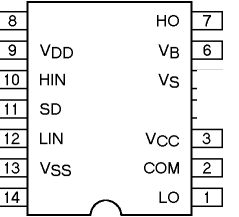
Functional Block Diagram



Lead Definitions

Symbol	Description
V _{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V _{SS}	Logic ground
V _B	High side floating supply
HO	High side gate drive output
V _S	High side floating supply return
V _{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments

 <p style="text-align: center;">14 Lead PDIP IR2110/IR2113</p>	 <p style="text-align: center;">16 Lead SOIC (Wide Body) IR2110S/IR2113S</p>
 <p style="text-align: center;">14 Lead PDIP w/o lead 4 IR2110-1/IR2113-1</p>	 <p style="text-align: center;">14 Lead PDIP w/o leads 4 & 5 IR2110-2/IR2113-2</p>
<p>Part Number</p>	

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

International
IR Rectifier

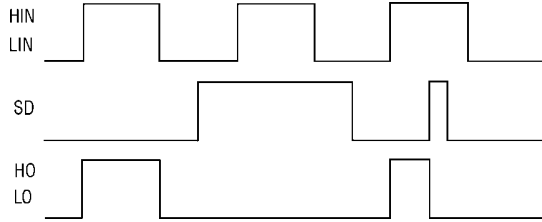


Figure 1. Input/Output Timing Diagram

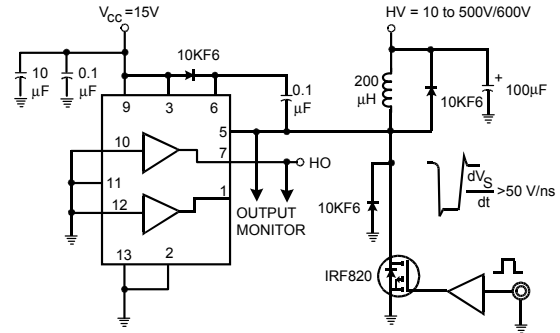


Figure 2. Floating Supply Voltage Transient Test Circuit

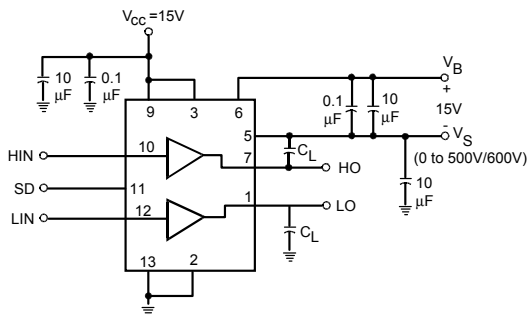


Figure 3. Switching Time Test Circuit

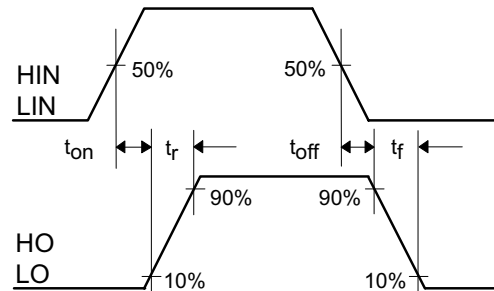


Figure 4. Switching Time Waveform Definition

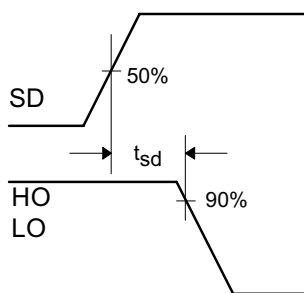


Figure 5. Shutdown Waveform Definitions

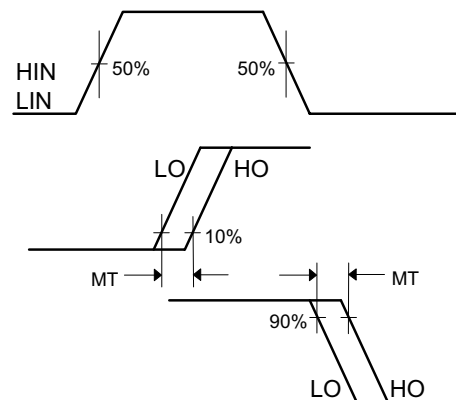


Figure 6. Delay Matching Waveform Definitions

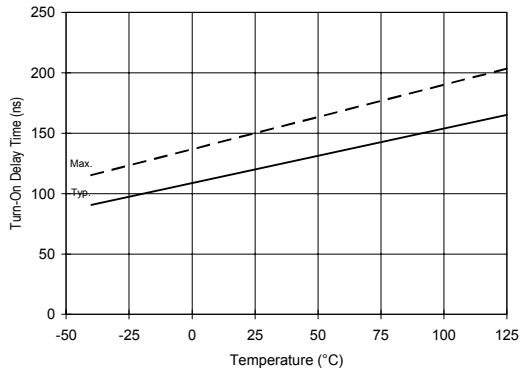


Figure 7A. Turn-On Time vs. Temperature

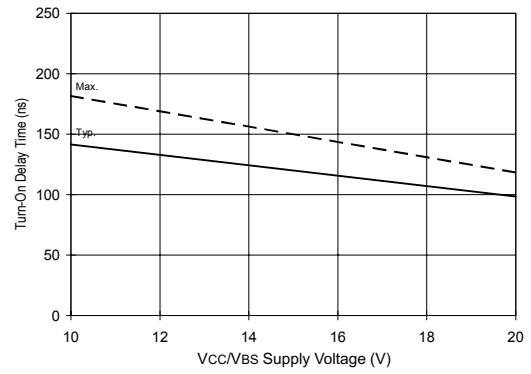


Figure 7B. Turn-On Time vs. Vcc/Vbs Supply Voltage

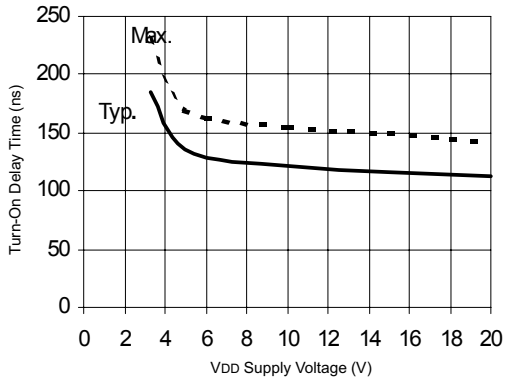


Figure 7C. Turn-On Time vs. VDD Supply Voltage

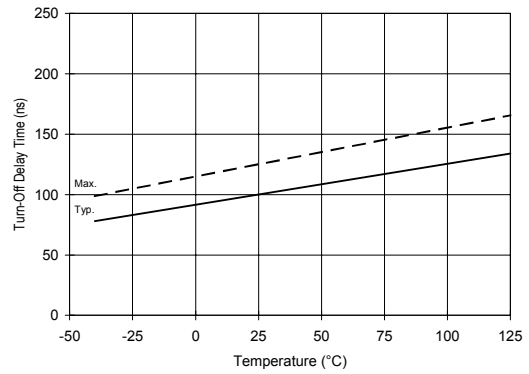


Figure 8A. Turn-Off Time vs. Temperature

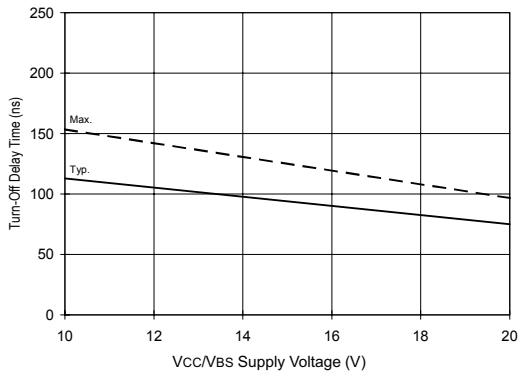


Figure 8B. Turn-Off Time vs. Vcc/Vbs Supply Voltage

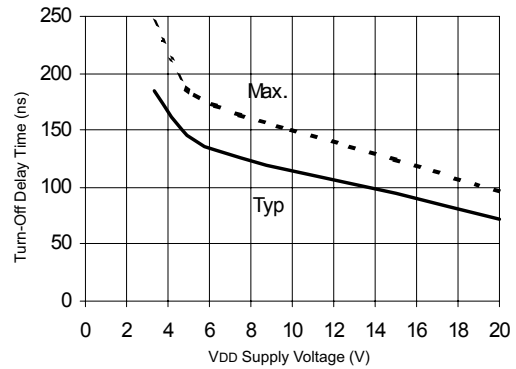


Figure 8C. Turn-Off Time vs. VDD Supply Voltage

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

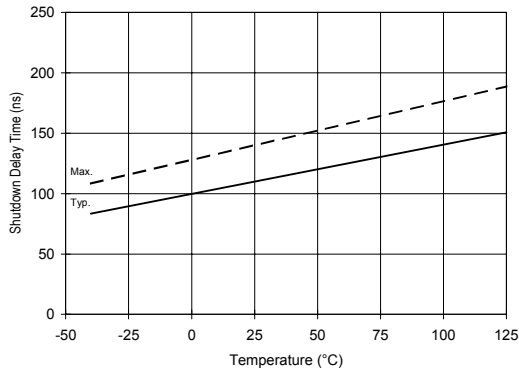


Figure 9A. Shutdown Time vs. Temperature

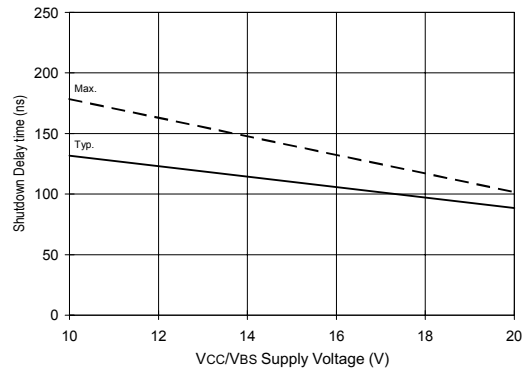


Figure 9B. Shutdown Time vs. Vcc/Vbs Supply Voltage

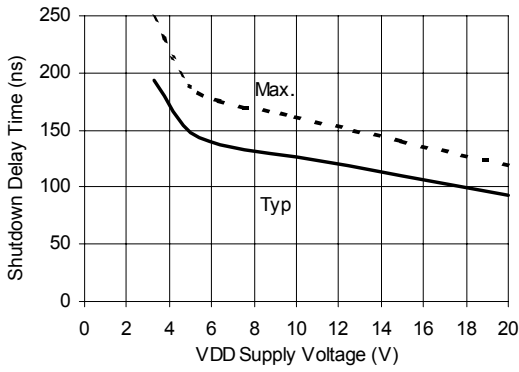


Figure 9C. Shutdown Time vs. VDD Supply Voltage

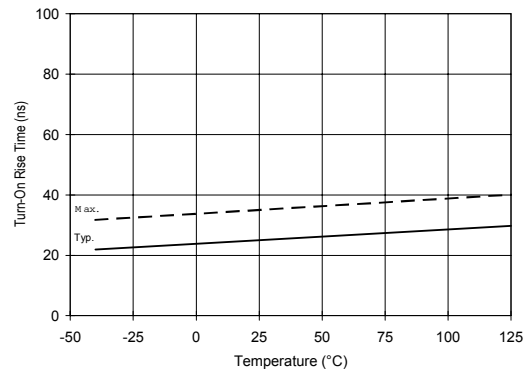


Figure 10A. Turn-On Rise Time vs. Temperature

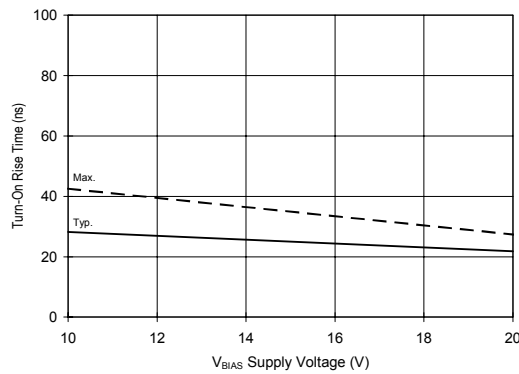


Figure 10B. Turn-On Rise Time vs. Voltage

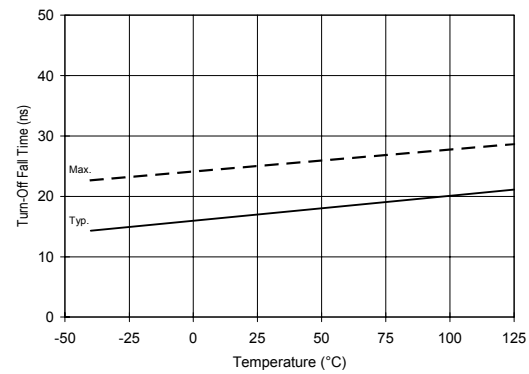


Figure 11A. Turn-Off Fall Time vs. Temperature

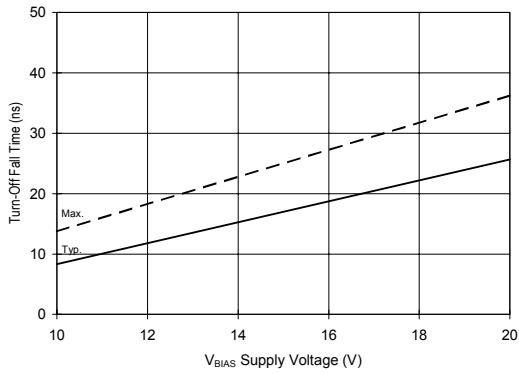


Figure 11B. Turn-Off Fall Time vs. Voltage

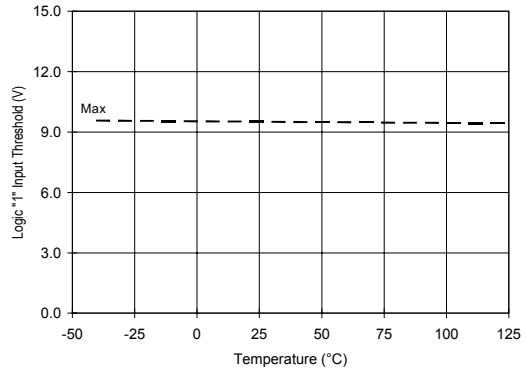


Figure 12A. Logic "1" Input Threshold vs. Temperature

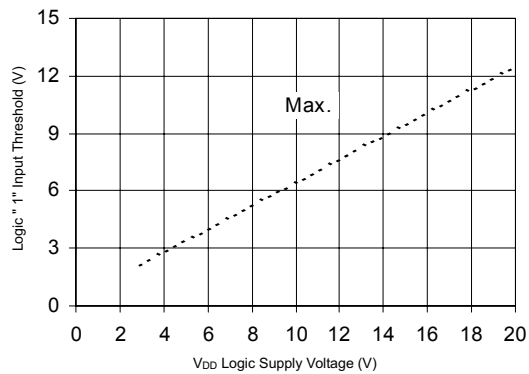


Figure 12B. Logic "1" Input Threshold vs. Voltage

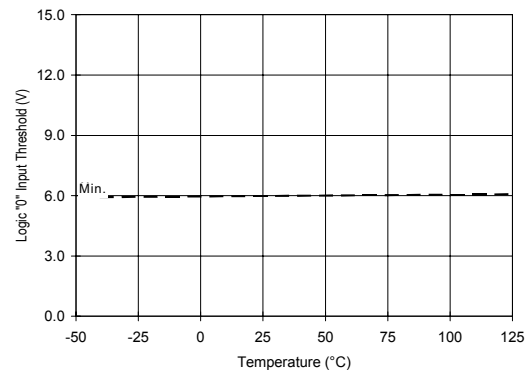


Figure 13A. Logic "0" Input Threshold vs. Temperature

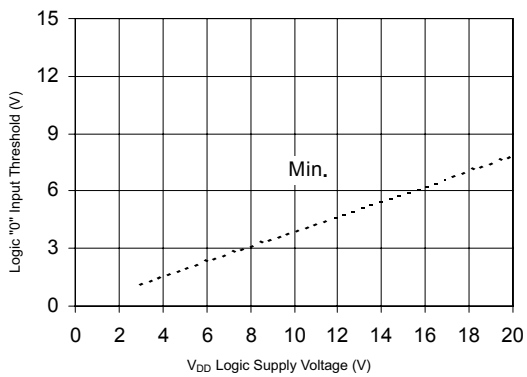


Figure 13B. Logic "0" Input Threshold vs. Voltage

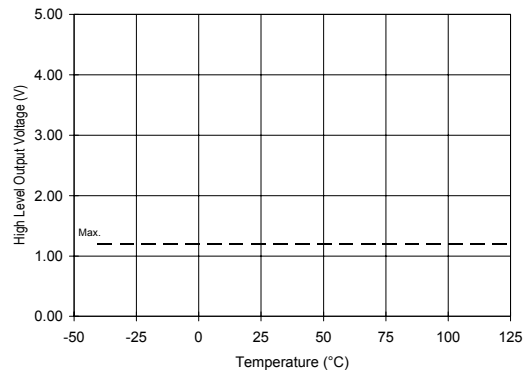


Figure 14A. High Level Output vs. Temperature

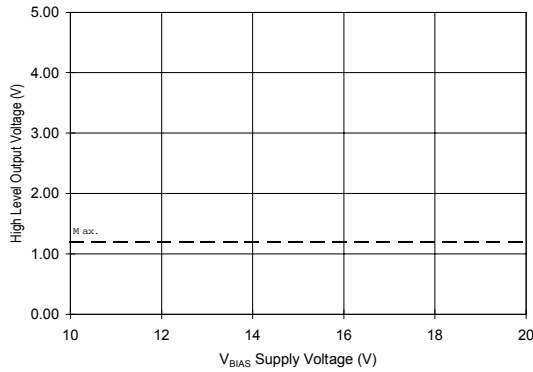


Figure 14B. High Level Output vs. Voltage

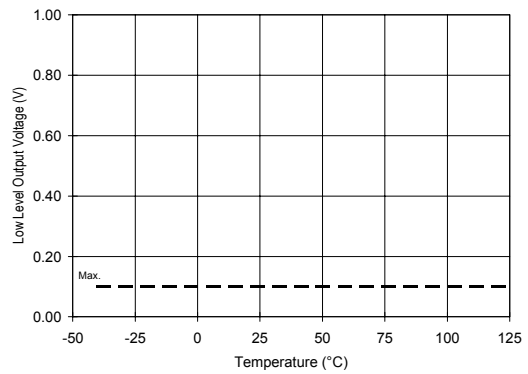


Figure 15A. Low Level Output vs. Temperature

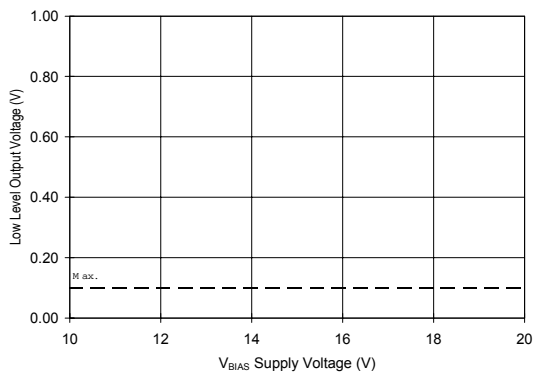


Figure 15B. Low Level Output vs. Voltage

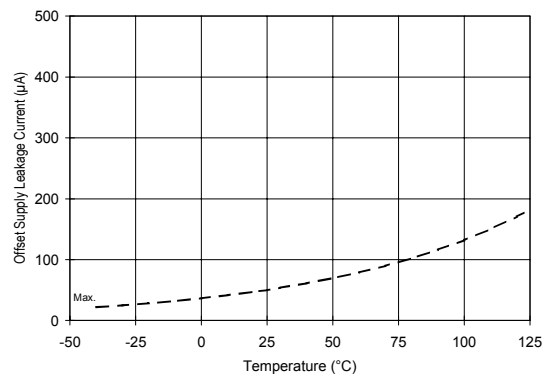


Figure 16A. Offset Supply Current vs. Temperature

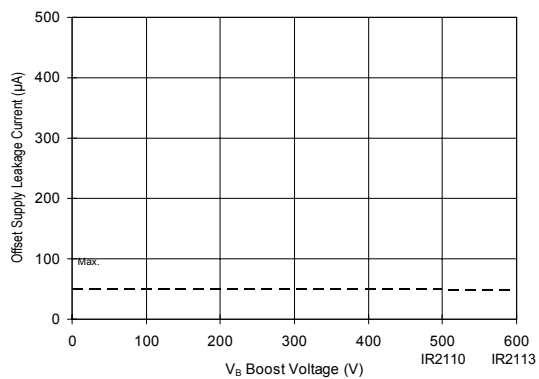


Figure 16B. Offset Supply Current vs. Voltage

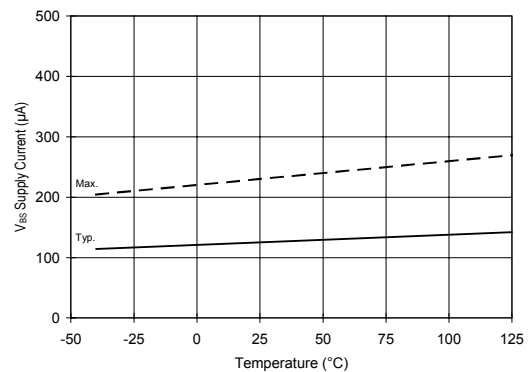


Figure 17A. V_{BS} Supply Current vs. Temperature

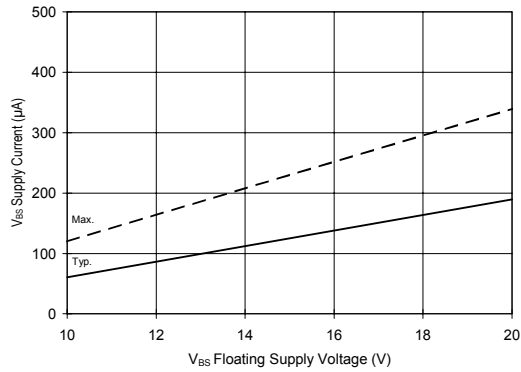


Figure 17B. V_{BS} Supply Current vs. Voltage

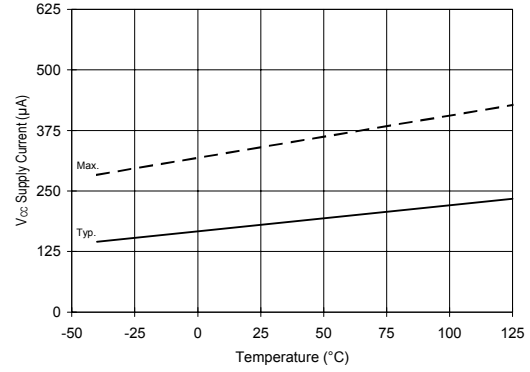


Figure 18A. V_{CC} Supply Current vs. Temperature

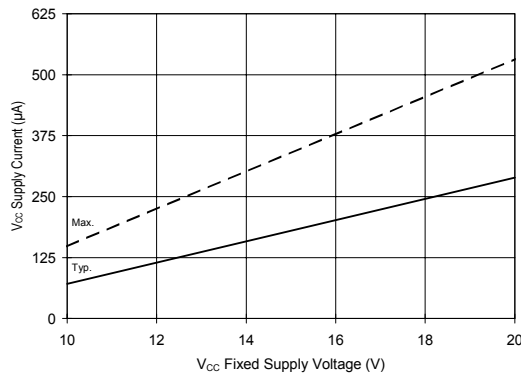


Figure 18B. V_{CC} Supply Current vs. Voltage

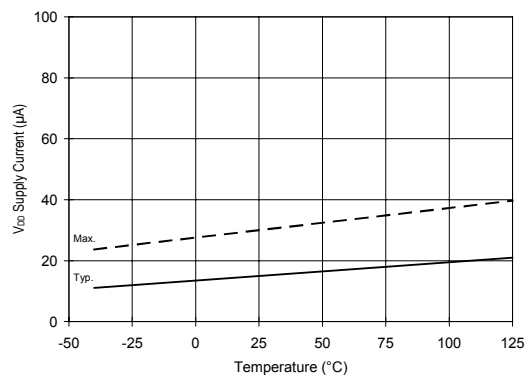


Figure 19A. V_{DD} Supply Current vs. Temperature

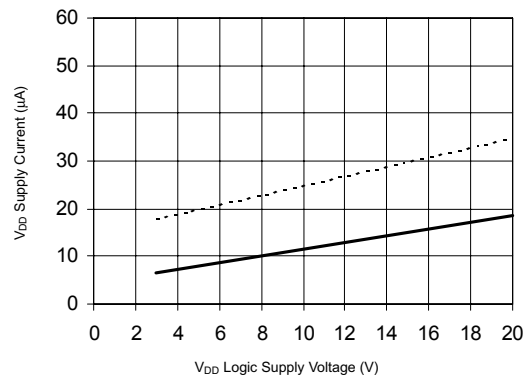


Figure 19B. V_{DD} Supply Current vs. V_{DD} Voltage

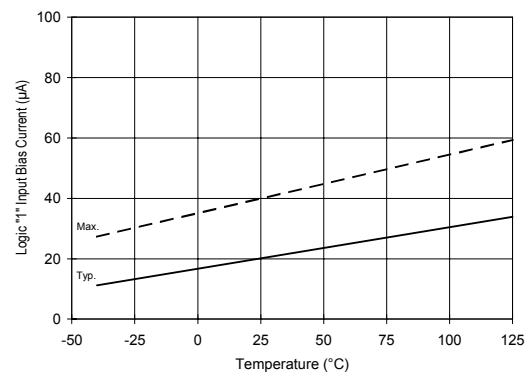


Figure 20A. Logic "1" Input Current vs. Temperature

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

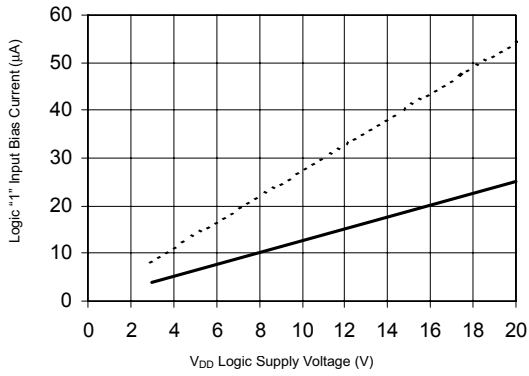


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

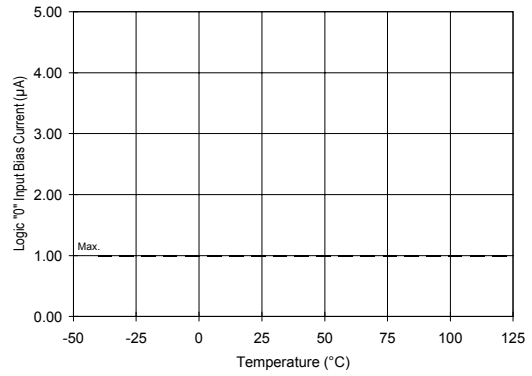


Figure 21A. Logic "0" Input Current vs. Temperature

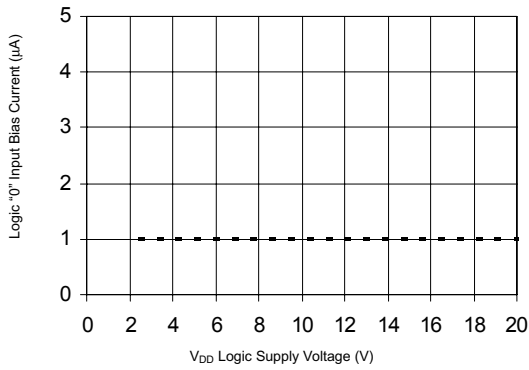


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

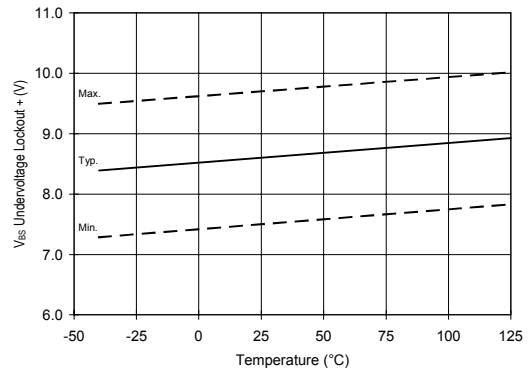


Figure 22. V_{BS} Undervoltage Lockout (+) vs. Temperature

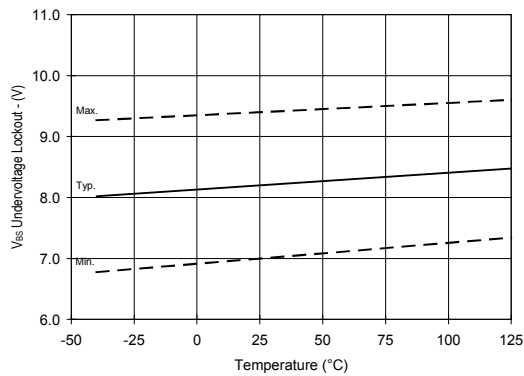


Figure 23. V_{BS} Undervoltage Lockout (-) vs. Temperature

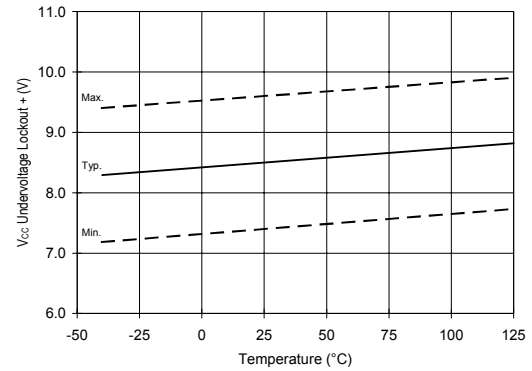


Figure 24. V_{CC} Undervoltage Lockout (+) vs. Temperature

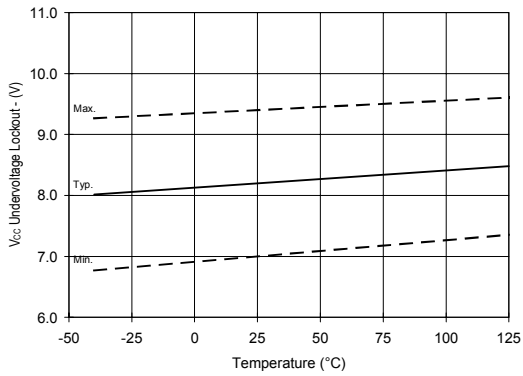


Figure 25. Vcc Undervoltage (-) vs. Temperature

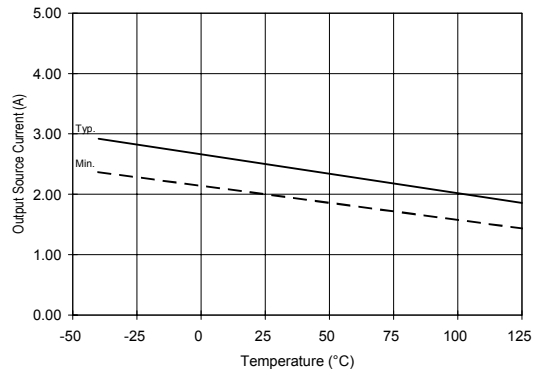


Figure 26A. Output Source Current vs. Temperature

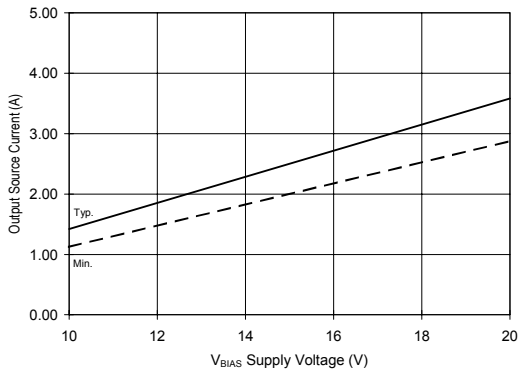


Figure 26B. Output Source Current vs. Voltage

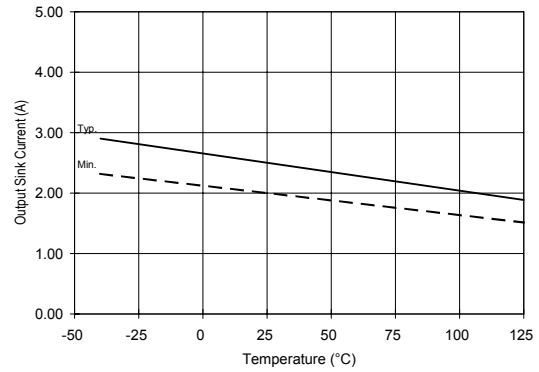


Figure 27A. Output Sink Current vs. Temperature

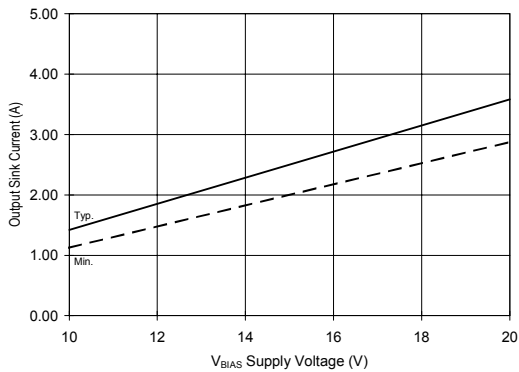


Figure 27B. Output Sink Current vs. Voltage

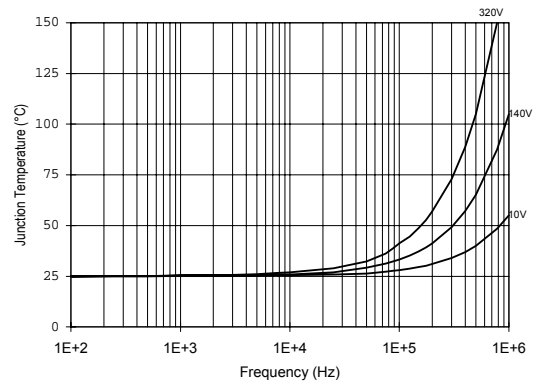


Figure 28. IR2110/IR2113 T_J vs. Frequency (IRFBC20) $R_{GATE} = 33\Omega$, $V_{CC} = 15V$

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

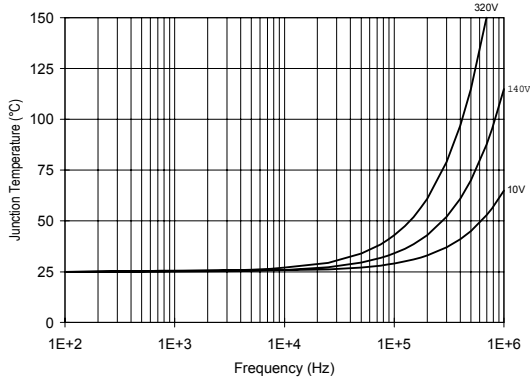


Figure 29. IR2110/IT2113 T_J vs. Frequency (IRFBC30) R_{GATE} = 22Ω, V_{CC} = 15V

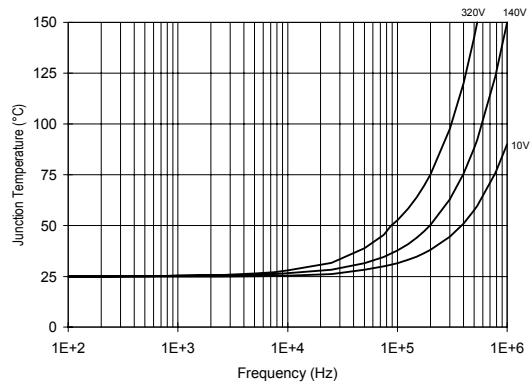


Figure 30. IR2110/IR2113 T_J vs. Frequency (IRFBC40) R_{GATE} = 15Ω, V_{CC} = 15V

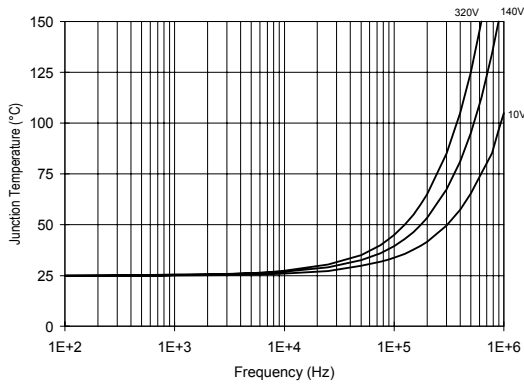


Figure 31. IR2110/IR2113 T_J vs. Frequency (IRFPE50) R_{GATE} = 10Ω, V_{CC} = 15V

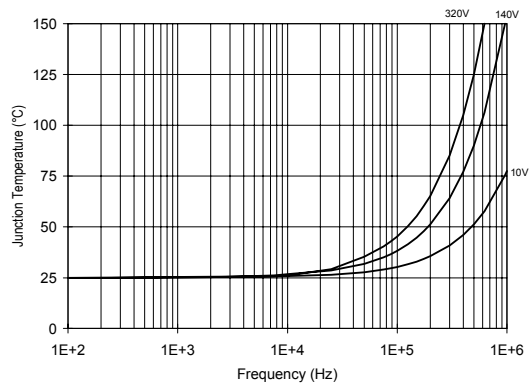


Figure 32. IR2110S/IR2113S T_J vs. Frequency (IRFBC20) R_{GATE} = 33Ω, V_{CC} = 15V

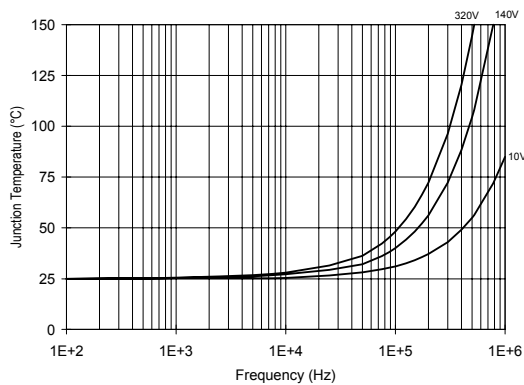


Figure 33. IR2110S/IR2113S T_J vs. Frequency (IRFBC30) R_{GATE} = 22Ω, V_{CC} = 15V

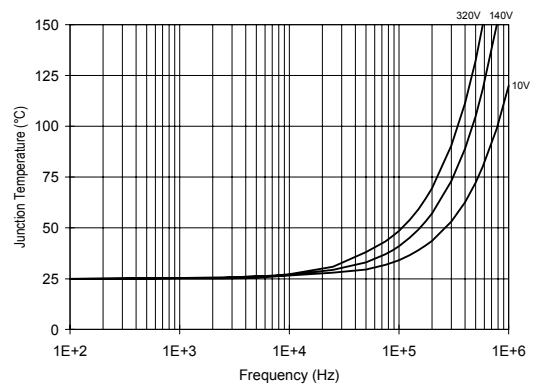


Figure 34. IR2110S/IR2113S T_J vs. Frequency (IRFBC40) R_{GATE} = 15Ω, V_{CC} = 15V

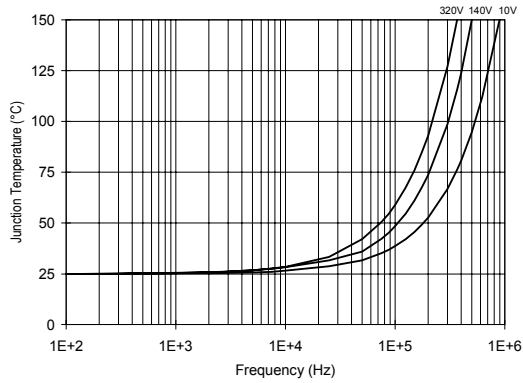


Figure 35. IR2110S/IR2113S T_J vs. Frequency (IRFPE50) $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

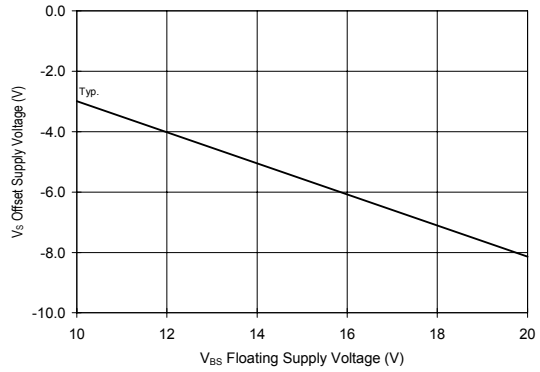


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

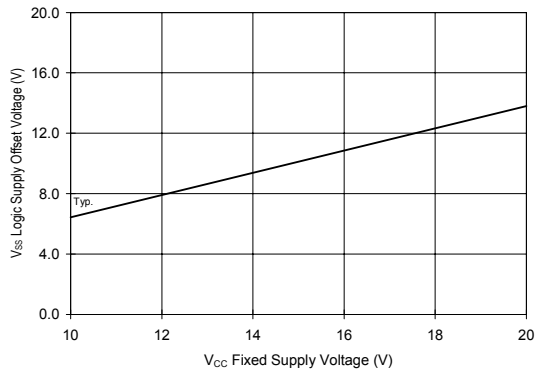
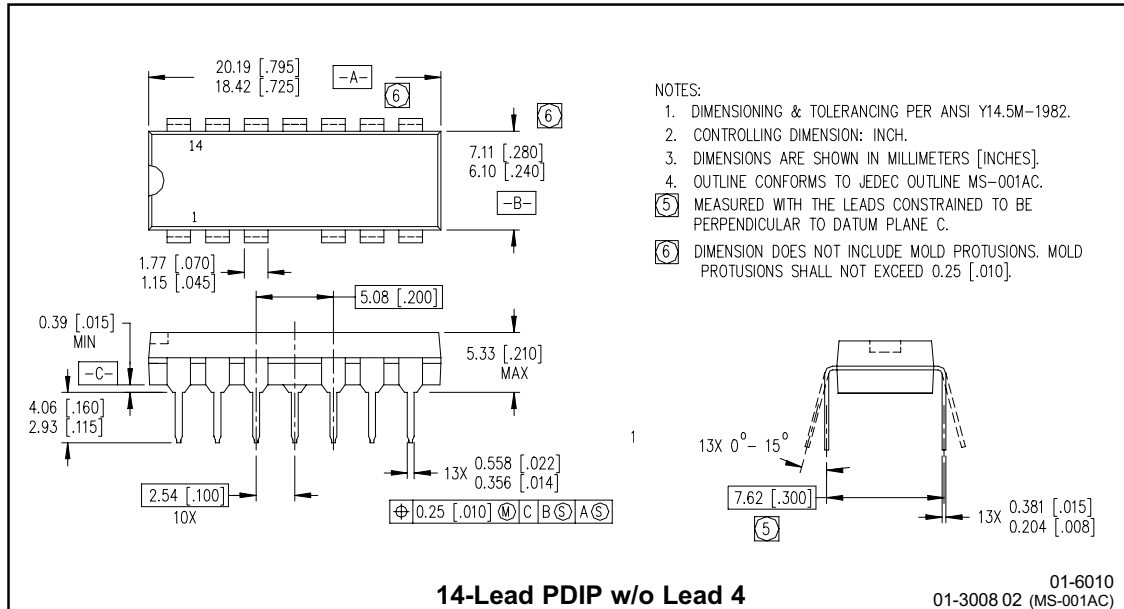
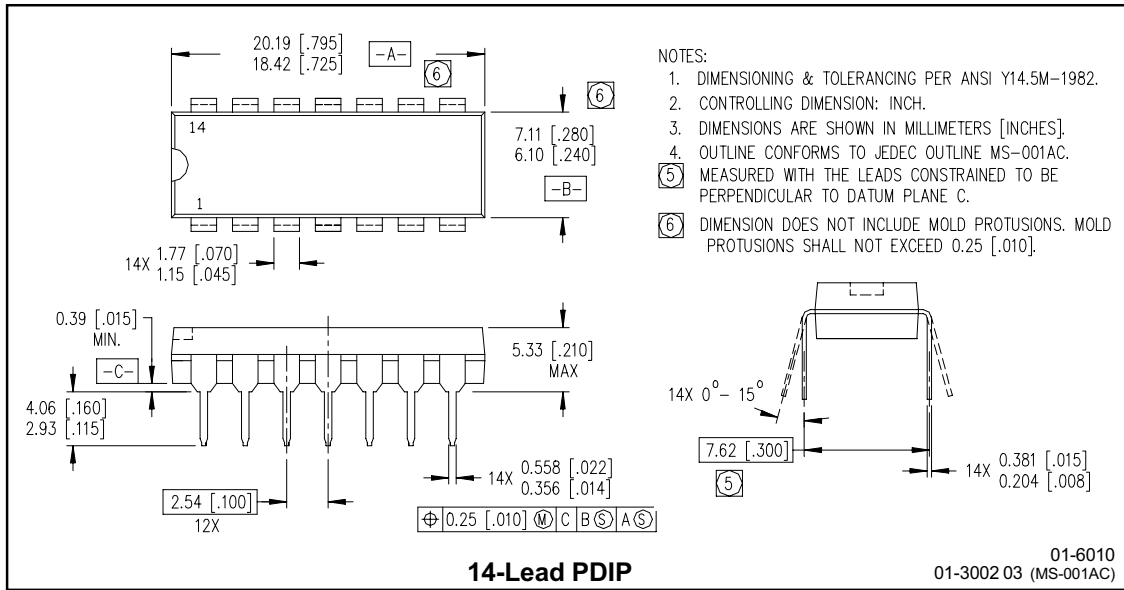


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

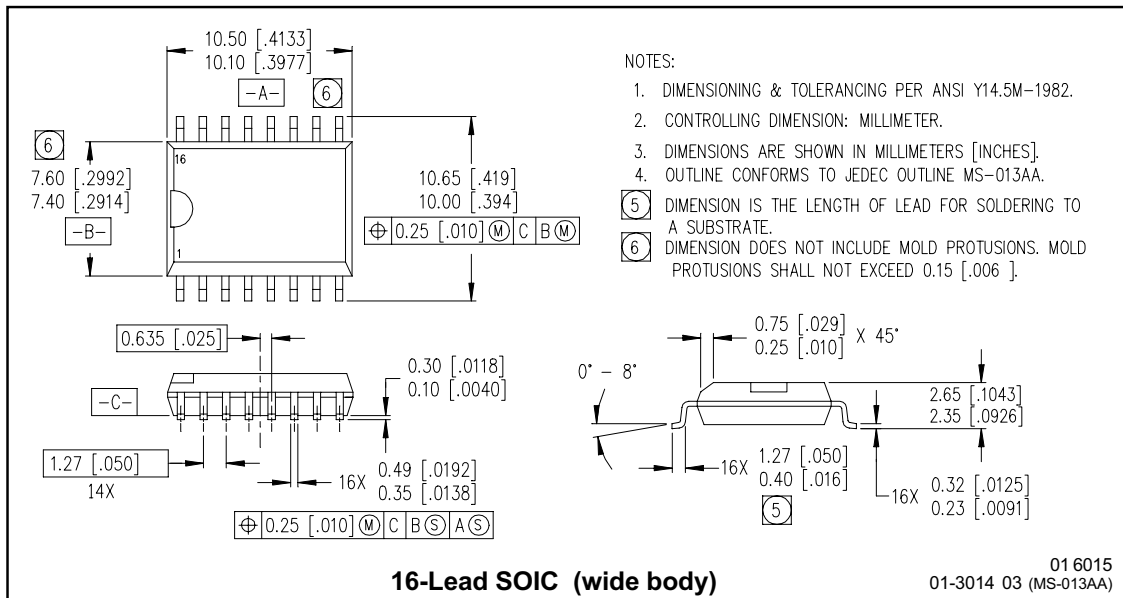
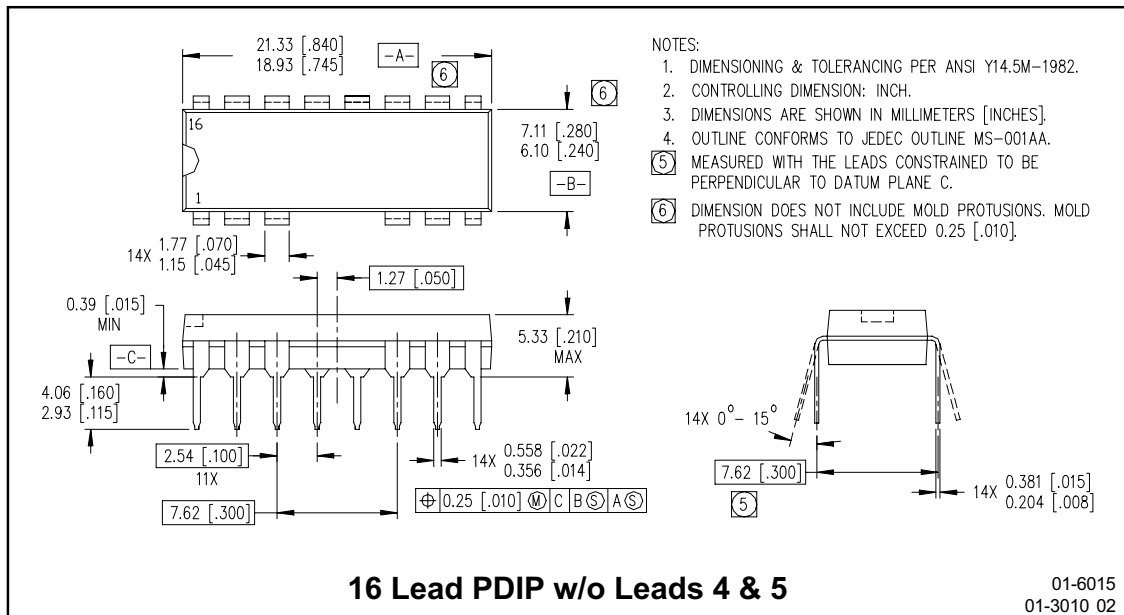
IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

International
IR Rectifier

Case Outlines



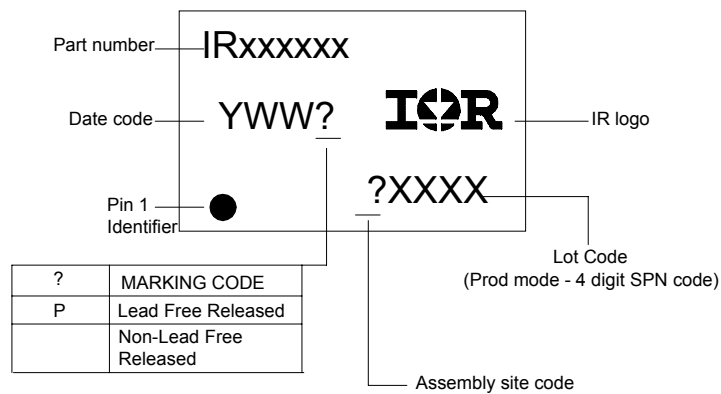
IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF



IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

International
IR Rectifier

LEADFREE PART MARKING INFORMATION



ORDER INFORMATION

Part only available Lead Free

- 14-Lead PDIP IR2110 order IR2110PbF
- 14-Lead PDIP IR2110-1 order IR2110-1PbF
- 14-Lead PDIP IR2110-2 order IR2110-2PbF
- 14-Lead PDIP IR2113 order IR2113PbF
- 14-Lead PDIP IR2113-1 order IR2113-1PbF
- 14-Lead PDIP IR2113-2 order IR2113-2PbF
- 16-Lead SOIC IR2110S order IR2110SPbF
- 16-Lead SOIC IR2113S order IR2113SPbF

International
IR Rectifier

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245 Tel: (310) 252-7105
This product has been qualified per industrial level
Data and specifications subject to change without notice 3/23/2005